

# 功率MOS场效应晶体管技术讲座

## 功率MOSFET特性参数的理解

---

**NEC电子股份有限公司**  
**营业事业本部市场部**  
**PMD技术支援部**

# 1. 绝对最大额定值

任何情况下都不允许超过的最大值

绝对最大额定值 ( $T_A=25$  )

额定电压

额定电流

额定功率

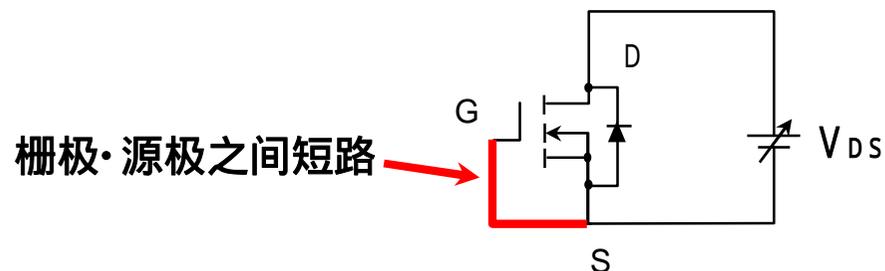
额定温度

额定雪崩

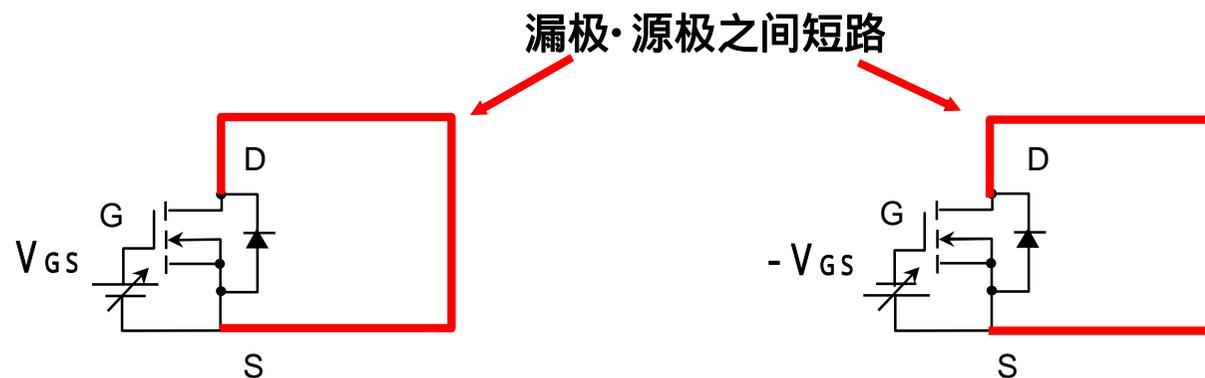
項目	略号	条件	定格	单位
Drain to Source Voltage	$V_{DSS}$	$V_{GS}=0$	900	V
Gate to Source Voltage	$V_{GSS}$	$V_{DS}=0$	$\pm 30$	V
Drain Current (DC)	$I_{D(DC)}$	$T_c=25$	$\pm 6.0$	A
Drain Current (Pulse)	$I_{D(pulse)}$	PW 10 $\mu$ s, Duty 1%	$\pm 12$	A
Total Power Dissipation	$P_T$	$T_c=25$	100	W
Channel Temperature	$T_{ch}$		150	
Storage Temperature	$T_{stg}$		-55 ~ +150	
Single Avalanche Current	$I_{AS}$	Starting $T_{ch}=25$	6.0	A
Single Avalanche Energy	$E_{AS}$	$R_G=25$ , $V_{GS}=20V$ 0	42.3	mJ

## 1.1 额定电压

$V_{DS}$  : 漏极(D)与源极(S)之间所能施加的最大电压值。



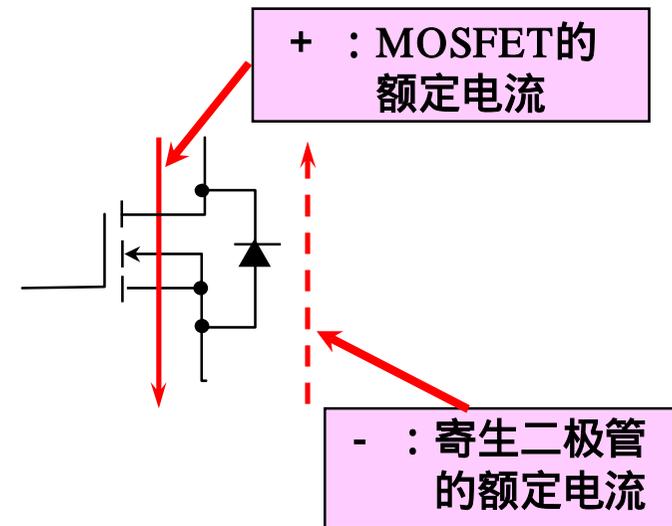
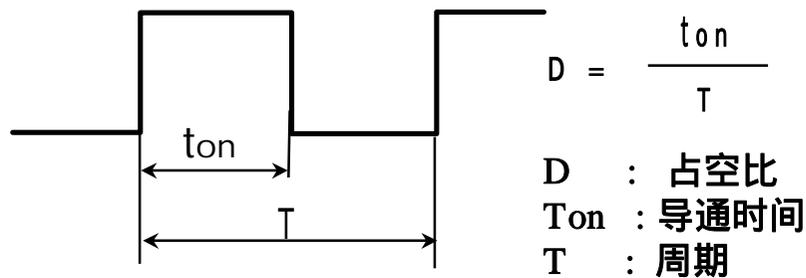
$V_{GS}$  : 栅极(G)与源极(S)之间所能施加的最大电压值。



## 1.2 额定电流

**ID(DC) :** 漏极允许通过的最大直流电流值  
 此值受到导通阻抗、封装和内部连线等的制约  
 TC=25 (假定封装紧贴无限大散热板)

**ID(Pulse) :** 漏极允许通过的最大脉冲电流值  
 此值还受到脉冲宽度和占空比等的制约



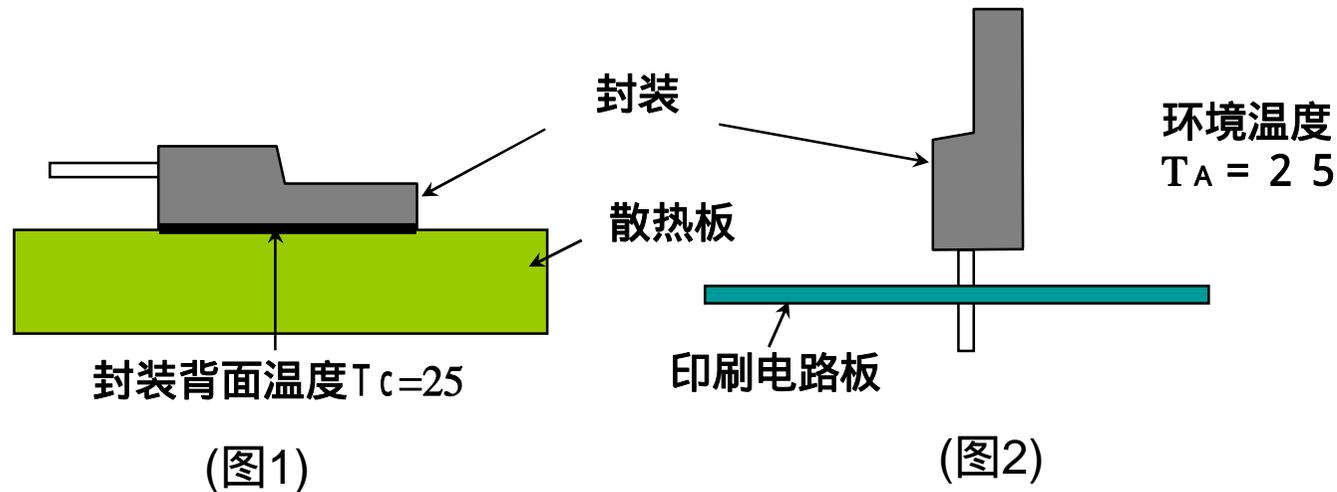
## 1.3 额定功耗

PT : 芯片所能承受的最大功耗。其测定条件有以下两种

- {


TC=25 的条件..... 紧接无限大放热板, 封装  
 C: Case 的简写 背面温度为25 (图1)

TA=25 的条件..... 直立安装不接散热板  
 A: Ambient 的简写 环境温度为25 (图2)



## 1.4 额定温度

Tch : MOSFET的沟道的上限温度  
一般 Tch 150 (例)

Tstg : MOSFET器件本身或者使用了MOSFET的产品,  
其保存温度范围为

最低 -55 , 最高150 (例)

## 1.5 热阻

表示热传导的难易程度。热阻值越小，散热性能越好。如果使用手册上没有注明热阻值时，可根据额定功耗 $P_T$ 及 $T_{ch}$ 将其算出。

通常所说的热阻是指

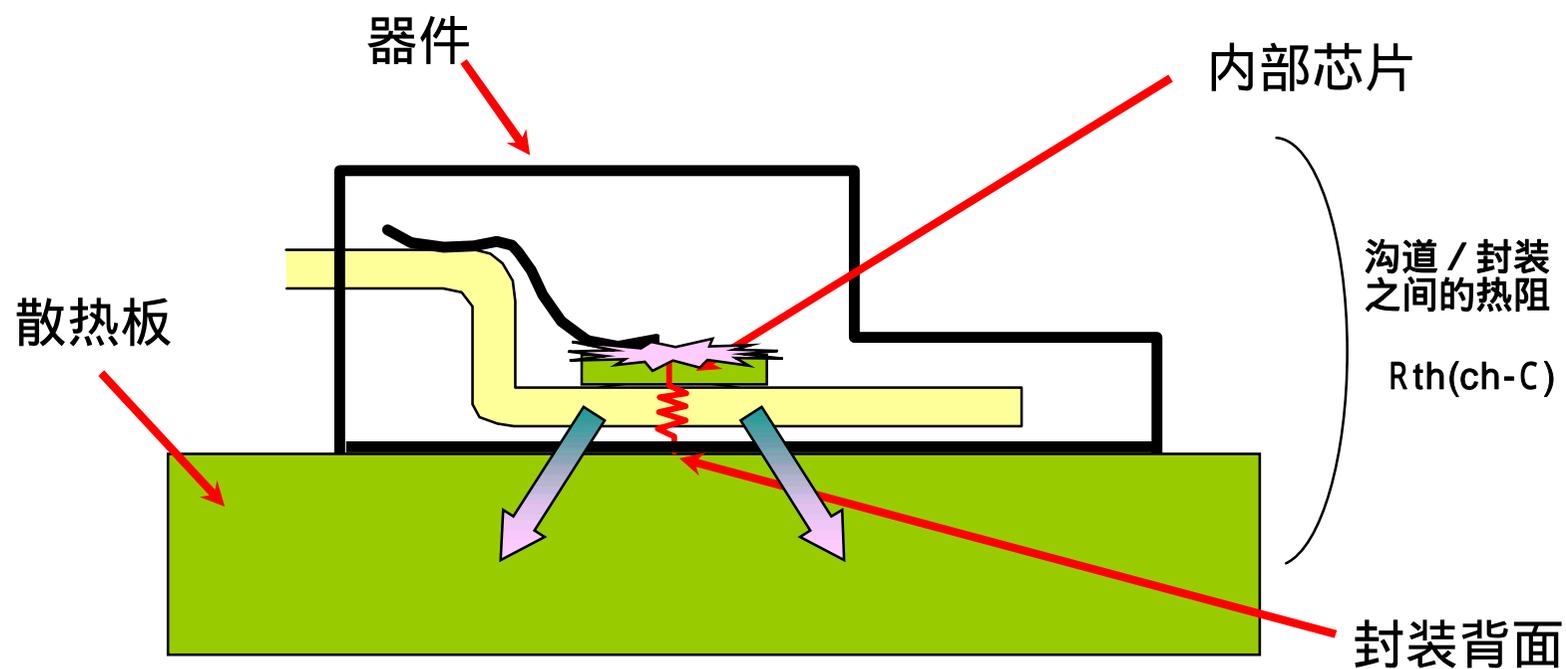
(1) 沟道 / 封装之间的热阻抗  $R_{th(ch-C)}$

$$R_{th(ch-c)} = \frac{T_{ch(max)} - T_c}{P_T (T_c=25\text{-deg C})}$$

(2) 沟道 / 周围环境之间的热阻抗  $R_{th(ch-A)}$

$$R_{th(ch-A)} = \frac{T_{ch(max)} - T_A}{P_T (T_A=25\text{-deg C})}$$

# 沟道 / 封装之间的热阻 (有散热板的条件)



## 热阻Rth的计算

例1 : 计算2SK3740沟道 / 封装之间的热阻

2SK3740的额定功耗 $P_T$  ( $T_c = 25$  )

$$P_T = \boxed{100} \text{ (W)}$$

因此

$$\begin{aligned}
 R_{th(ch-c)} &= \frac{T_{ch(max)} - T_c}{P_T (T_c=25\text{-deg C})} \\
 &= \frac{\boxed{150} - \boxed{25}}{\boxed{100}} = \boxed{1.25} \text{ ( /W )}
 \end{aligned}$$

例2：计算2SK3740沟道 / 环境之间的热阻  
 2SK3740的额定功耗 $P_T$  ( $T_a = 25$  )

$$P_T = 1.5 \text{ (W)}$$

因此

$$R_{th(ch-A)} = \frac{T_{ch(max)} - T_A}{P_T (T_A=25\text{-deg C})}$$

$$= \frac{150 - 25}{1.5} = 83.3 \text{ ( /W)}$$

## DATA SHEET

# NEC

## MOS FIELD EFFECT TRANSISTOR 2SK3740

### SWITCHING N-CHANNEL POWER MOS FET

#### DESCRIPTION

The 2SK3740 is N-channel MOS FET device that features a low on-state resistance and excellent switching characteristics, designed for high voltage applications such as lamp drive, DC/DC converter, and actuator driver.

#### ORDERING INFORMATION

PART NUMBER	PACKAGE
2SK3740-2K	TO-263 (MP-242K)

(TO-263)



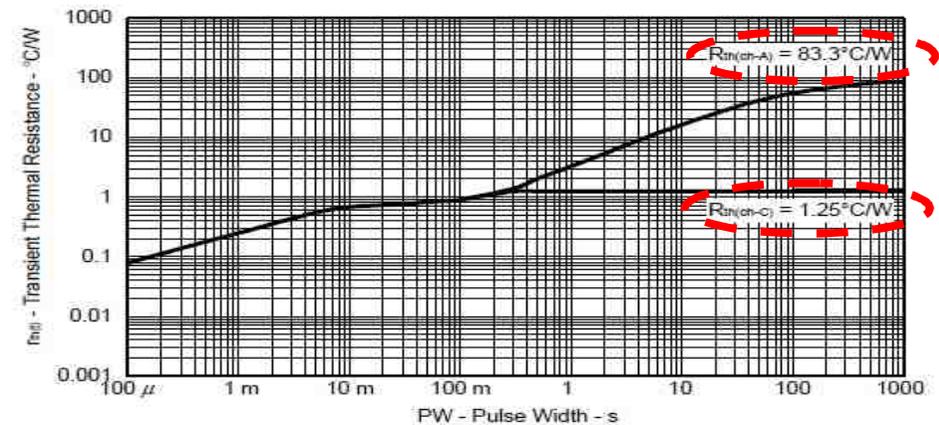
#### FEATURES

- Gate voltage rating:  $\pm 30$  V
- Low on-state resistance  
 $R_{DS(on)} = 150$  m $\Omega$  MAX. ( $V_{GS} = 10$  V,  $I_D = 10$  A)
- Low gate charge  
 $Q_G = 47$  nC TYP. ( $V_{DS} = 200$  V,  $V_{GS} = 10$  V,  $I_D = 20$  A)
- Surface mount package available

#### ABSOLUTE MAXIMUM RATINGS ( $T_A = 25^\circ\text{C}$ )

Drain to Source Voltage ( $V_{GS} = 0$ V)	$V_{DS}$	250	V
Gate to Source Voltage ( $V_{DS} = 0$ V)	$V_{GS}$	$\pm 30$	V
Drain Current (DC) ( $T_C = 25^\circ\text{C}$ )	$I_{D(DC)}$	$\pm 20$	A
Drain Current (pulse)	$I_{D(pulse)}$	250	A
Total Power Dissipation	$P_{T1}$	1.5	W
Total Power Dissipation ( $T_C = 25^\circ\text{C}$ )	$P_{T2}$	100	W
Channel Temperature	$T_{ch}$	150	$^\circ\text{C}$
Storage Temperature	$T_{stg}$	$-55$ to $+150$	$^\circ\text{C}$
Single Avalanche Current	$I_{AS}$	20	A
Single Avalanche Energy	$E_{AS}$	40	mJ

TRANSIENT THERMAL RESISTANCE vs. PULSE WIDTH

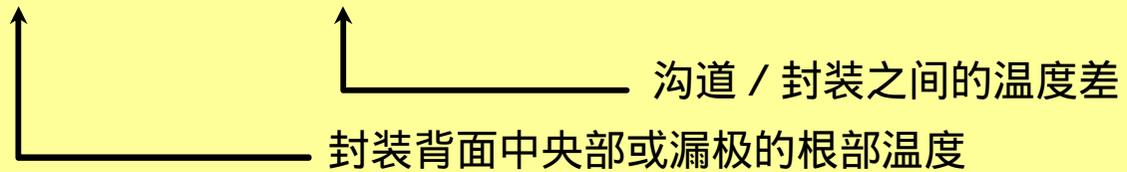


# 沟道温度Tch的计算

## 利用热阻抗计算沟道温度

有散热板的条件下

$$T_{ch} = T_c + R_{th(ch-c)} \times P_t$$



直立安装无散热板的条件下

$$T_{ch} = T_A + R_{th(ch-A)} \times P_t$$



例：计算2SK3740在以下条件下的沟道温度 $T_{ch}$

条件：有散热板，且封装背面温度 $T_c=50$ ，  
 现在功耗  $P_t = 2W$   
 (额定功耗 $P_T(T_c=25) = 100W$ )

计算如下

$$T_{ch} = \frac{T_c}{\boxed{50}} + \frac{R_{th(ch-c)}}{\boxed{1.25}} \cdot \frac{P_t}{\boxed{2}}$$

$$R_{th(ch-c)} = \frac{T_{ch(max)} - T_c}{P_T(T_c=25)} = \frac{\boxed{1.25}}{\boxed{100}}$$

$$T_{ch} = \boxed{52.5}$$

## 1.5 安全动作区SOA

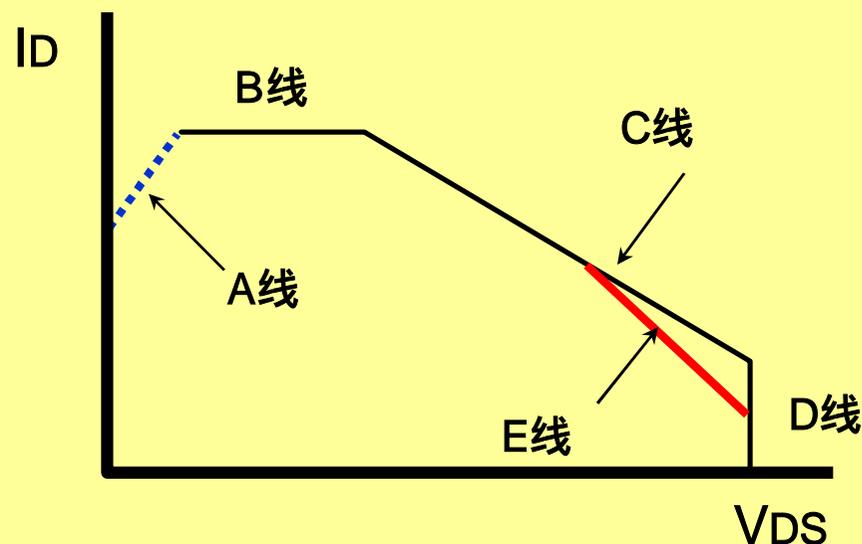
SOA = Safe Operating Area 或 AOS = Area of Safe Operating

### 正偏压时的安全动作区

安全动作区由 5 个限制区构成

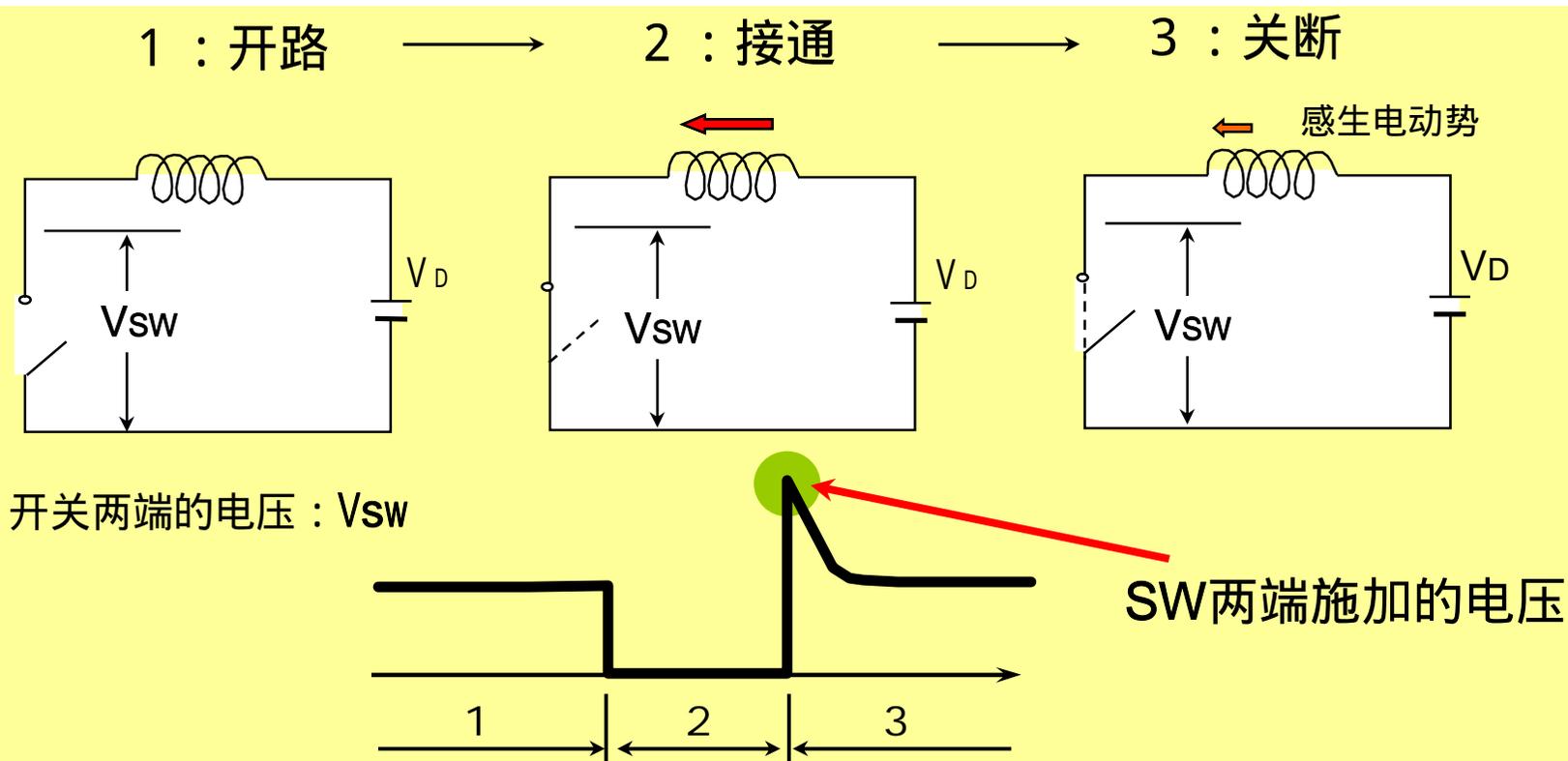
- A 线 ... 导通阻抗限制
- B 线 ... 额定电流限制
- C 线 ... 额定功耗限制
- D 线 ... 额定电压限制
- E 线 ... 二次击穿限制

有些的产品有二次击穿，有些产品无二次击穿。



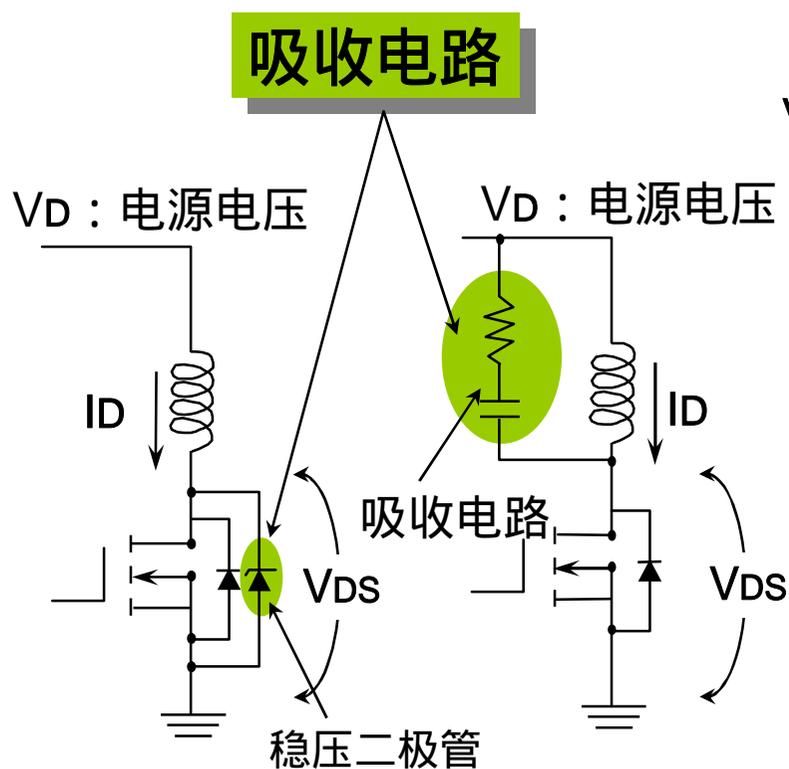
## 1.7 抗雪崩能力保证

对马达、线圈等电感性负载进行开关动作时，关断的瞬间会有感生电动势产生。

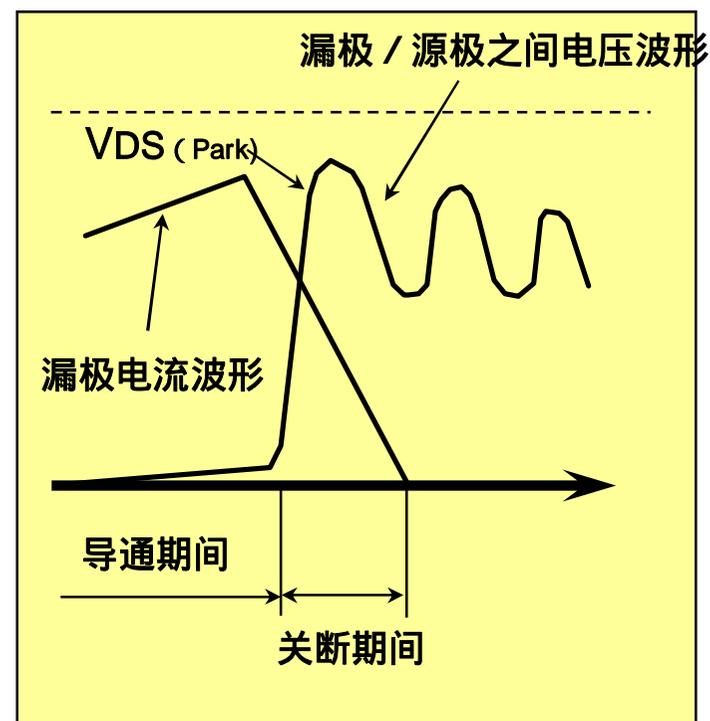


## 电路比较

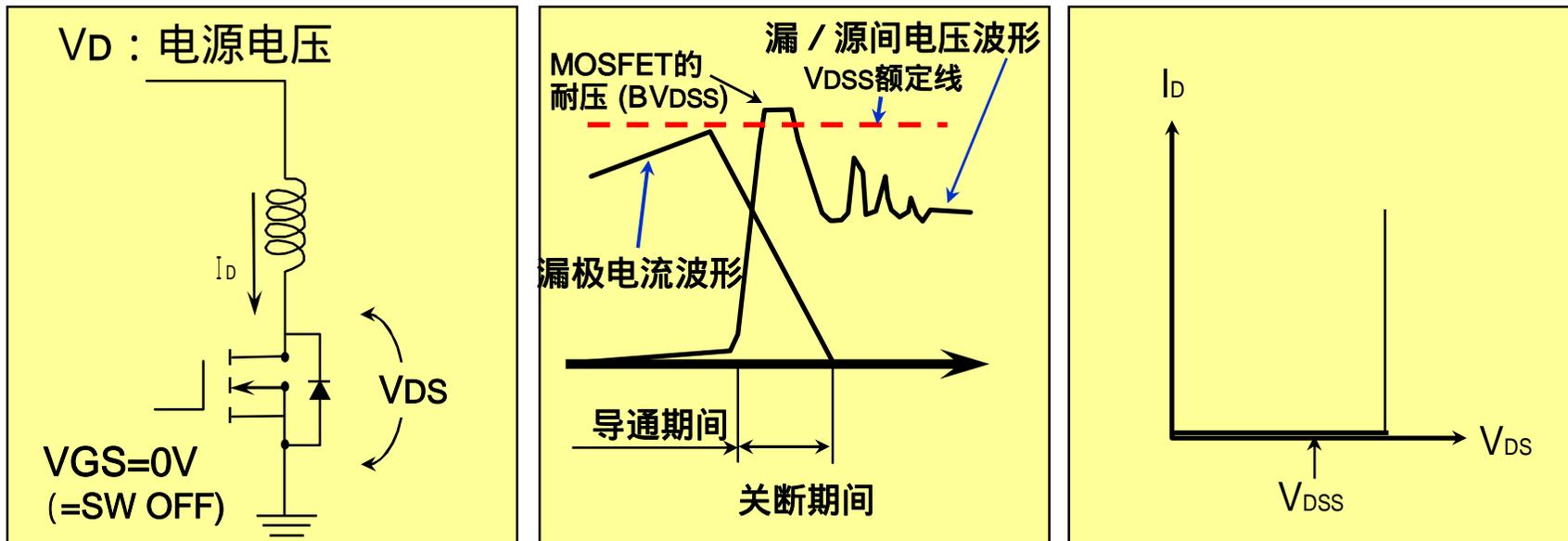
(1) 以往产品(无抗雪崩保证)的电路必须有吸收电路  
以保证瞬间峰值电压不会超过 $V_{DSS}$ 。



$V_{DSS}$ 额定值

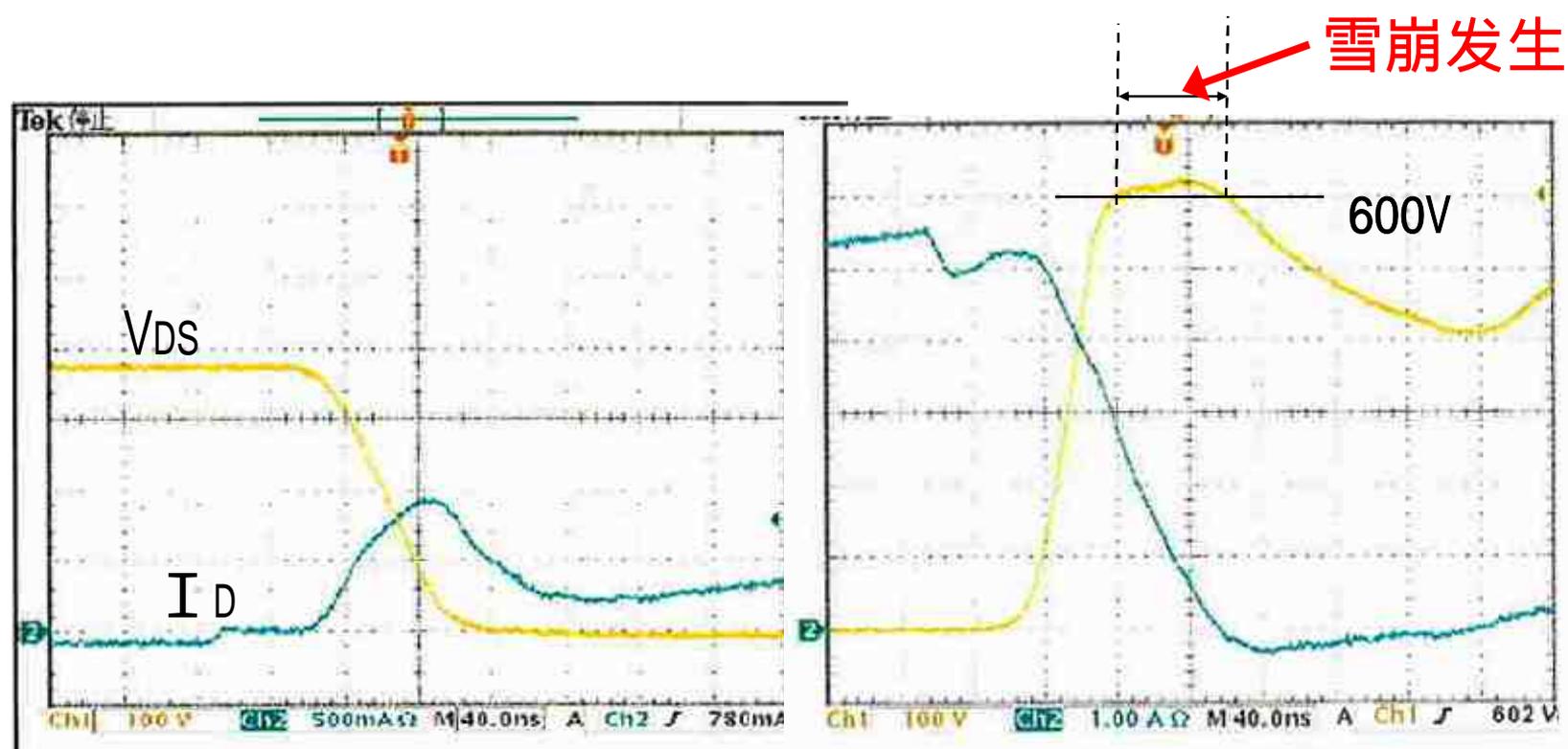


## (2) 有抗雪崩能力保证的产品，MOSFET 自身可以吸收瞬间峰值电压而无需附加吸收电路



## 实际应用例

额定电压 $V_{DSS}$ 为600V的MOSFET的雪崩波形(开关电源)



开启波形

关断波形

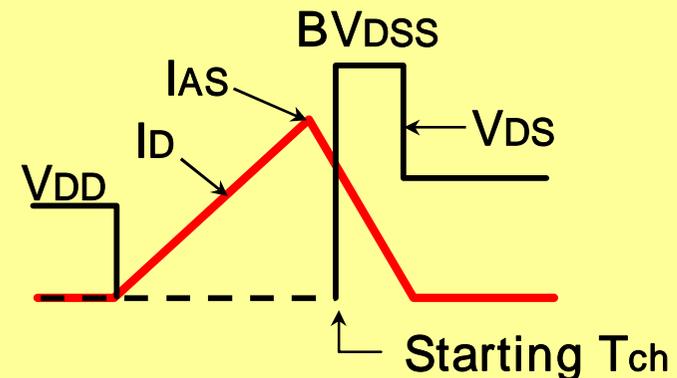
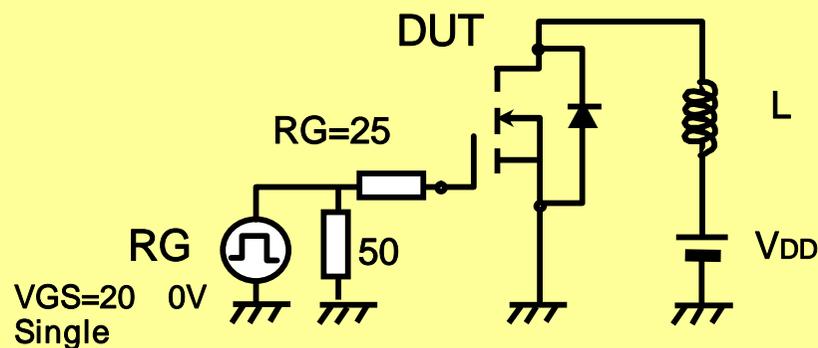
## 抗雪崩能力保证定义

单发雪崩电流 IAS : 下图中的峰值漏极电流

单发雪崩能量 EAS : 一次性雪崩期间所能承受的能量 ,  
以  $T_{ch} = 150$  为极限

连续雪崩能量 EAR : 所能承受的反复出现的雪崩能量 ,  
以  $T_{ch} = 150$  为极限

### 抗雪崩能力测试电路



## 怎样选择MOSFET的额定值

器件的额定	电压值	应高于实际最大电压值20%
	电流值	应高于实际最大电流值20%
	功耗值	应高于实际最大功耗的50%

而实际沟道温度不应超过 - 125

上述为推荐值。实际设计时应考虑最坏的条件。如沟道温度  $T_{ch}$  从50 提高到100 时，推算故障率提高20倍。

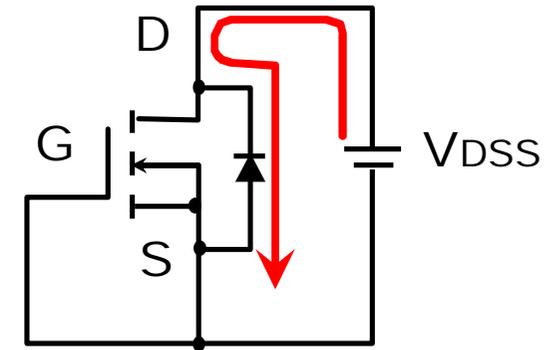
## 2. 电特性

**ELECTRICAL CHARACTERISTICS (T<sub>A</sub> = 25°C)**

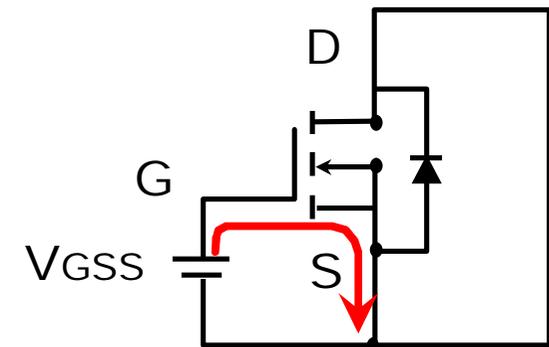
CHARACTERISTICS	SYMBOL	TEST CONDITIONS	MIN.	TYP.	MAX.	UNIT
Zero gate Voltage Drain Current	I <sub>DSS</sub>	V <sub>DS</sub> = 60 V, V <sub>GS</sub> = 0 V			10	μA
Gate Leakage Current	I <sub>GSS</sub>	V <sub>GS</sub> = ±20 V, V <sub>DS</sub> = 0 V			±10	μA
Gate Cut-off Voltage	V <sub>GS(off)</sub>	V <sub>DS</sub> = 10 V, I <sub>D</sub> = 1 mA	1.5	2.0	2.5	V
Forward Transfer Admittance	y <sub>fs</sub>	V <sub>DS</sub> = 10 V, I <sub>D</sub> = 40 A	21	43		S
Drain to Source On-state Resistance	R <sub>DS(on)1</sub>	V <sub>GS</sub> = 10 V, I <sub>D</sub> = 40 A		11	14	mΩ
	R <sub>DS(on)2</sub>	V <sub>GS</sub> = 4.0 V, I <sub>D</sub> = 40 A		16	22	mΩ
Input Capacitance	C <sub>iss</sub>	V <sub>DS</sub> = 10 V		3200		pF
Output Capacitance	C <sub>oss</sub>	V <sub>GS</sub> = 0 V		520		pF
Reverse Transfer Capacitance	C <sub>rss</sub>	f = 1 MHz		260		pF
Turn-on Delay Time	t <sub>d(on)</sub>	V <sub>DD</sub> = 30 V, I <sub>D</sub> = 40 A		80		ns
Rise Time	t <sub>r</sub>	V <sub>GS</sub> = 10 V		1200		ns
Turn-off Delay Time	t <sub>d(off)</sub>	R <sub>θ</sub> = 10 Ω		200		ns
Fall Time	t <sub>f</sub>			350		ns
Total Gate Charge	Q <sub>G</sub>	V <sub>DD</sub> = 48 V		60		nC
Gate to Source Charge	Q <sub>GS</sub>	V <sub>GS</sub> = 10 V		10		nC
Gate to Drain Charge	Q <sub>GD</sub>	I <sub>D</sub> = 80 A		16		nC
Body Diode Forward Voltage	V <sub>FIS-DI</sub>	I <sub>F</sub> = 80 A, V <sub>GS</sub> = 0 V		1.0		V
Reverse Recovery Time	t <sub>rr</sub>	I <sub>F</sub> = 80 A, V <sub>GS</sub> = 0 V		46		ns
Reverse Recovery Charge	Q <sub>rr</sub>	di/dt = 100 A/μs		66		nC

## 2.1 漏电流

$I_{DSS}$  : 漏极与源极之间的漏电流。  
 $V_{GS} = 0$ 时, D与S之间加 $V_{DSS}$

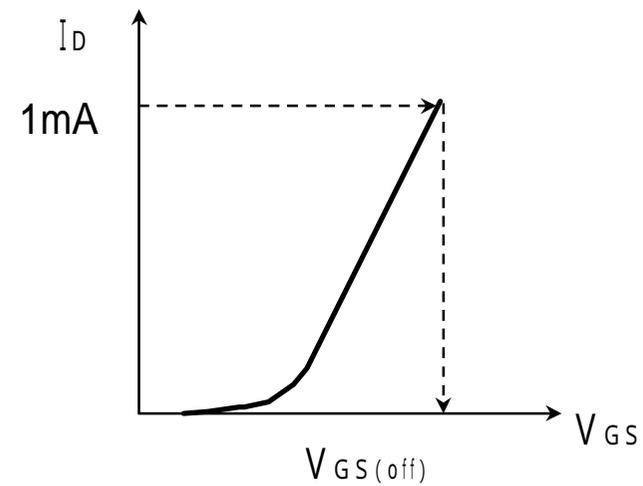
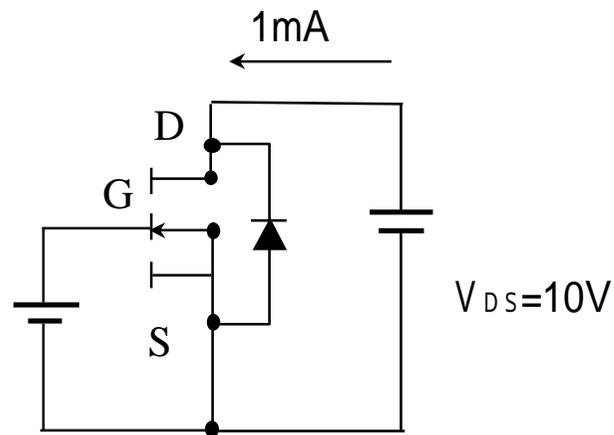


$I_{GSS}$  : 栅极与源极之间的漏电流。  
 $V_{DS} = 0$ 时, G与S之间加 $V_{GSS}$



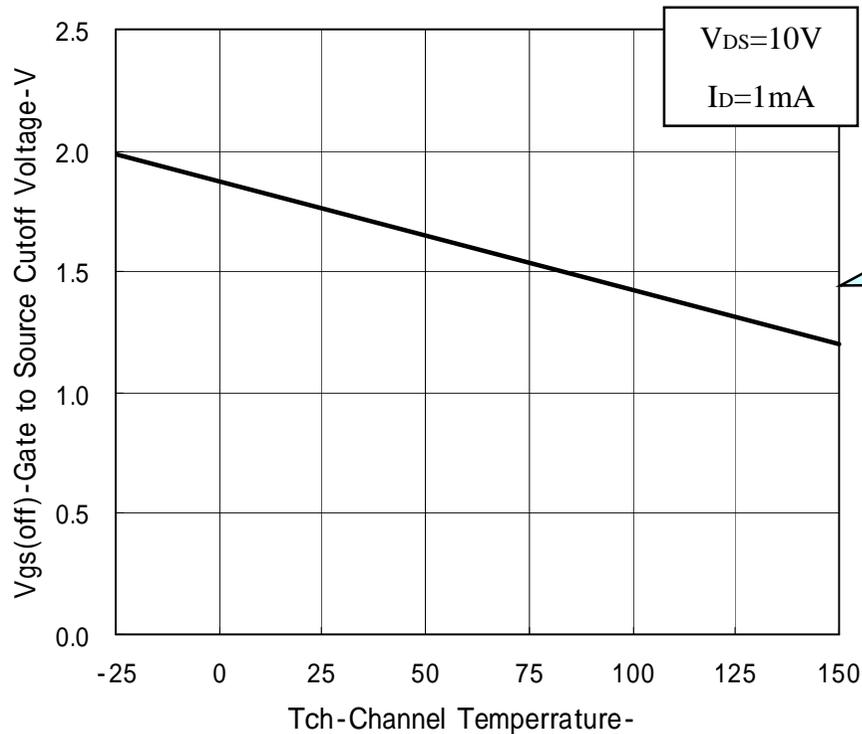
## 2.2 栅极阈值电压 $V_{GS(off)}$ 或 $V_{GS(th)}$

MOSFET的 $V_{DS} = 10V$  ,  $I_D = 1mA$ 时的栅极电压 $V_{GS}$



## 阈值电压的温度特性

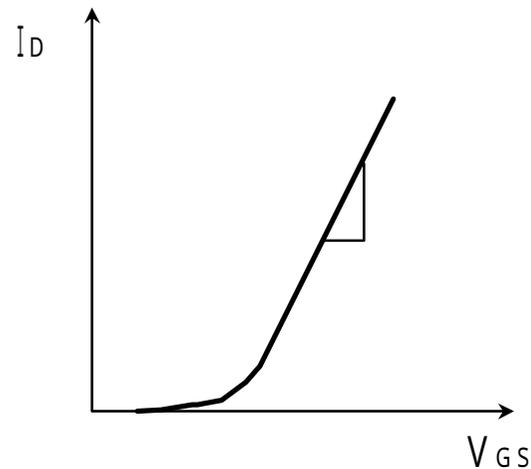
MOSFET具有负的温度特性，而且变化率比双极型晶体管大。  
 如：双极型晶体管约为  $-2.2\text{mV}/^\circ\text{C}$ ，MOSFET约为  $-5\text{mV}/^\circ\text{C}$



在使用温度范围内栅极的噪音必须控制在阈值以下，如果超过阈值电压，则误动作就会发生。

## 2.3 正向传到系数 $y_{fs}$

单位 $V_{GS}$ 的变化所引起的漏极电流 $I_D$ 的变化。单位为S。



$$y_{fs} = \frac{I_D}{V_{GS}}$$

相当与双极型晶体管的 $h_{FE}$

例如：3S时， $V_{GS}$ 变化1V，那么漏极电流会增加3A。

在作为负载开关用时，若是电容性负载，则进入ON状态时，因为给电容充电需要过渡电流，如果 $y_{fs}$ 太小，有时会出现开关不动作的现象。

## 2.4 漏极 / 源极间的导通阻抗 $R_{DS(on)}$

MOSFET处于导通状态下的阻抗。导通阻抗越大，则开启状态时的损耗越大。因此，要尽量减小MOSFET的导通阻抗。

$$R_{DS(on)} = \frac{V_{DS}}{I_D}$$

导通时的功耗

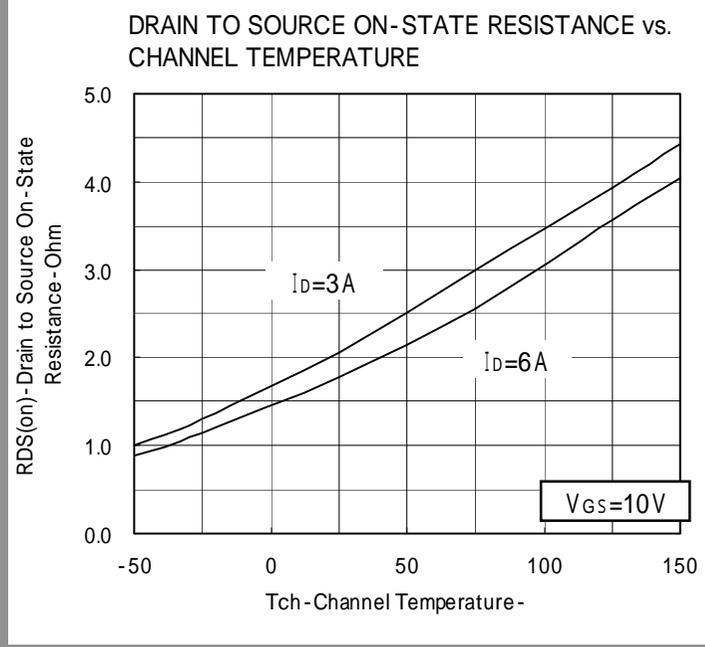
$$P_T = I_D \cdot V_{DS(on)} = I_D^2 \cdot R_{DS(on)}$$



功耗与电流的平方成比例。越是大电流的产品，就越是需要具有低的导通阻抗。

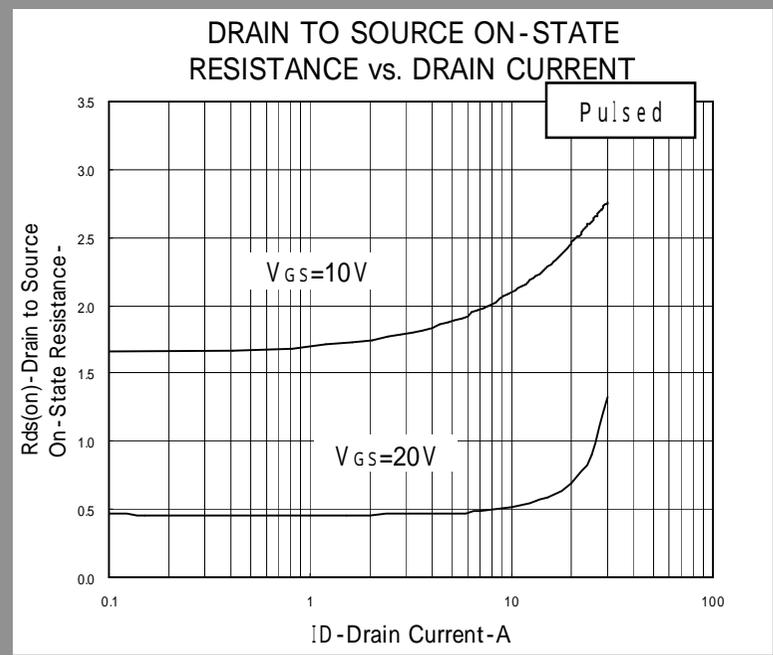
## 导通阻抗的各种相关性

温度特性



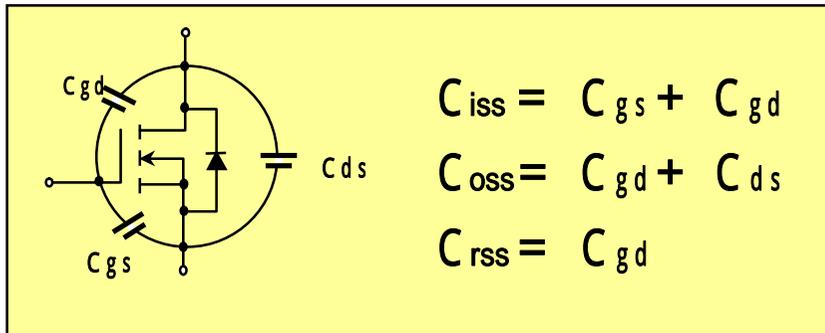
正温度特性=随温度上升而增加

漏电流特性



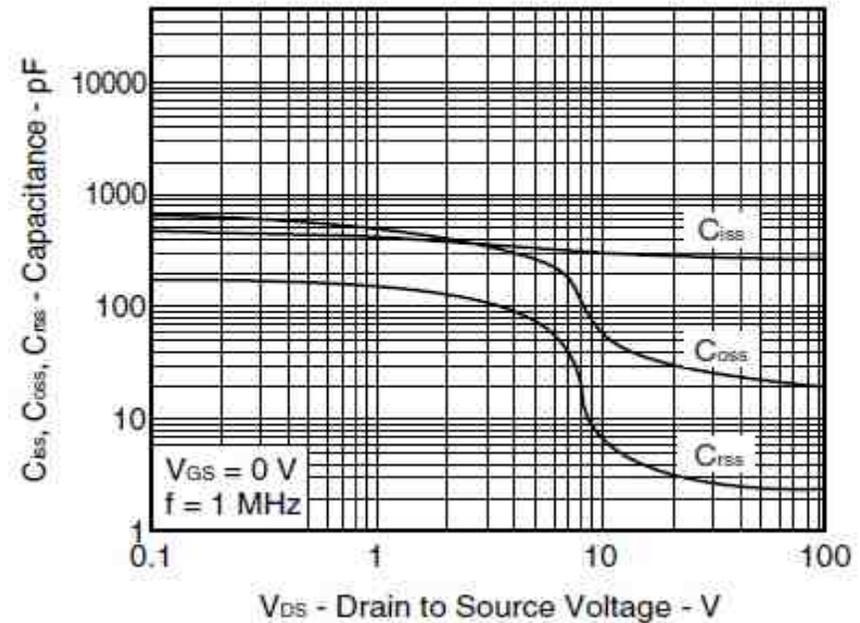
## 2.5 内部容量

### MOSFET各端子间的容量



### 2SK3113(600V/2A)的例

CAPACITANCE vs. DRAIN TO SOURCE VOLTAGE



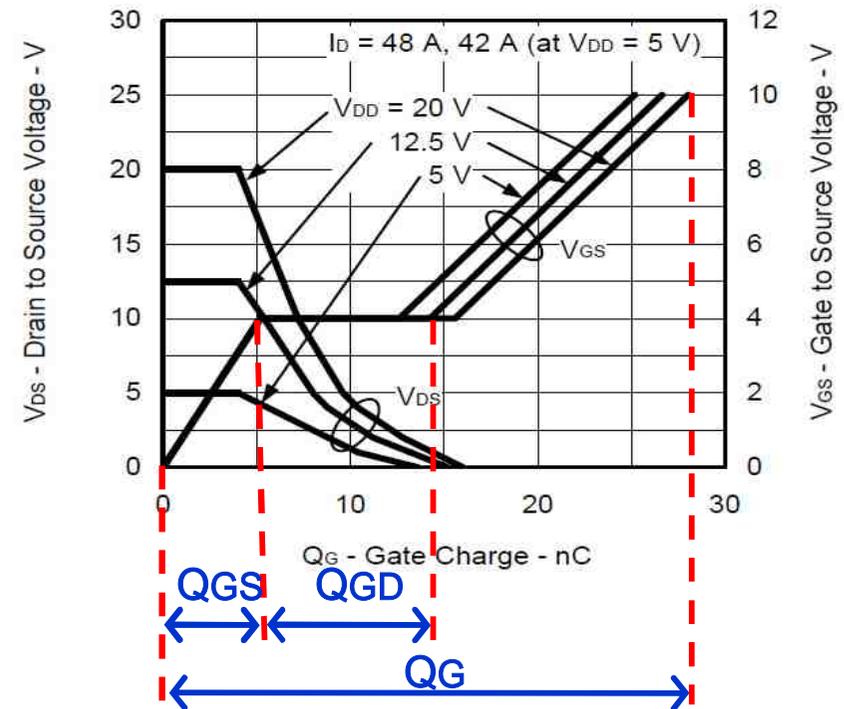
容量值越小，Q<sub>G</sub>越小，开关速度越快，开关损耗就越小。开关电源、DC/DC变换器等应用，要求较小的Q<sub>G</sub>值。

## 2.6 电荷量

- QG : 栅极的总电荷量，VGS=10V时，达到导通状态所需的电荷量
- QGS : 栅极 / 源极间所要电荷量
- QGD : 栅极 / 漏极间所需电荷量

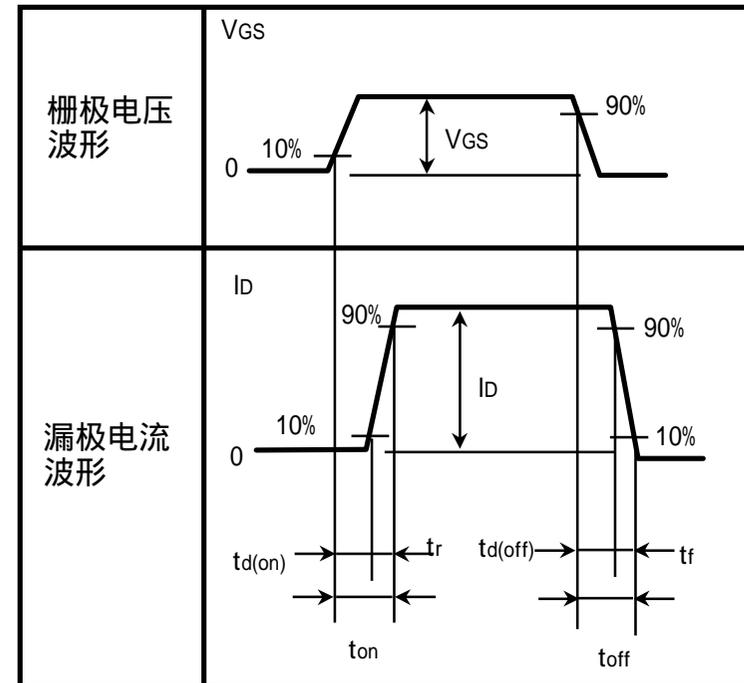
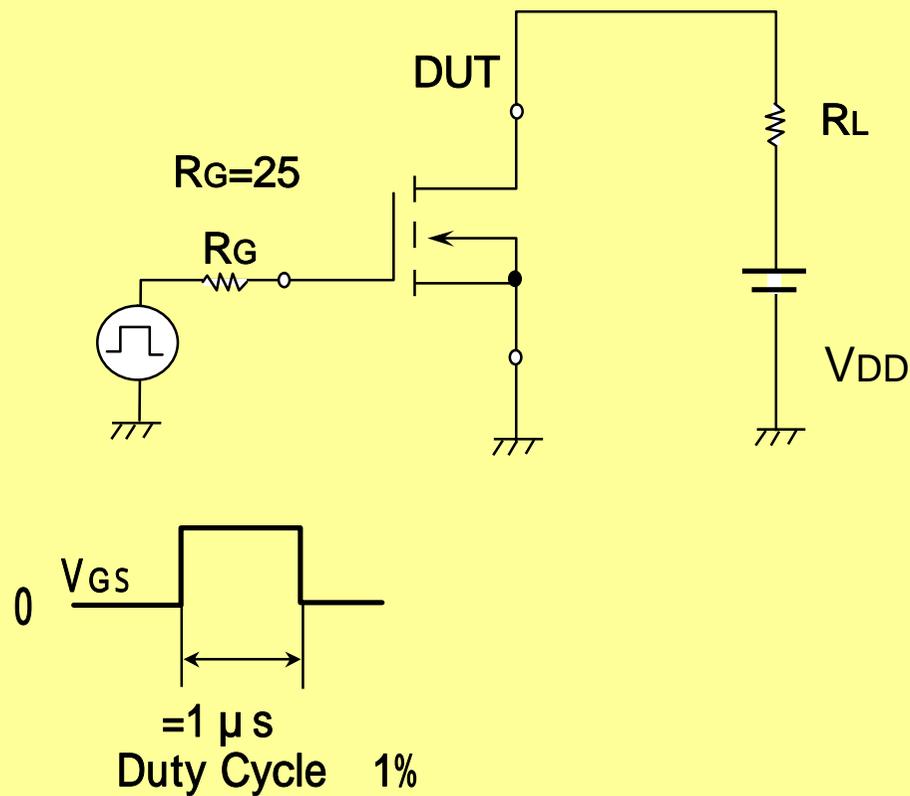
电荷量  $Q=C \times V$ ，  
 而开关时间  $t = Q / I$   
 电荷的容量越大，所需开关时间  $t$   
 就越大，开关损失也越大。

### 2SK3918(25V/48A)的例



## 2.7 开关时间

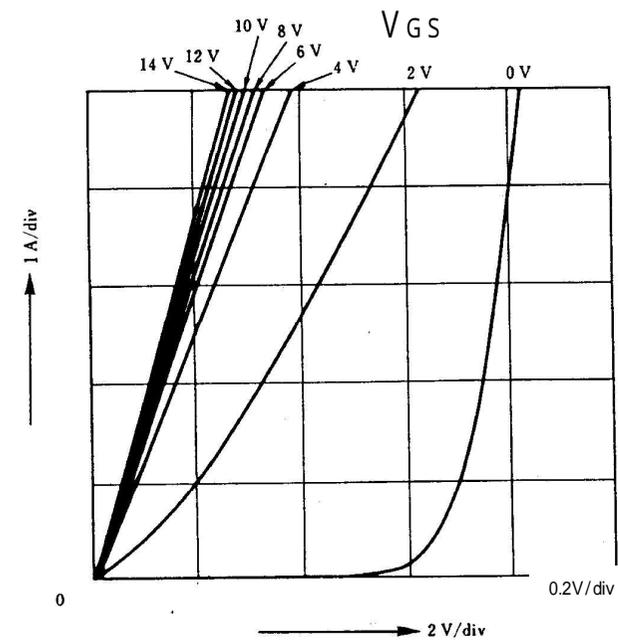
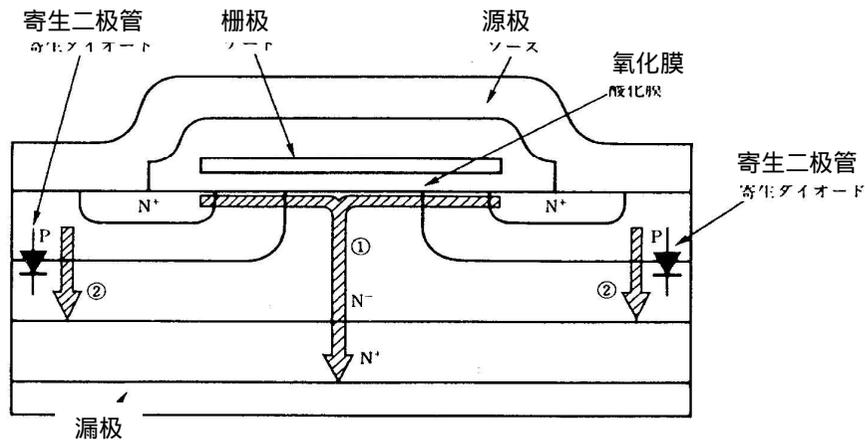
### 开关时间测定电路



$T_{d(on)}$ :开始时间延迟,  $t_r$ :上升时间,  
 $T_{d(off)}$ :关断延迟时间,  $t_f$ :下降时间

## 2.8 内部二极管

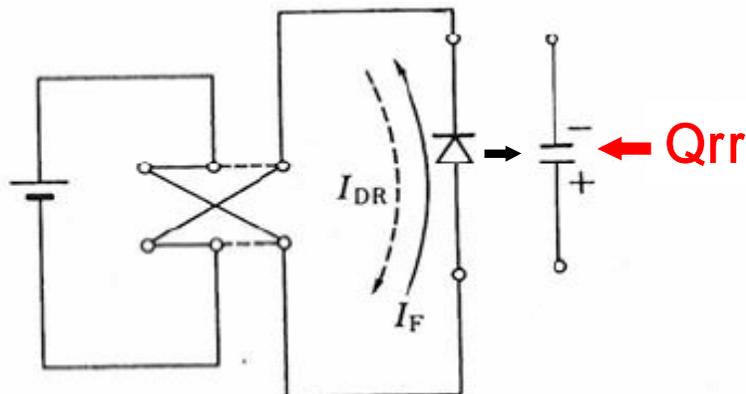
- 栅极/源极电压 $V_{GS}=0$ 时，内部二极管的正向电压-电压特性。
- 栅极/源极间加正向偏压时，即MOSFET导通状态时，与导通阻抗的特性一致。



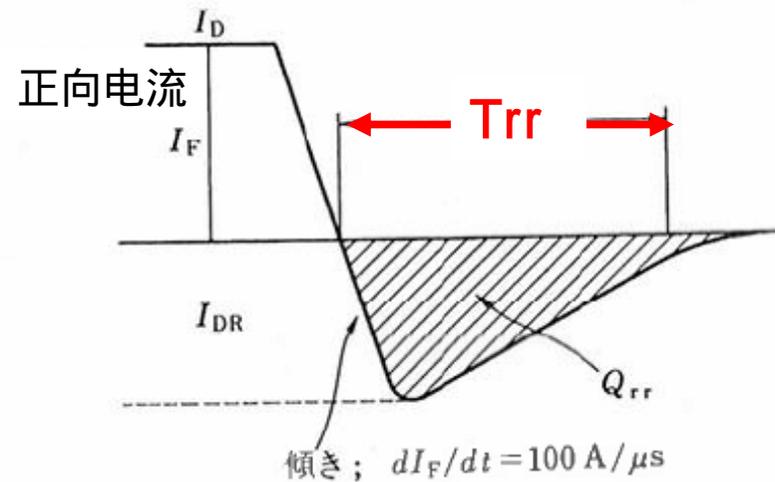
## 2.9 内部二极管的反向恢复时间 $t_{rr}$ 、反向恢复电荷量 $Q_{rr}$

二极管可视为一种电容。积累的电荷 $Q_{rr}$ 完全放掉需要时间为 $t_{rr}$ 。另外，由于反向恢复时，处于短路状态，损耗很大。因此内部寄生二极管的电容特性使MOSFET开关频率受到限制。

寄生二极管通过电流 $I_F$ 后，让电压反向以进行测试。



$T_{rr}$ 的测试电路



测试波形

**NEC**

谢谢各位

**NEC**



NEC Electronics

