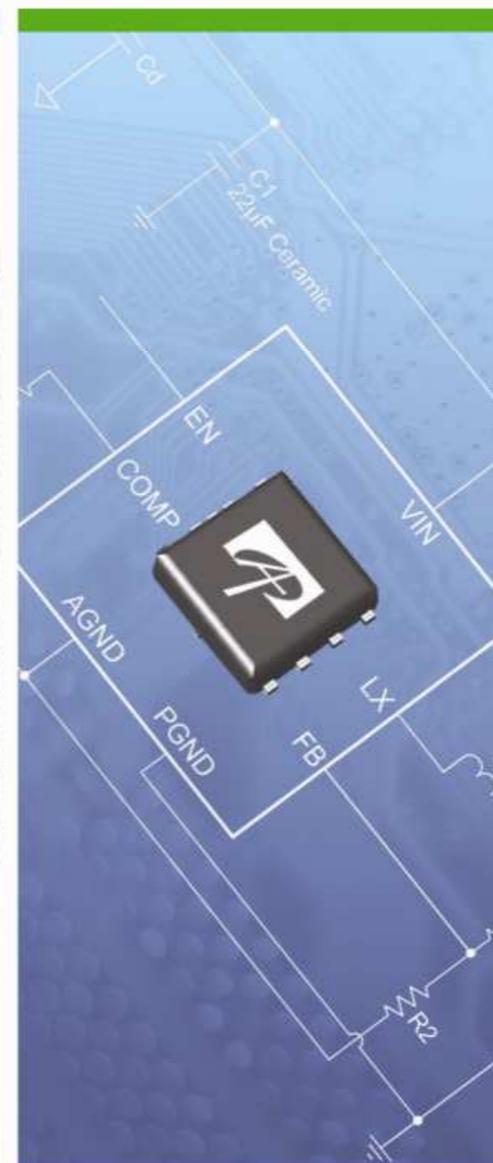
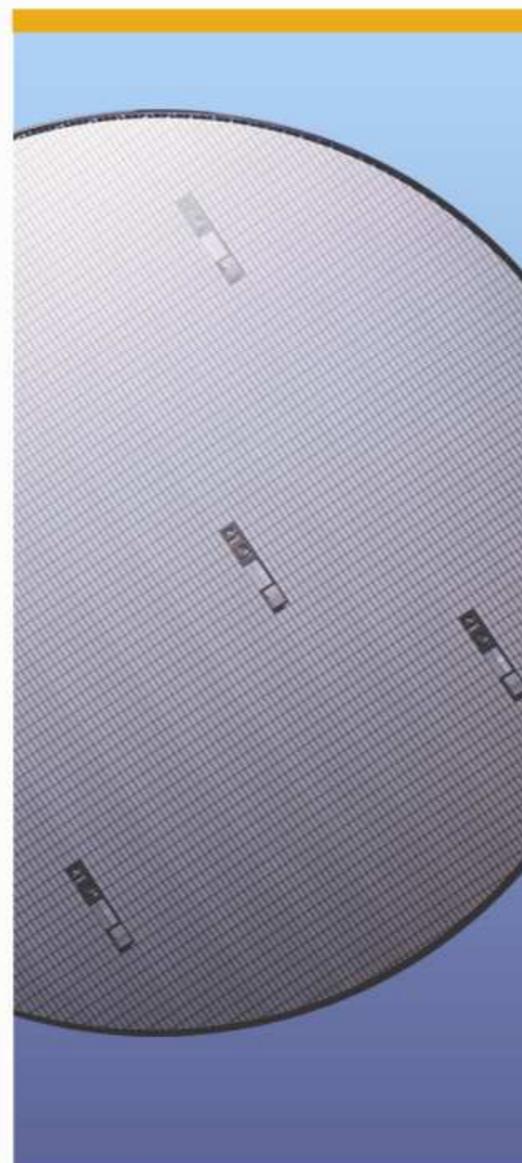


功率MOSFET基础

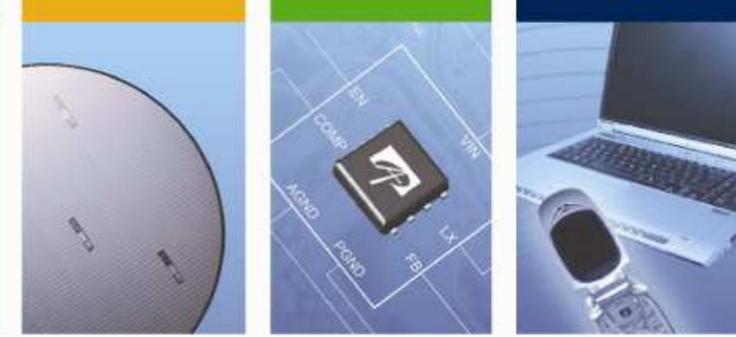
AOS上海应用中心 刘松



aosmd.com

Complete power management solutions

Power MOSFET

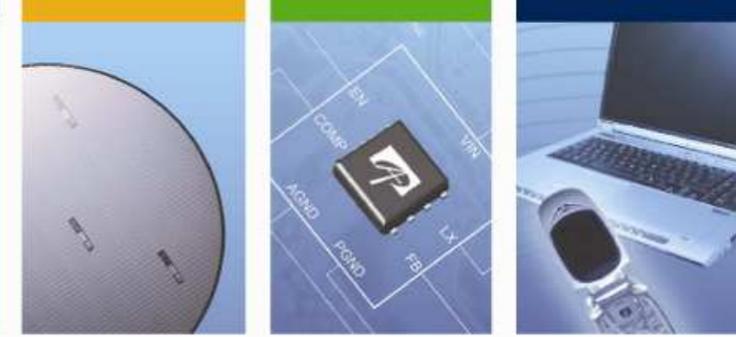


◆ 内容

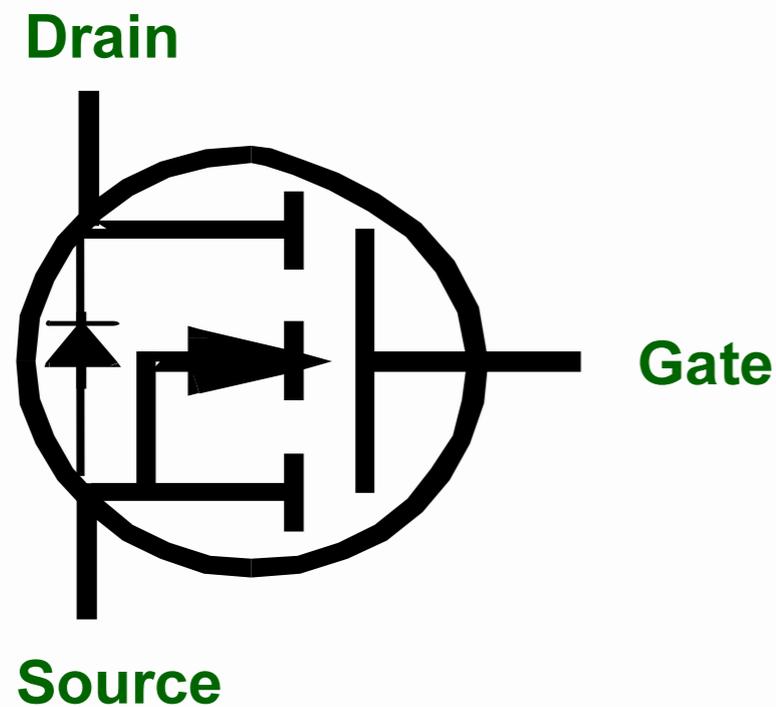
- MOSFET类型
- 功率MOSFET内部结构
- MOSFET工作原理
- MOSFET重要参数
- MOSFET驱动电路
- MOSFET功耗及选择
- DC/DC的MOSFET选择和 PCB布板
- MOSFET工艺和生产流程



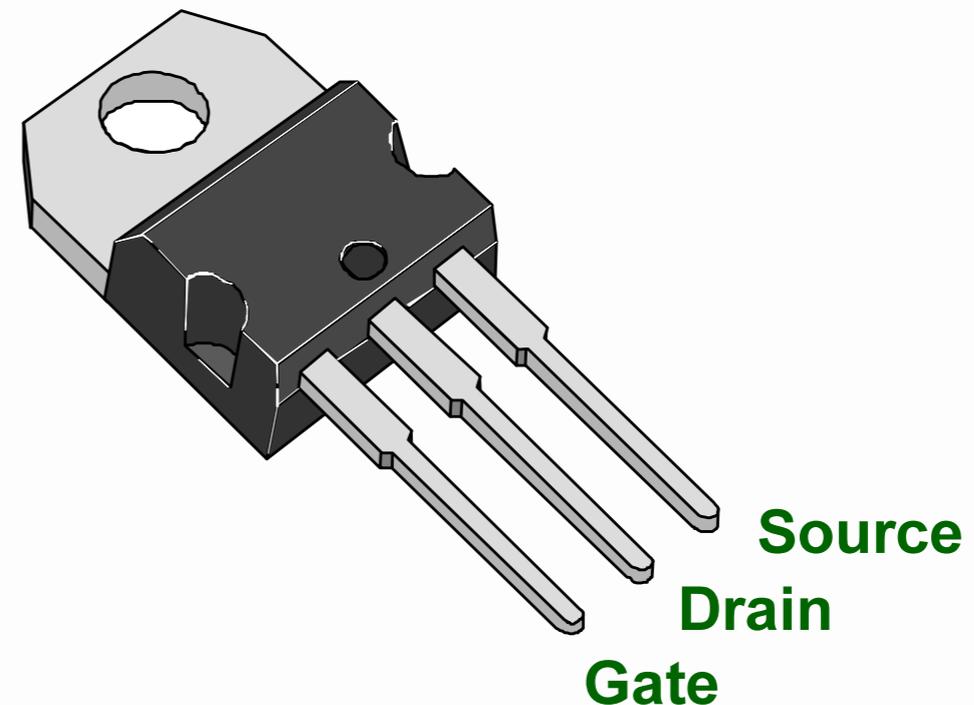
Power MOSFET



- ◆ 什么是MOSFET，定义MOSFET
- ◆ Metal - Oxide – Semiconductor Field Effect Transistor
- ◆ MOSFET is a three-terminal devices which in basic term behaves as a voltage controlled switch

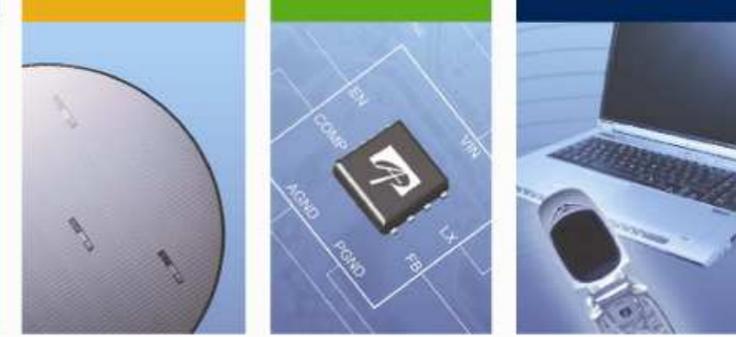


Circuit Symbol

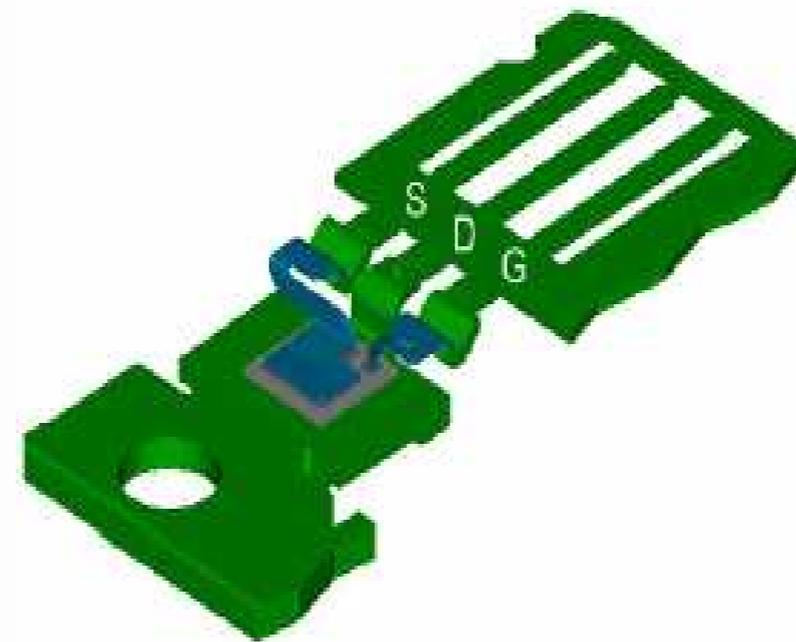
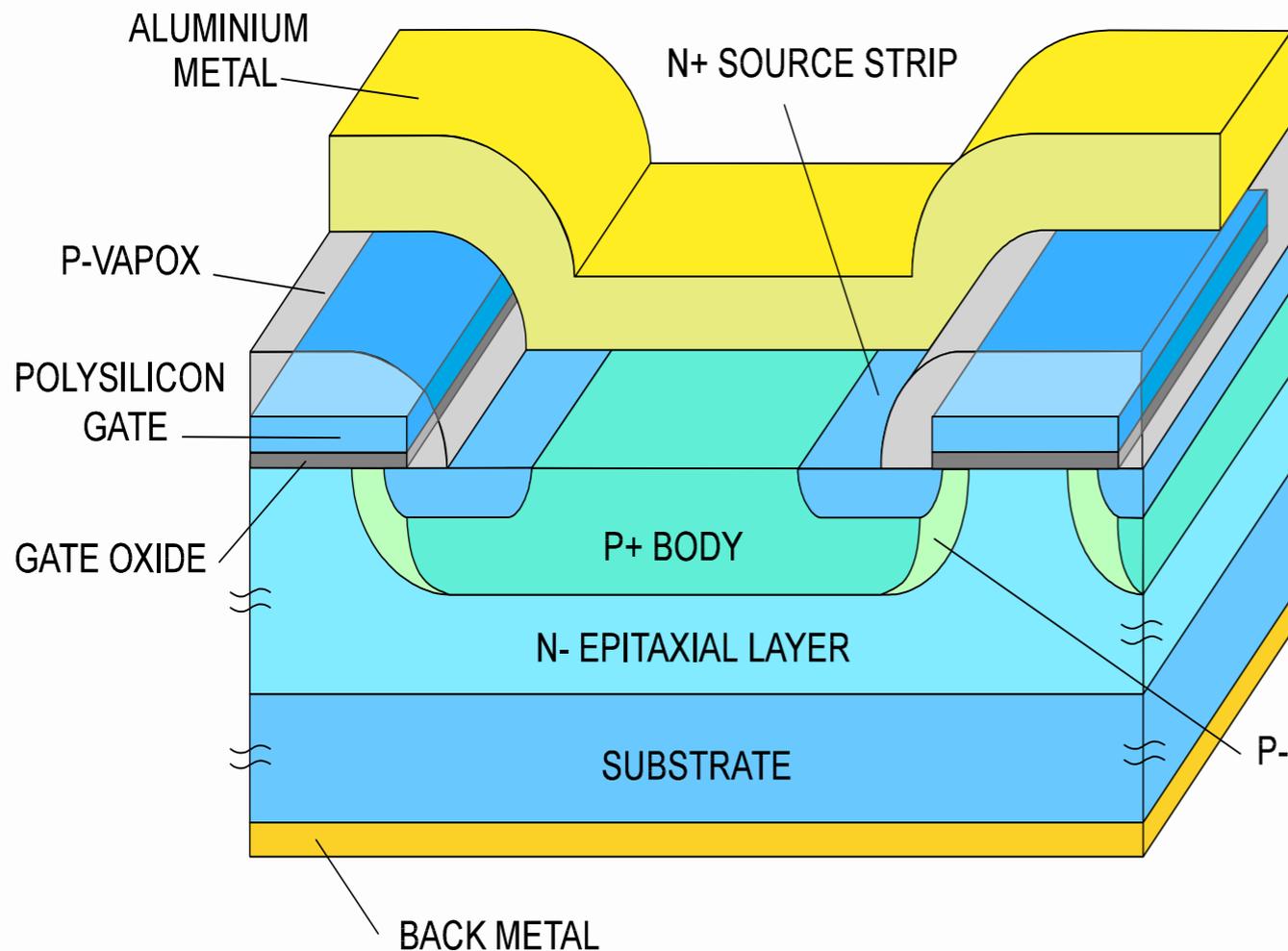


Package Pin Layout

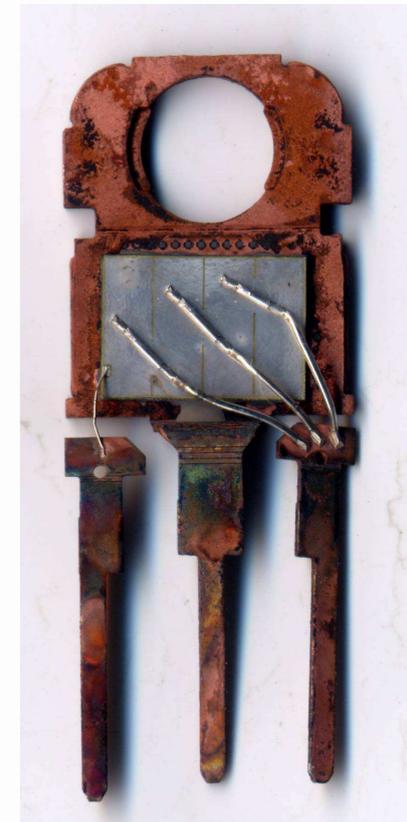
Power MOSFET



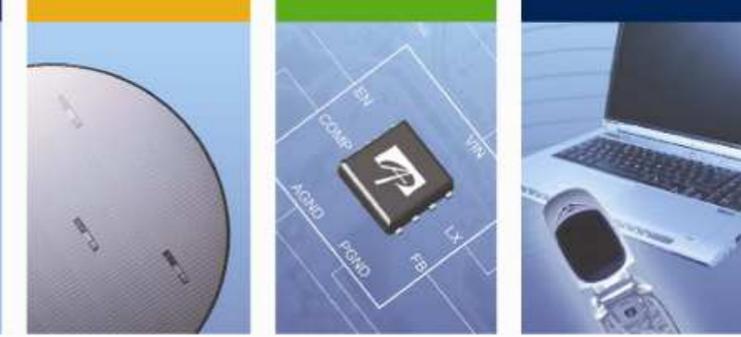
- ◆ 氧化层：形成门极，由多晶硅代替
- ◆ 氧化隔离层：防止电流在门极和其它两个电极间D、S极流动，但并不阻断电场
- ◆ 半导体层：依赖于门极电压，阻断或允许电流在漏极D和源极S间流动



Package Frame



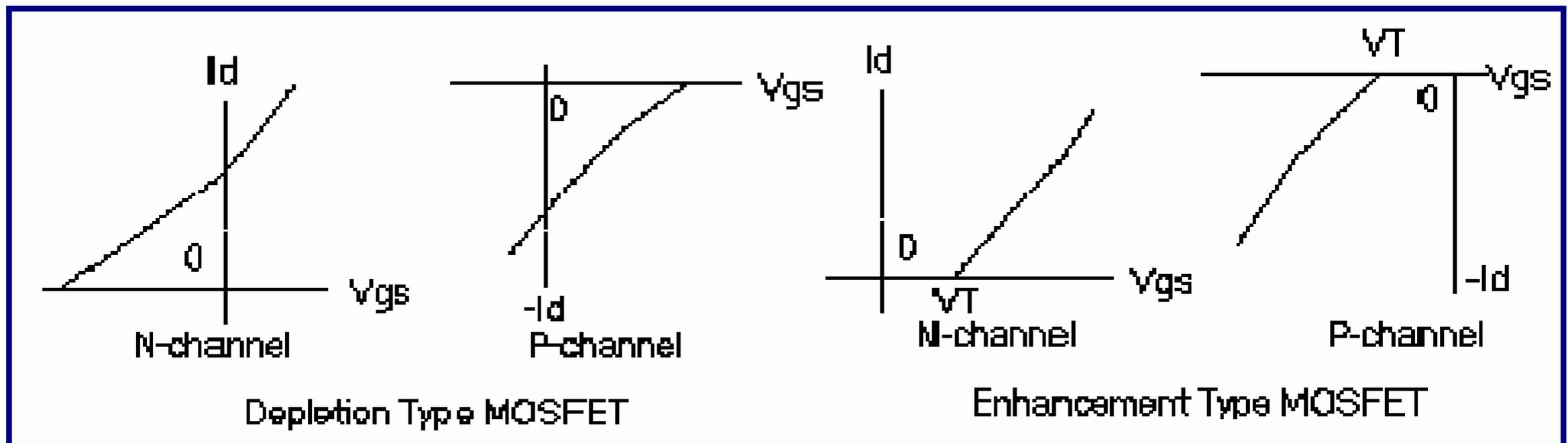
Power MOSFET



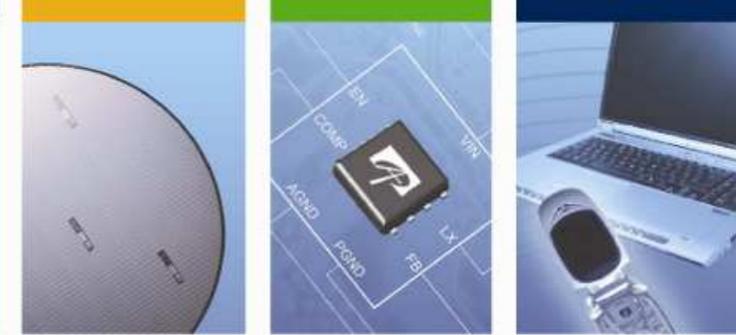
◆ MOSFET类型

Metal Oxide Semiconductor Field Effect Transistor

- 按导电沟道可分为：P沟道和N沟道
- 按栅极电压幅值可分为：
耗尽型--栅极电压为零时，漏源极之间就存在导电沟道
增强型--对于N（P）沟道器件，栅极电压大于（小于）零时才存在导电沟道
- 功率MOSFET主要是N沟道增强型



Power MOSFET



◆ MOSFET内部结构

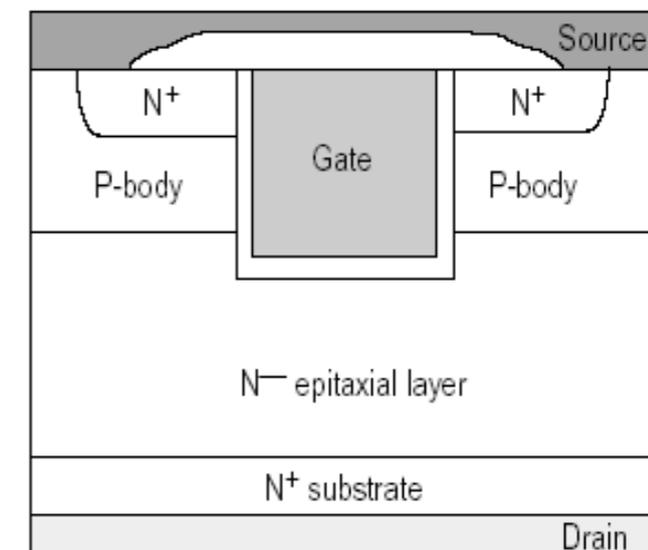
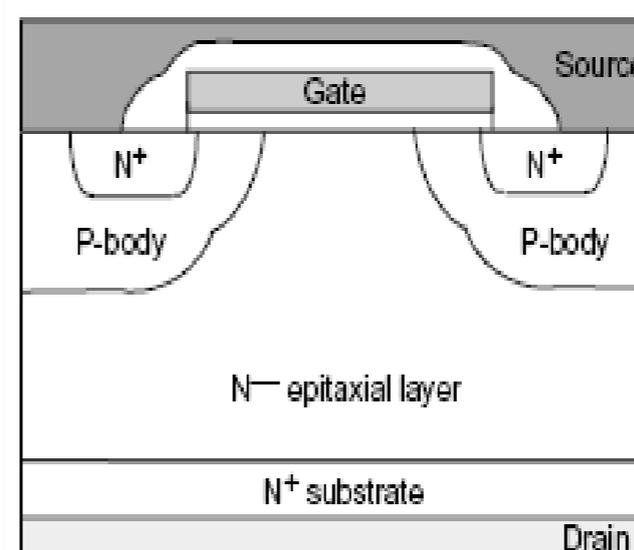
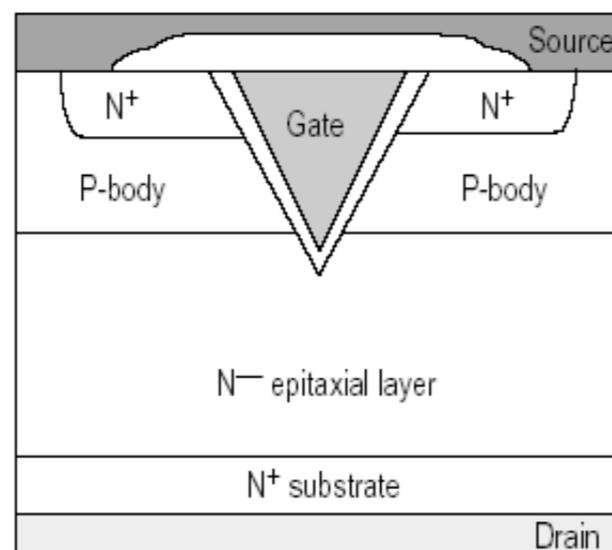
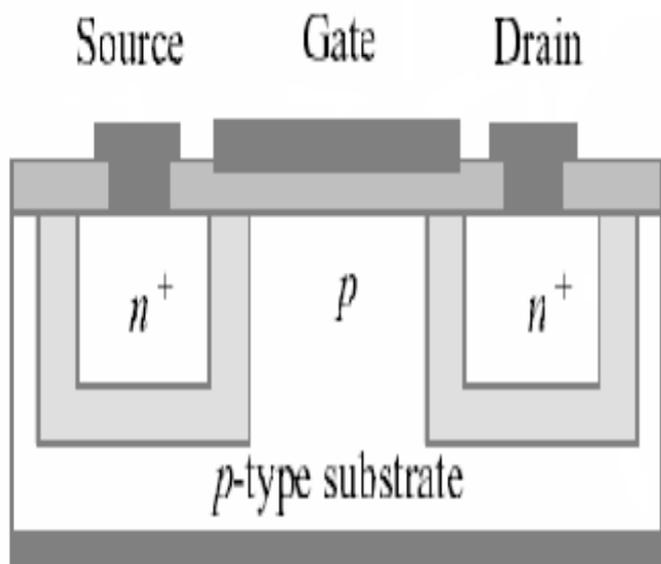
- 横向导电(信号MOSFET) / 垂直导电 (功率MOSFET)
- 垂直导电: 平面型和沟槽型Trench (U型沟槽和V型沟槽)
- 不同厂商制造的功率MOSFET有不同的命名: **HEXFET (IR)**、**VMOS (Phillips)**、**SIPMOS (Siemens)**, 但都是通过将大量物理单元扩散到外延硅基板形成并联结构的方法制成
- 功率MOSFET为多单元集成结构, 如IR的**HEXFET**采用六边形单元; 西门子的**SIPMOSFET**采用正方形单元; 摩托罗拉公司Motorola的**TMOS**采用矩形单元按品字形排列

横向导电:平面型

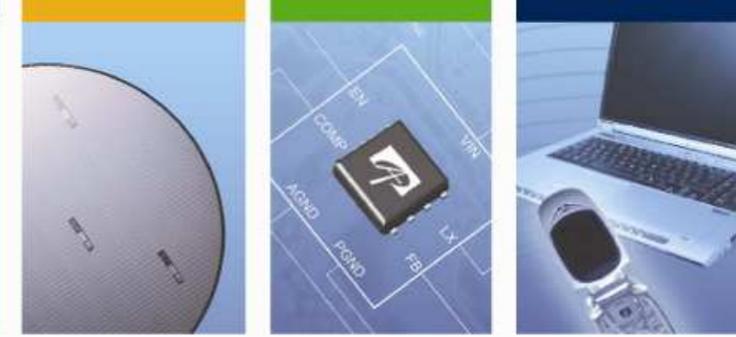
垂直导电:V型沟槽

垂直导电:平面型

垂直导电:U型沟槽

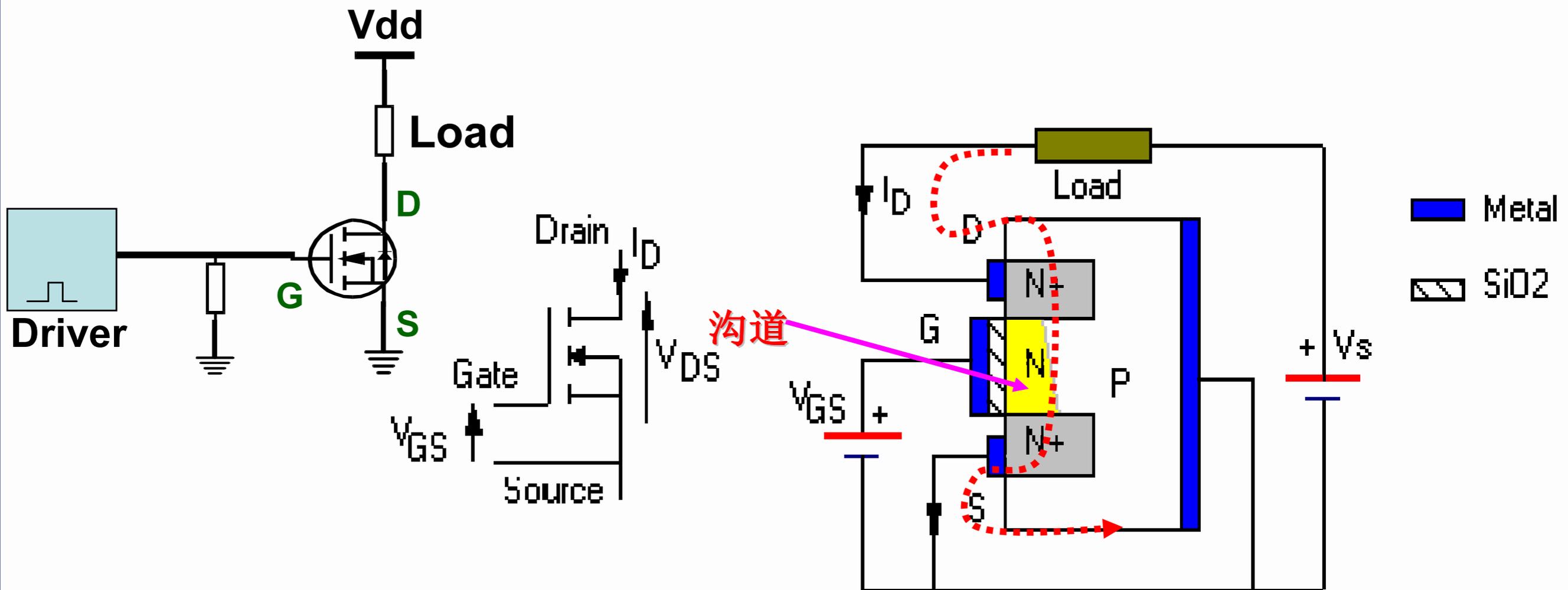


Power MOSFET

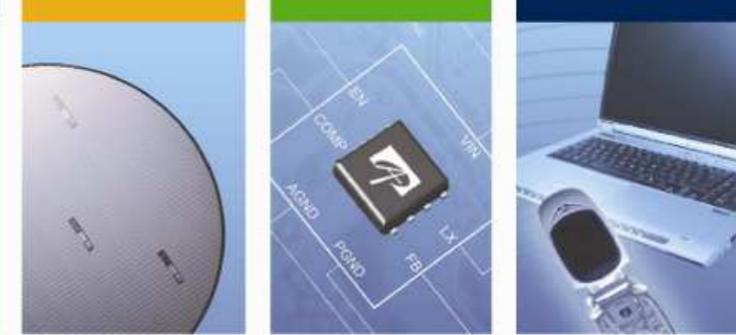


◆ 平面型MOSFET

- 没有充分应用芯片的尺寸，电流和电压额定值有限
- 适合低压应用，如微处理器，运放，数字电路
- 低的电容，快的开关速度
- 增加或减少门极电压会增大或减少N沟道的大小，以此来控制器件导通



Power MOSFET



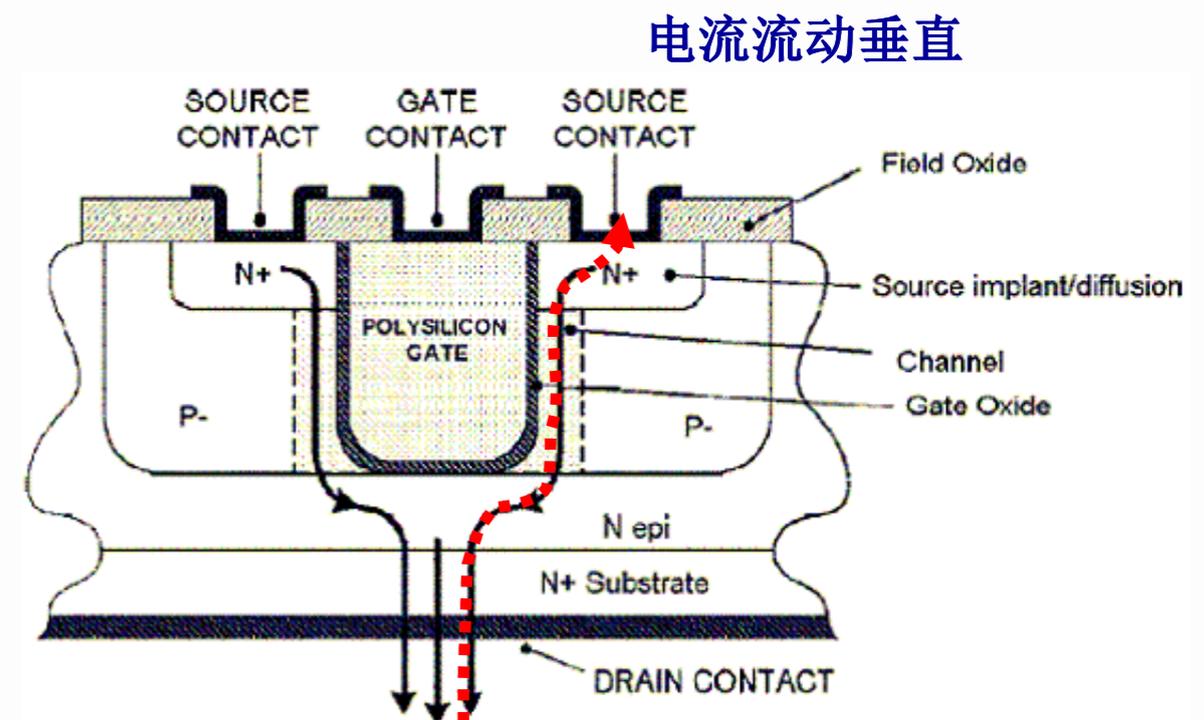
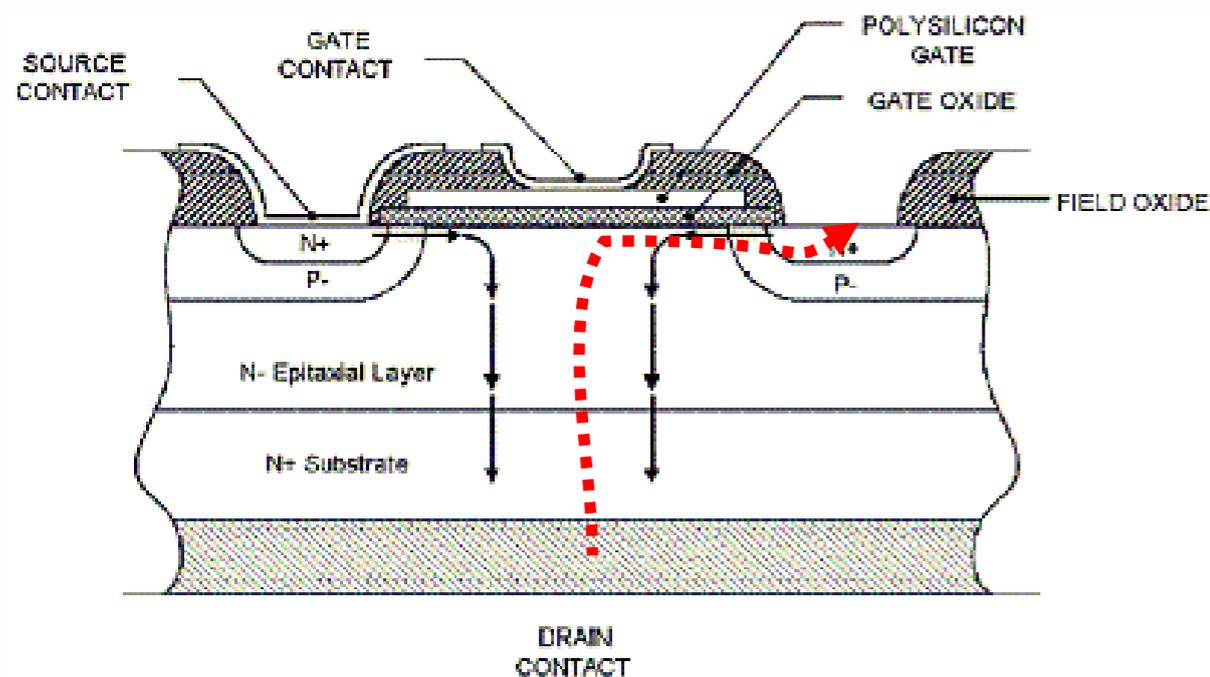
◆ 垂直导电型MOSFET

- 平面型：具有垂直导电双扩散MOS结构的VDMOSFET Vertical Double-diffused MOSFET，多个单元结构。具有相同RDS(on)电阻MOSFET并联，等效电阻为一个MOSFET单元RDS(on)的1/n。裸片面积越大其导通电阻越低，但寄生电容越大，因此开关性能越差。很多公司产品采用。

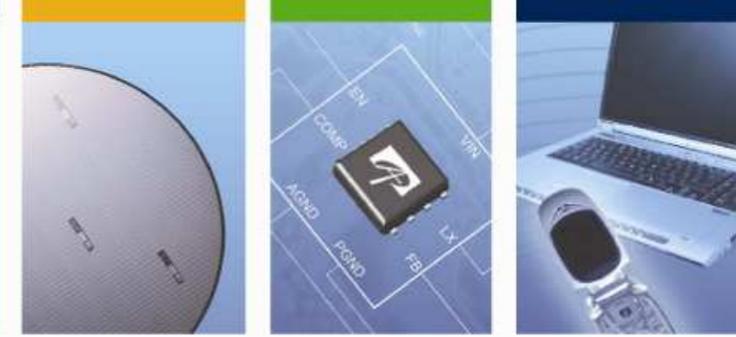
- 沟槽型

V型沟槽：不容易生产，V尖角容易形成高的电场

U型沟槽：平面型的演变，切开翻转90度。栅结构不与裸片表面平行而是构建在沟道之中垂直于表面，因此占用空间较少且使电流流动真正垂直，最小化基本单元面积，在相同的占位空间中可以集成更多的单元从而降低RDS(on)并维持电容不变。



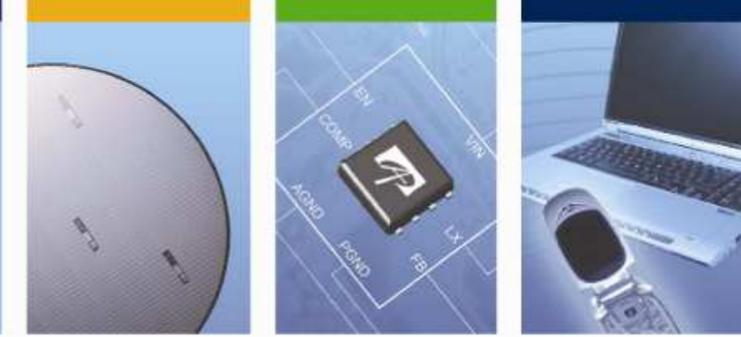
Power MOSFET



◆ 垂直导电型MOSFET

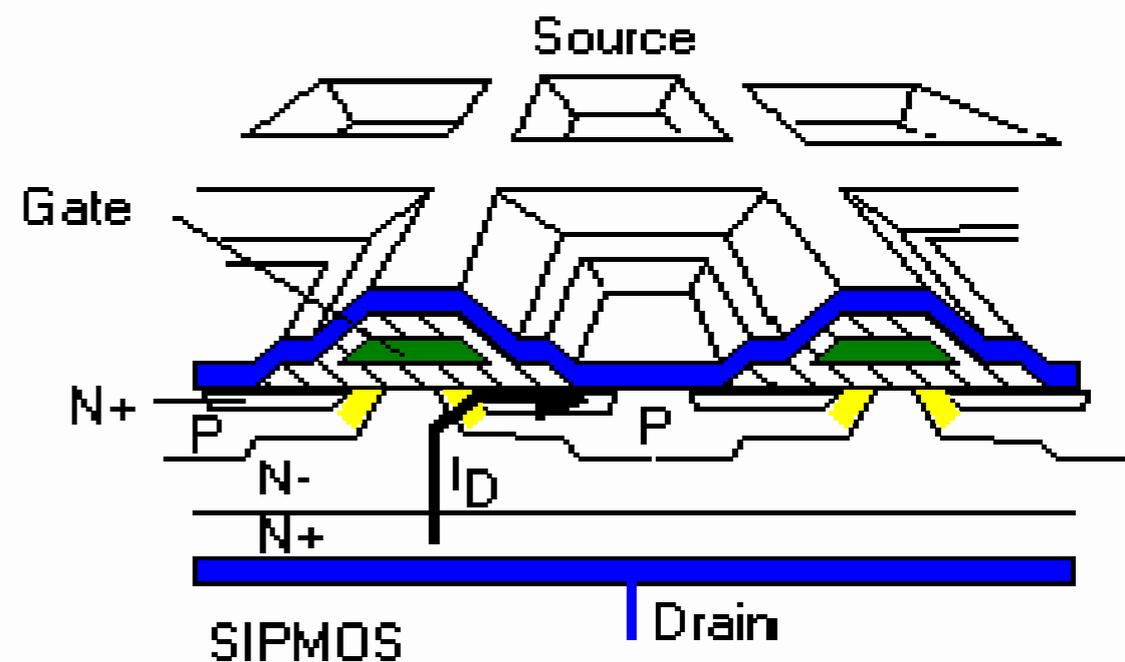
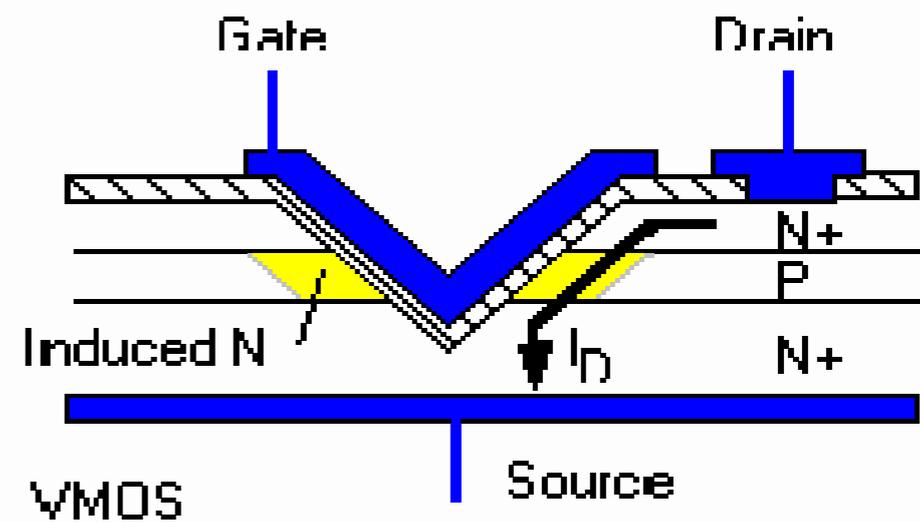
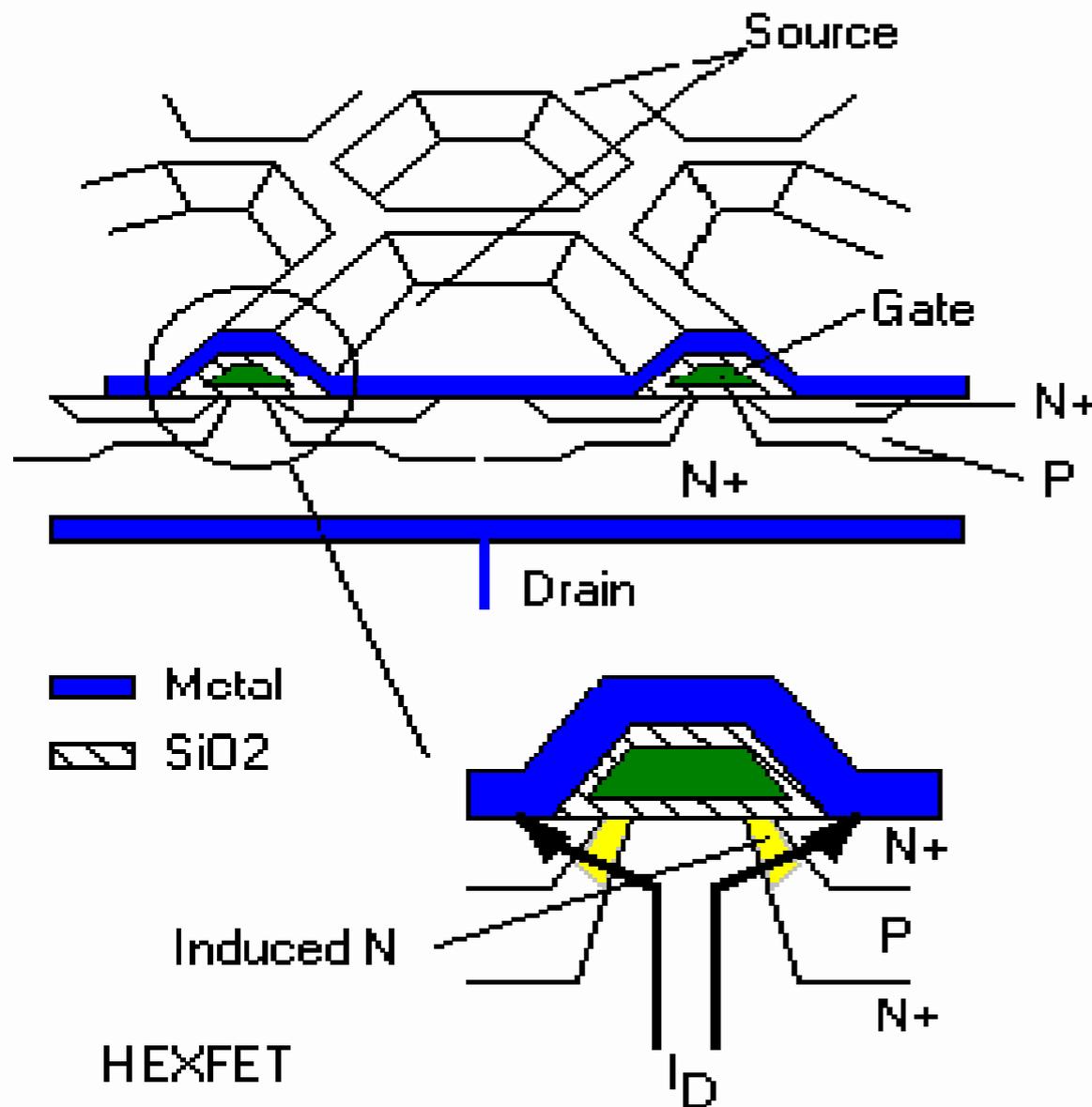
- 平面型：电流电压与通道长、宽的大小相关。平面型MOS饱和区特性比沟槽型好。
- 沟槽型：元件面积与电流成正比，**Epitaxial Layer**厚度与电压成正比。
- 反转层：**Inversion Layer**
- **DMOS**：双重扩散MOS，**Double Diffused**
- **MOS**是多子单极型器件（无少子），因此受温度影响小，**PMOS**多子是空穴，**NMOS**多子是电子，**Majority Carrier**
- 氧化层相当于介电质 **Dielectric Material (Dielectric constant)**，掺杂 **Doped**，高掺杂浓度区域 **Heavily doped region**。

Power MOSFET

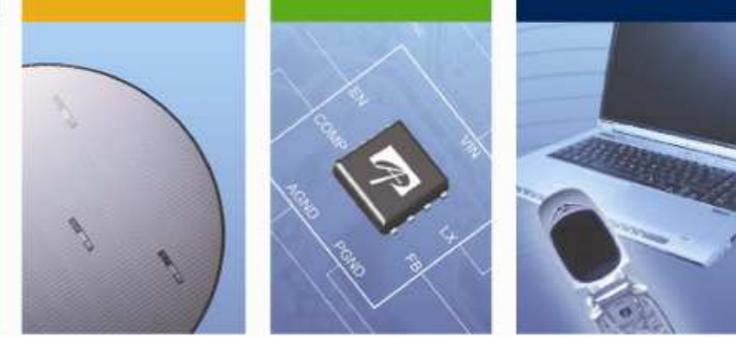


◆ V型沟槽MOSFET

- V型沟槽
- 多个单元并联



Power MOSFET



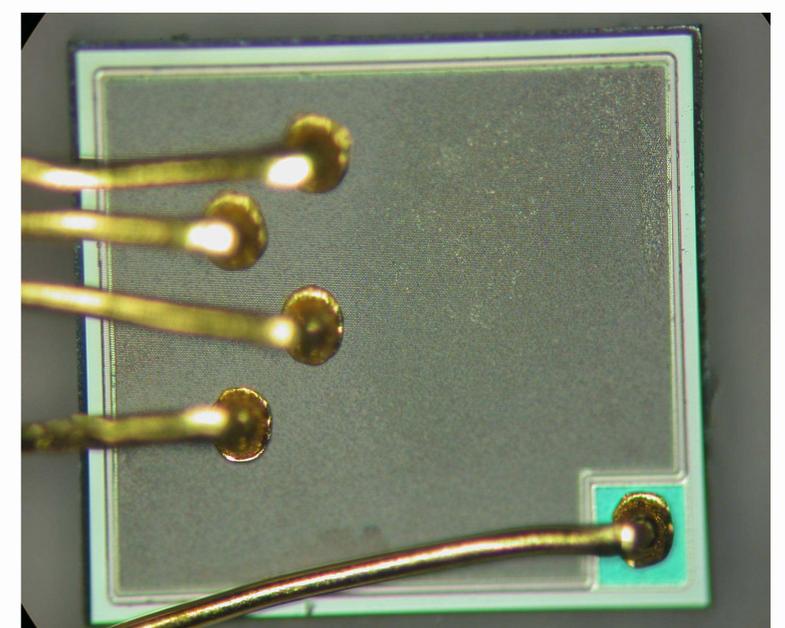
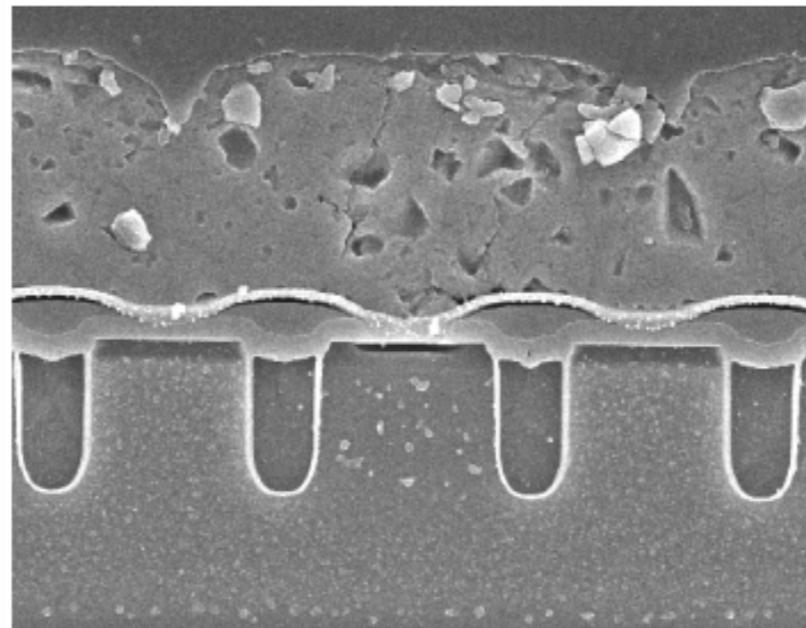
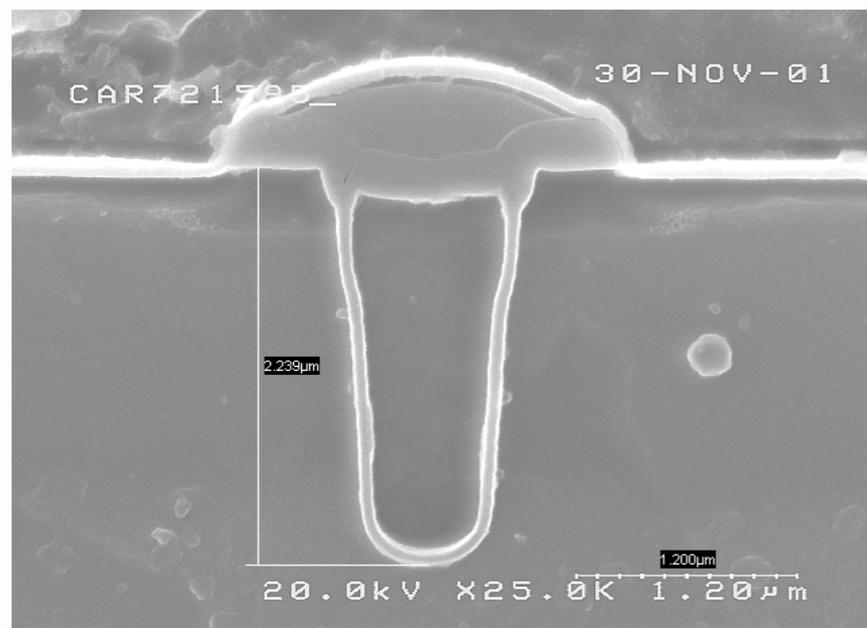
◆ AOS的MOSFET

- AOS开发出的性能可靠产量高的密集沟槽型MOSFET
- X射线显示的AOS MOSFET物理结构

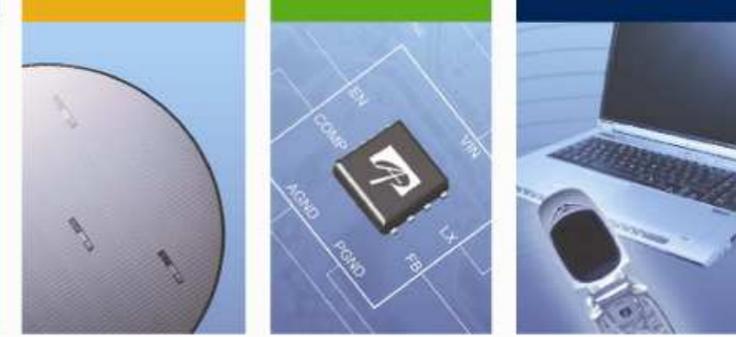
U型沟槽

多个单元并联

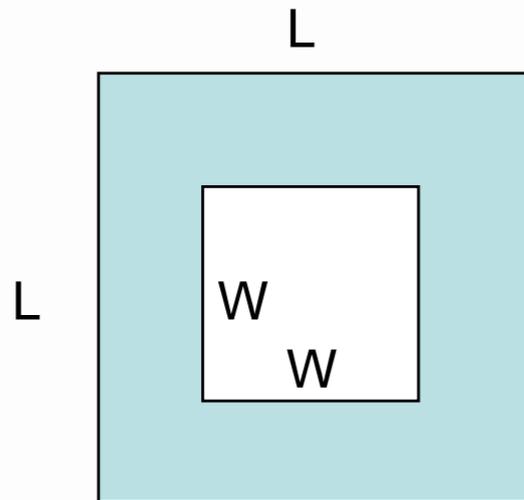
Bonding



Power MOSFET

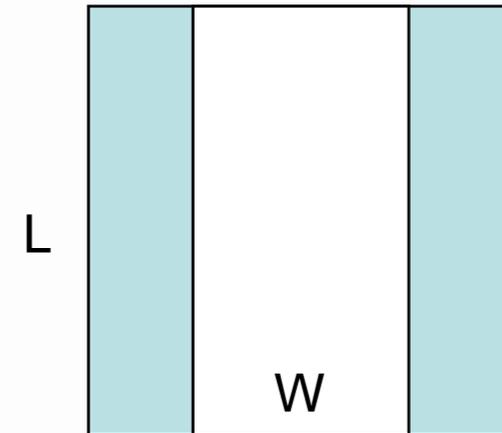


◆ Closed Cells and Strip Cells



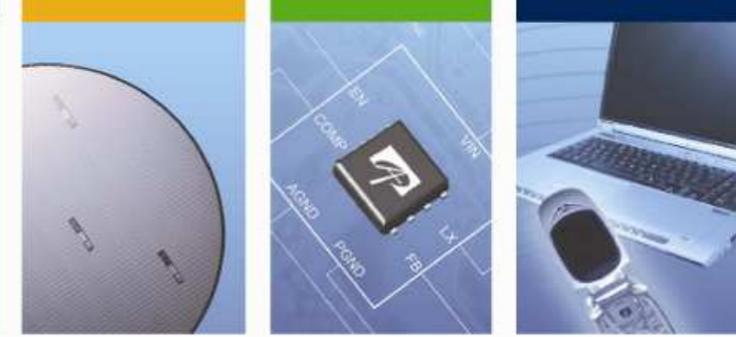
$$A=W*W$$

$$FOM=R_{dson}*A=W/A$$



$$A=W*L$$

Power MOSFET

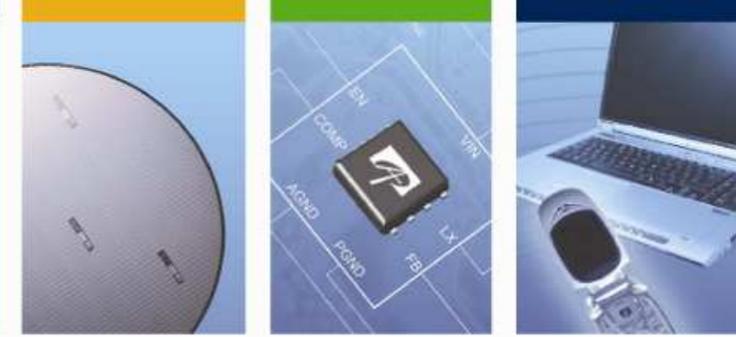


◆ MOSFET工作原理

- 截止：漏源极间加正电源，栅源极间电压为零。P基区与N漂移区之间形成的PN结反偏，漏源极之间无电流流过。
- 导电：在栅源极间加正电压 U_{GS} ，栅极是绝缘的，所以不会有栅极电流流过。但栅极的正电压会将其下面P区中的空穴推开，而将P区中的少子—电子吸引到栅极下面的P区表面。

当 U_{GS} 大于 U_T （开启电压或阈值电压）时，栅极下P区表面的电子浓度将超过空穴浓度，使P型半导体反型成N型而成为反型层，该反型层形成N沟道而使PN结消失，漏极和源极导电。

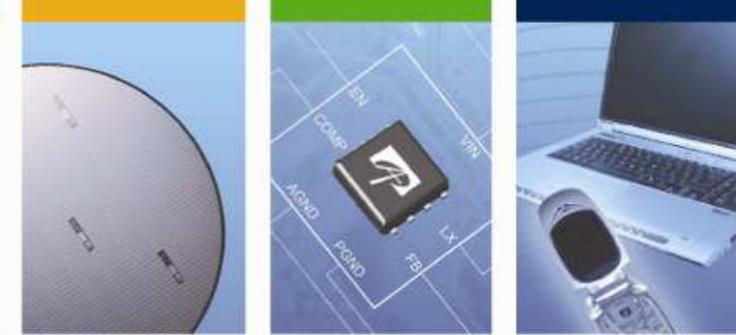
Power MOSFET



◆ MOSFET工作原理

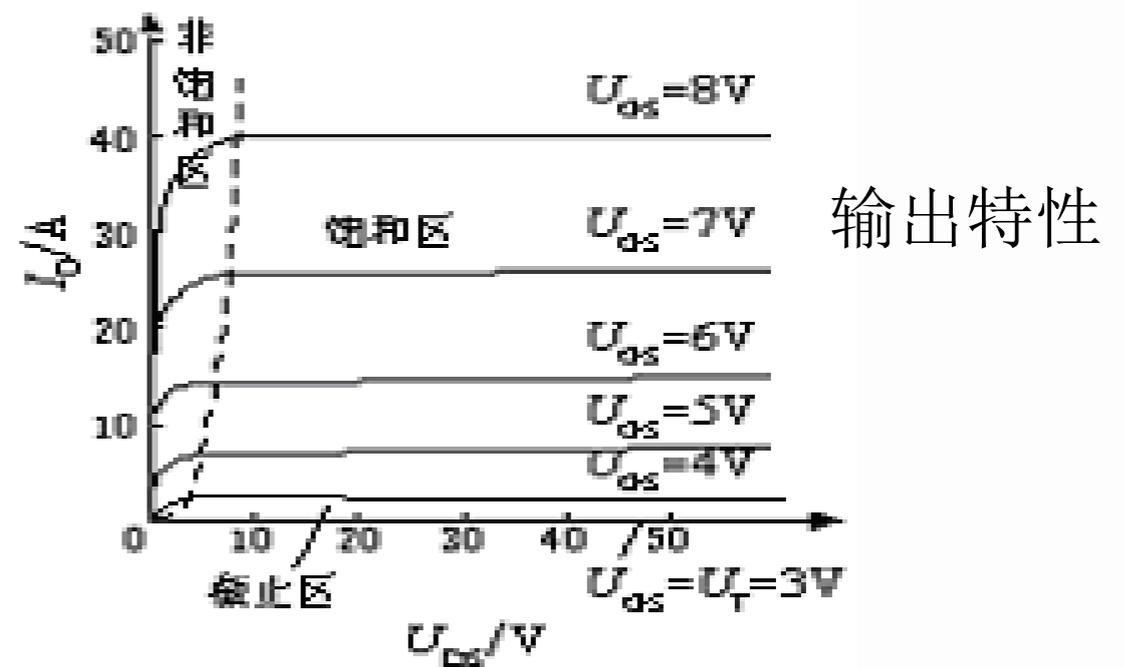
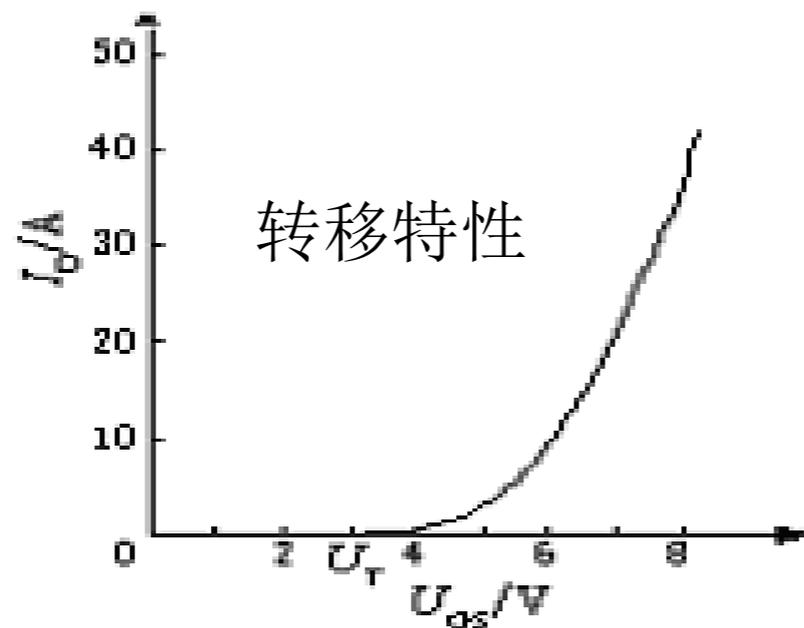
- 以高度浓缩的**N**型衬底开始：最小化沟道部分的体电阻。在它上面生长一层**N-epi**，并制成两个连续的扩散区，**P**区中合适的偏置将产生沟道，而在它里面扩散出**N+**区定义源极。下一步，在形成磷掺杂多晶硅后，生长薄的高品质栅极氧化层，从而形成栅极。在定义源极和栅电极的顶层上开接触窗口，整个晶圆的底层使漏极接触。由于在栅极上没有偏置，**N+**源和**N**漏被**P**区分隔，并且没有电流流过，三极管被关闭
- 栅极施加正偏置，在**P**区中的少数载流子（电子）被吸引到栅极板下表面。随着偏置电压增加，越来越多的电子被禁闭在这块小空间中，本地的少子集中比空穴（**P**）集中还要多，从而出现反转，意味着栅极下面的材料立即从**P**型变成**N**型，在源极连接到漏极的栅结构下面的**P**型材料中形成**N**沟道，电流可以流过。栅极依靠其电压偏置控制源极和漏极之间的电流。

Power MOSFET

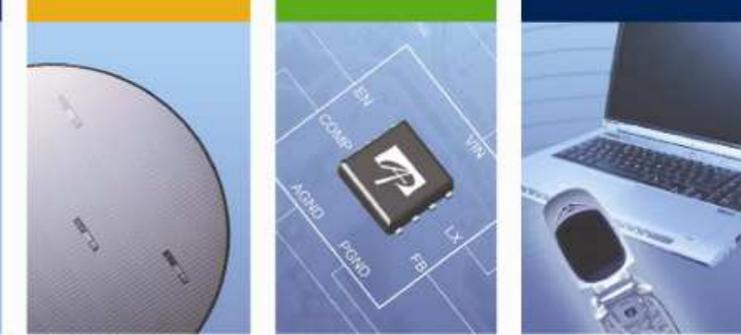


◆ MOSFET工作原理：功率MOSFET的基本特性

- 静态特性；其转移特性和输出特性。漏极电流 I_D 和栅源间电压 U_{GS} 的关系称为MOSFET的转移特性， I_D 较大时， I_D 与 U_{GS} 的关系近似线性，曲线的斜率定义为跨导 G_{fs}
- MOSFET的漏极伏安特性（输出特性）：截止区（对应于GTR的截止区）；饱和区（对应于GTR的放大区）；非饱和区（对应于GTR的饱和区）。电力MOSFET工作在开关状态，即在截止区和非饱和区之间来回转换。电力MOSFET漏源极之间有寄生二极管，漏源极间加反向电压时器件导通。电力MOSFET的通态电阻具有正温度系数，对器件并联时的均流有利。



Power MOSFET



MOSFET的静态参数

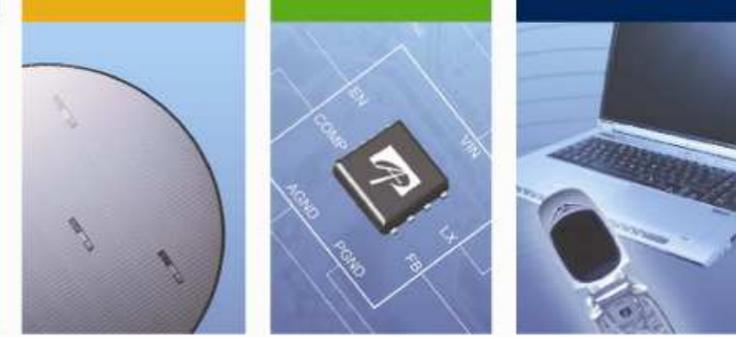
Absolute Maximum Ratings $T_A=25^\circ\text{C}$ unless otherwise noted

Parameter	Symbol	Maximum	Units
Drain-Source Voltage	V_{DS}	60	V
Gate-Source Voltage	V_{GS}	± 20	V
Continuous Drain Current $T_c=25^\circ\text{C}$		85	A
最大额定值： 代表器件的最大能力，设计时要保证在系统最恶劣条件下，不要超过这些额定值。除了Vds和Vdgr在限定的avalanche条件下可以超过。			
Avalanche Current ^c	I_{AR}	80	A
Repetitive avalanche energy $L=0.1\text{mH}$ ^c	E_{AR}	320	mJ
Power Dissipation ^B	$T_c=25^\circ\text{C}$	268	W
	$T_c=100^\circ\text{C}$	134	
Junction and Storage Temperature Range	T_J, T_{STG}	-55 to 175	$^\circ\text{C}$

Thermal Characteristics

Parameter	Symbol	Typ	Max	Units
Maximum Junction-to-Ambient ^A	Steady-State $R_{\theta JA}$	45	60	$^\circ\text{C/W}$
Maximum Junction-to-Case ^B	Steady-State $R_{\theta JC}$	0.45	0.56	$^\circ\text{C/W}$

Power MOSFET



MOSFET的avalanche击穿电压总是大于标注的额定电压由于正常生产中的余量控制

Absolute Maximum Ratings $T_A=25^\circ\text{C}$ unless otherwise noted

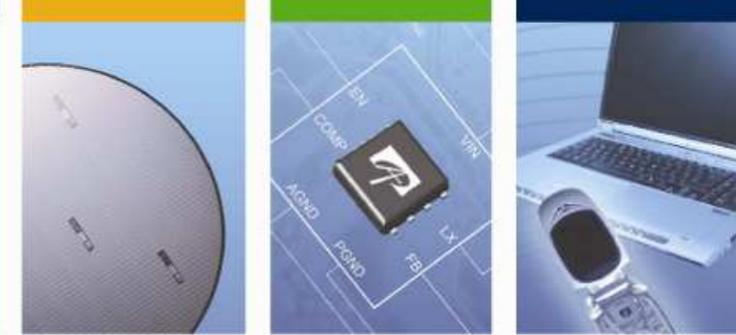
Parameter	Symbol	Maximum	Units
Drain-Source Voltage	V_{DS}	60	V
Gate-Source Voltage	V_{GS}	± 20	V
Continuous Drain Current ^G	I_D	$T_C=25^\circ\text{C}$	85
		$T_C=100^\circ\text{C}$	85
Pulsed Drain Current ^C	I_{DM}	250	A
Avalanche Current ^C	I_{AR}		
Repetitive avalanche energy $L=0.1\text{mH}$ ^C	E_{AR}		
Power Dissipation ^B	P_D	$T_C=25^\circ\text{C}$	
		$T_C=100^\circ\text{C}$	
Junction and Storage Temperature Range	$T_{J,ST}$		

超过Vgs会导致器件性能的降低，由于氧化层的击穿和电介质绝缘体裂开。实际的氧化层的击穿能力大于此值，并与氧化层厚度相关。此值要有合理的防护带且100%测试和保证

Thermal Characteristics

为了保证可靠性，在最坏的工作条件下，工作电压不要大于额定值。最大的电压不要超过额定值的70~90%，降额使用。

Power MOSFET



MOSFET的静态参数

T_j必须总低于150°C。大多可靠性测试在最大结温进行如HTRB High Temperature Reversed Bias和HTFB High Temperature Forward Bias。这些测试结果用作计算不同可靠性模式的加速因子的输入信息。如由理论模式，减小结温30° C将提高MTBF一个数量级。代表最小的器件使用时间。在此条件下工作保证结温低于T_{jmax}可提高长时间工作的寿命。

Gate-Source Voltage	V _{GS}	±20	V
Continuous Drain Current ^G	T _c =25°C	85	A
	T _c =100°C	85	
Peak Drain Current ^A	I _{DM}	250	A
	I _{AR}	80	
Power Dissipation ^B	E _{AR}	320	mJ
	T _c =25°C	268	W
T _c =100°C	134		
Junction and Storage Temperature Range	T _{J, STG}	-55 to 175	°C

$$P_{tot} = \frac{T_{Jmax} - T_C}{R_{thJC}} = \frac{150 - 25}{R_{thJC}}$$

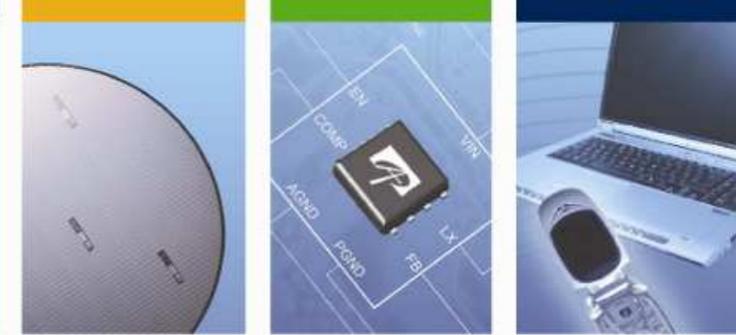
由P_{tot}和R_{dson}及线直径限制（避免fuse效应）

Thermal Characteristics					
Parameter		Symbol	Typ	Max	Units
Maximum Junction-to-Ambient ^A	Steady-State	R _{θJA}	45	60	°C/W
Maximum Junction-to-Case ^B	Steady-State	R _{θJC}	0.45	0.56	°C/W

$$I = \sqrt{\frac{T_{Jmax} - T_C}{R_{on@T_{Jmax}} \cdot R_{thJC}}}$$

$$P_{tot} = R_{on@T_{Jmax}} \cdot I^2$$

Power MOSFET



MOSFET的静态参数

Thermal Characteristics					
Parameter		Symbol	Typ	Max	Units
Maximum Junction-to-Ambient ^A	Steady-State	$R_{\theta JA}$	45	60	°C/W
Maximum Junction-to-Case ^B	Steady-State	$R_{\theta JC}$	0.45	0.56	°C/W

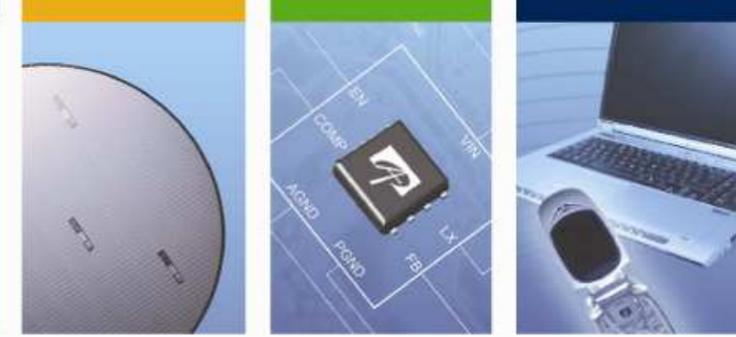
◆ 热阻

- 此参数表明热量从A点到B点流动的难易程度。小RTH表明热量从A点流动到B点时，产生很小的温度差异。大的RTH表明当同样的热量从A点流动到B点时，产生很大的温度差异。热阻定义为：

$$R_{th(B-A)} = \frac{T_B - T_A}{P_{diss}}$$

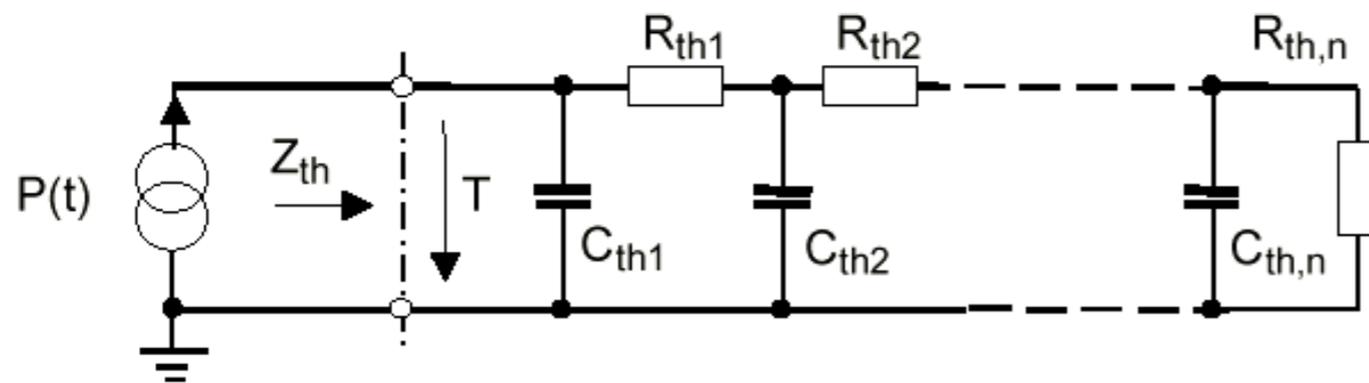
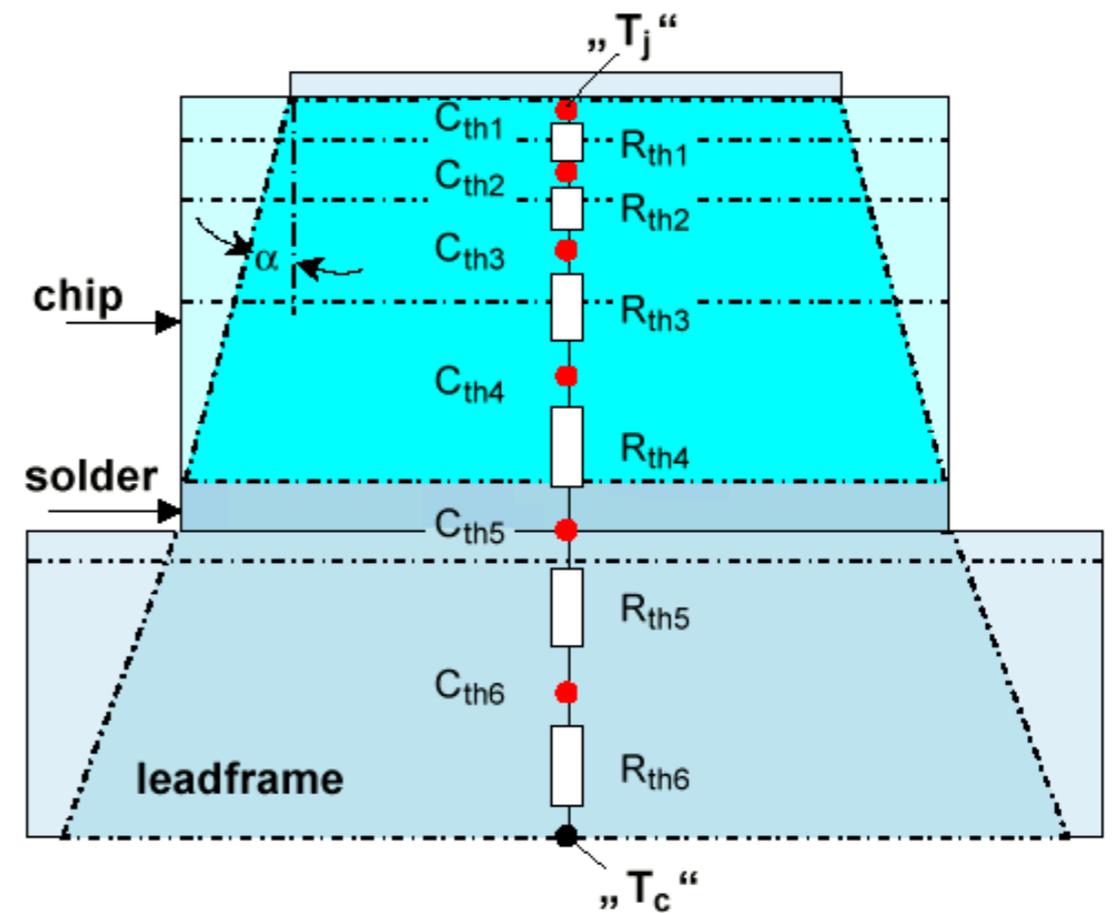
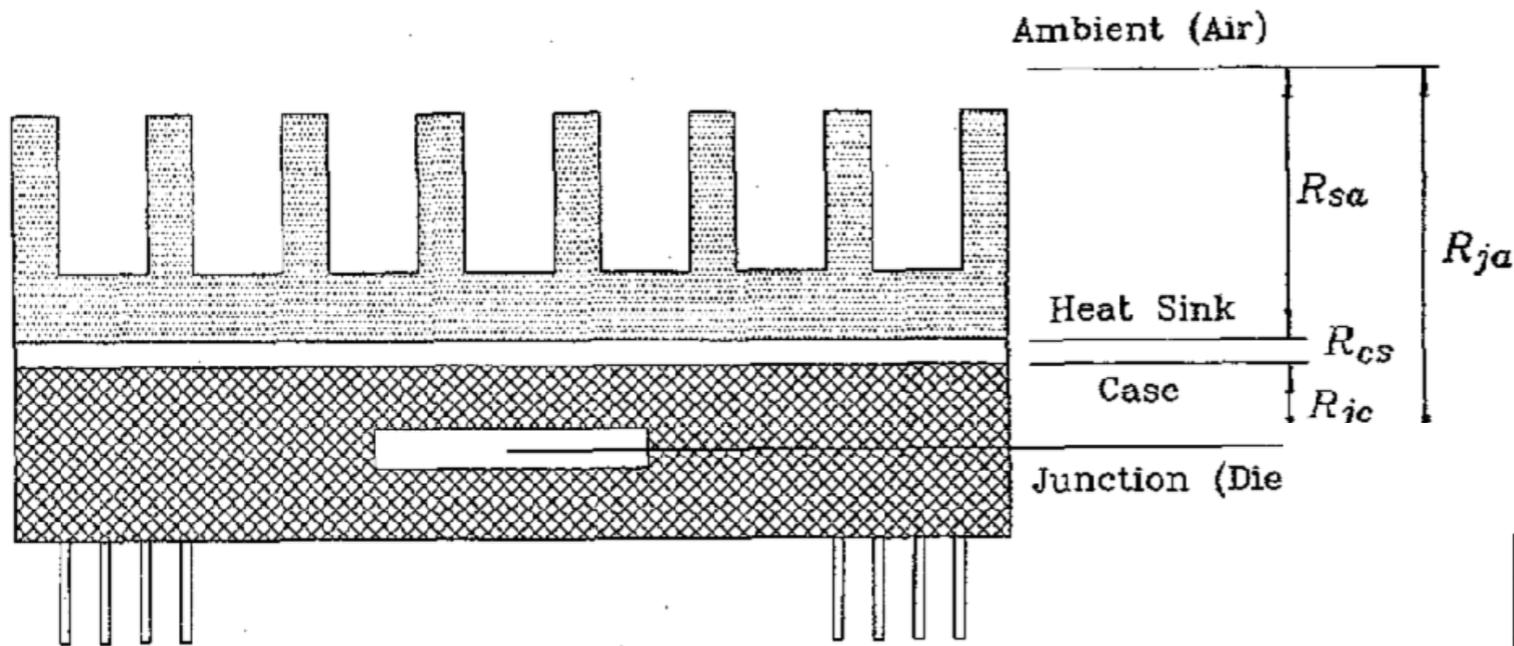
- 从硅片到空气热链路：硅片-封装-散热器-空气。
- 硅片-封装热链路：硅片-框架-封装。
- 封装-散热器加绝缘片,封装-散热器-空气热链路：封装-绝缘片-散热器-空气
- Rjc: 针对有铜片e-Pad的封装,如Ultra-SO8, DFN5*6，热阻是从晶元到铜片
- RjL: 针对fq 无铜片e-Pad的封装,如SO8, SOT23，热阻是从晶元到管脚

Power MOSFET

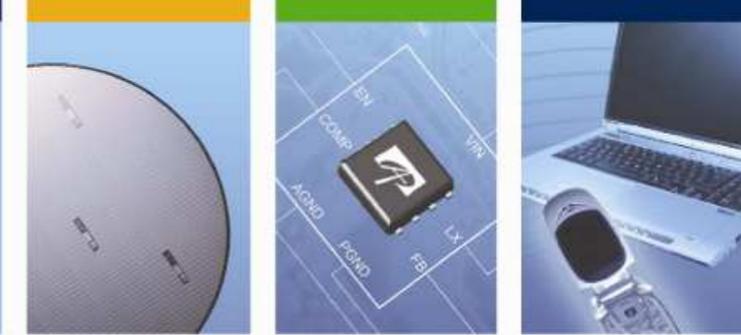


MOSFET的静态参数

考虑瞬态即热容的热模型:



Power MOSFET



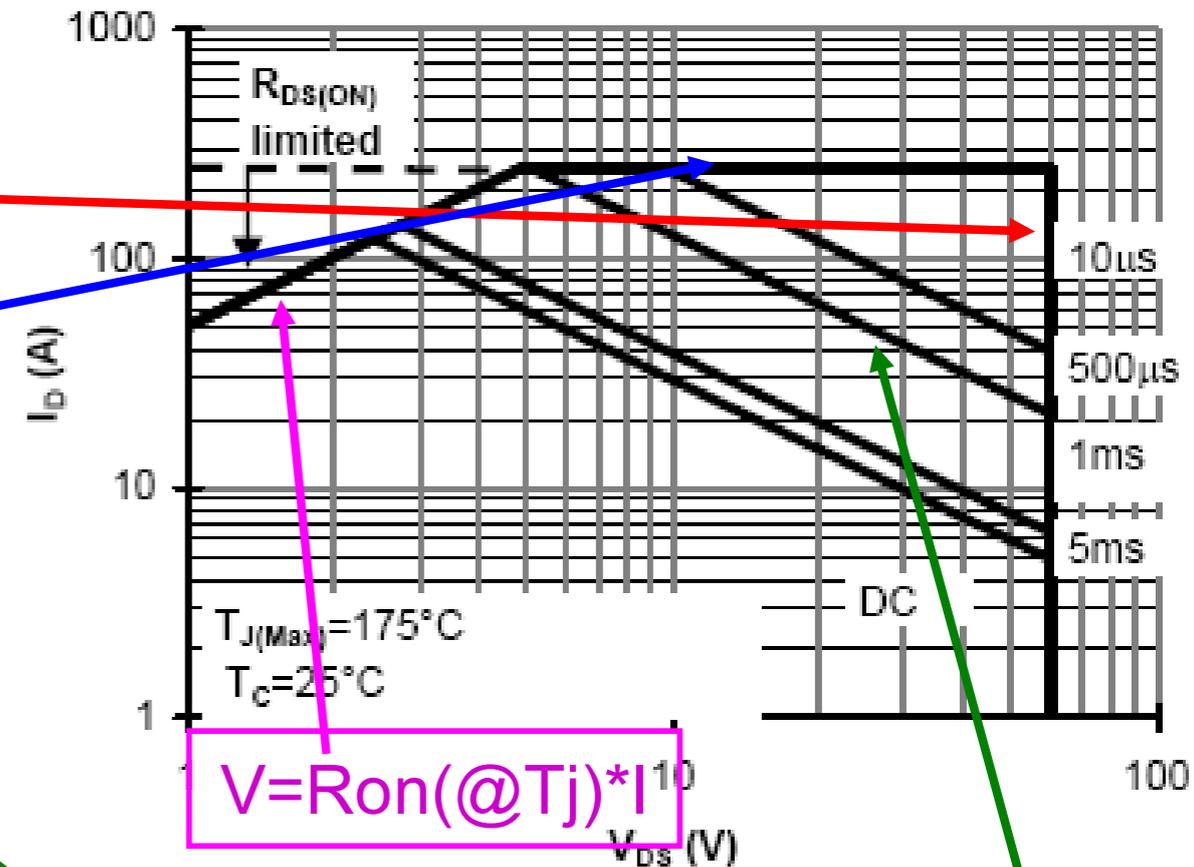
MOSFET的SOA

Absolute Maximum Ratings $T_A=25^\circ\text{C}$ unless otherwise noted

Parameter	Symbol	Maximum	Units
Drain-Source Voltage	V_{DS}	60	V
Gate-Source Voltage	V_{GS}	± 20	V
Continuous Drain Current ^g	I_D	$T_C=25^\circ\text{C}$	85
		$T_C=100^\circ\text{C}$	85
Pulsed Drain Current ^c	I_{DM}	250	A
Avalanche Current ^c	I_{AR}	80	A
Repetitive avalanche energy $L=0.1\text{mH}$ ^c	E_{AR}	320	mJ
Power Dissipation ^b	P_D	$T_C=25^\circ\text{C}$	268
		$T_C=100^\circ\text{C}$	134
Junction and Storage Temperature Range	T_J, T_{STG}	-55 to 175	$^\circ\text{C}$

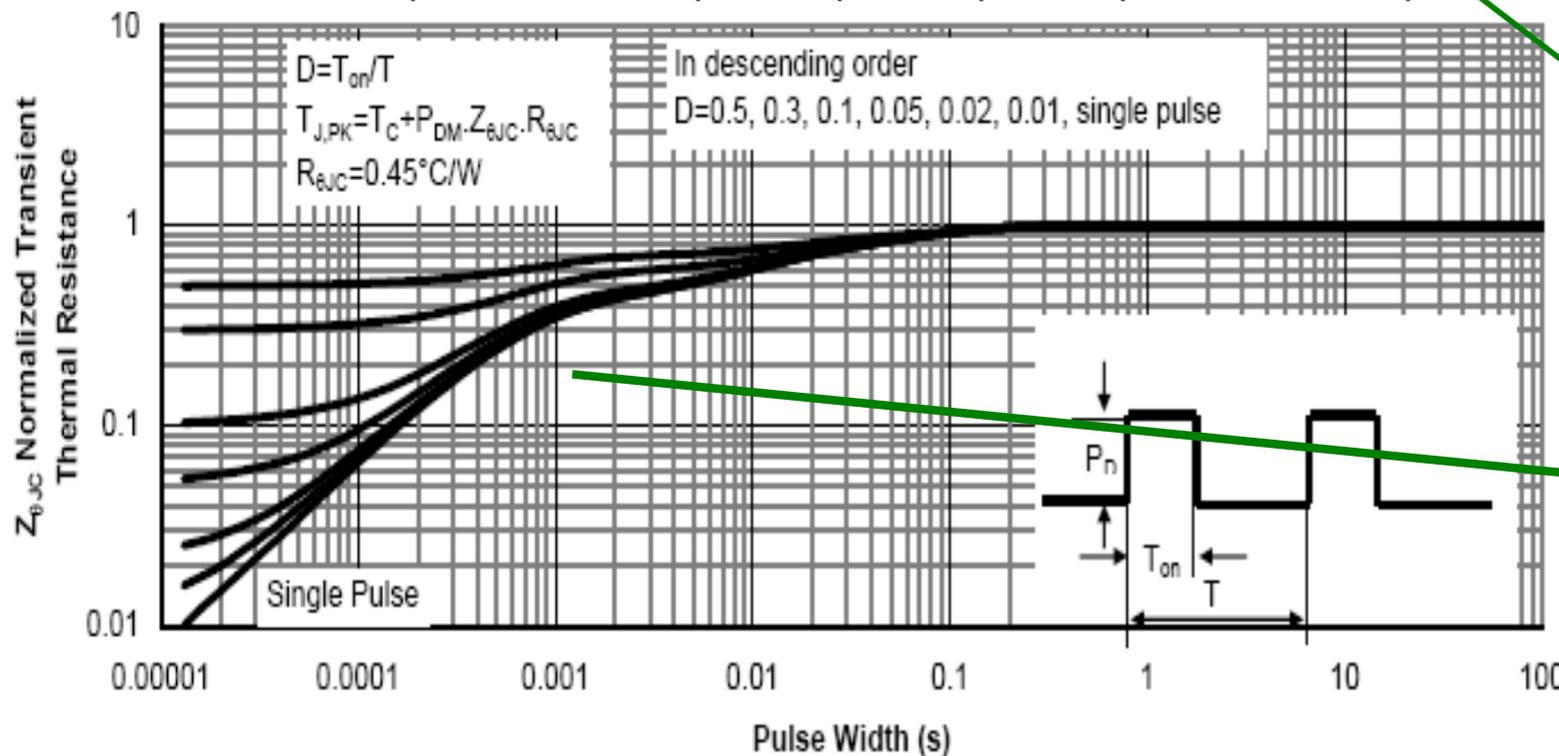
Thermal Characteristics

Parameter	Symbol	Typ	Max	Units
Maximum Junction-to-Ambient ^a	Steady-State $R_{\theta JA}$	45	60	$^\circ\text{C/W}$
Maximum Junction-to-Case ^b	Steady-State $R_{\theta JC}$	0.45	0.56	$^\circ\text{C/W}$



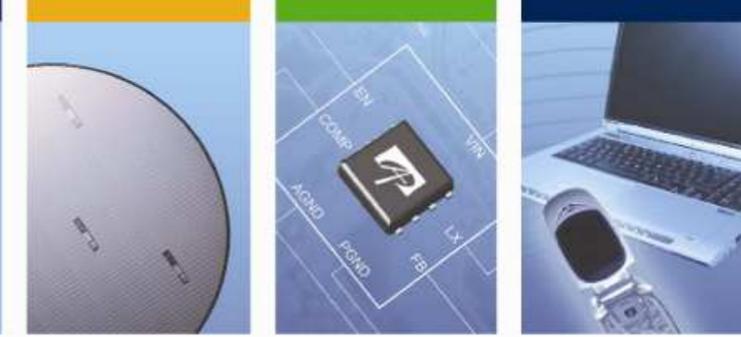
Maximum Forward Biased Safe Operating Area

$$Z_{th} = kR_{th} \rightarrow V I = (T_j - T_c) / Z_{th}$$

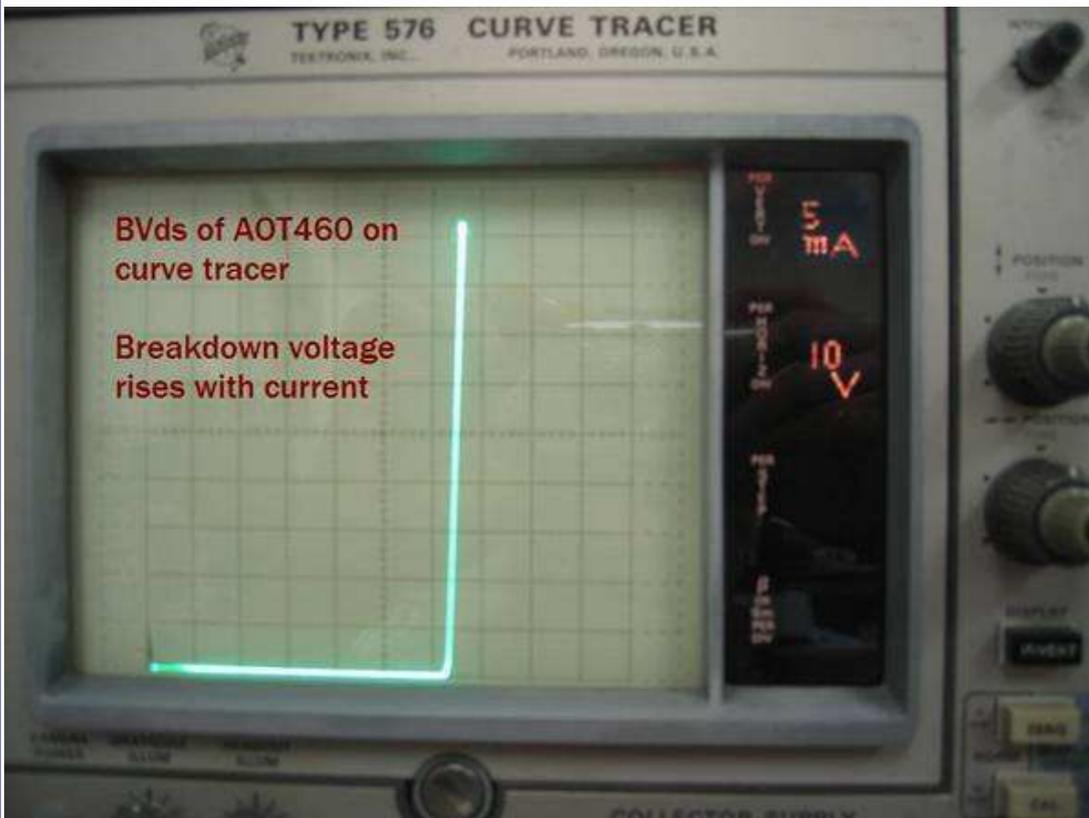
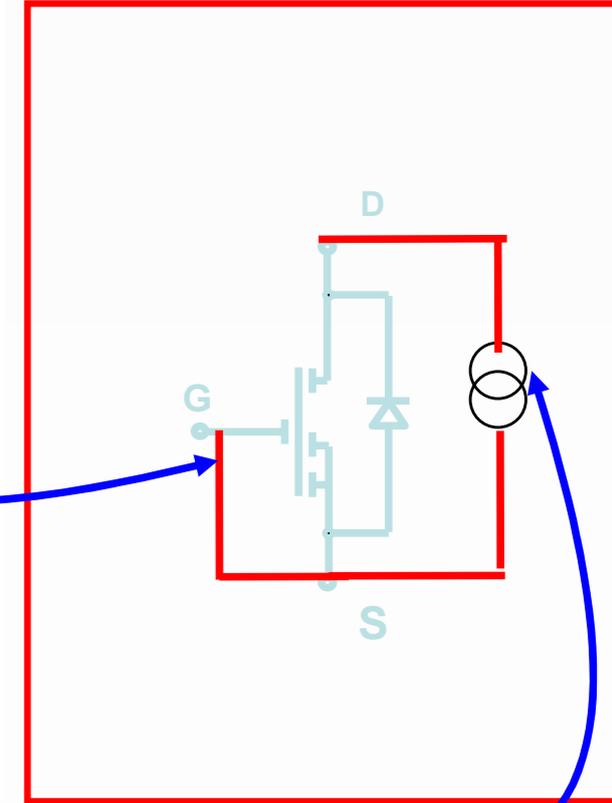


Normalized Maximum Transient Thermal Impedance

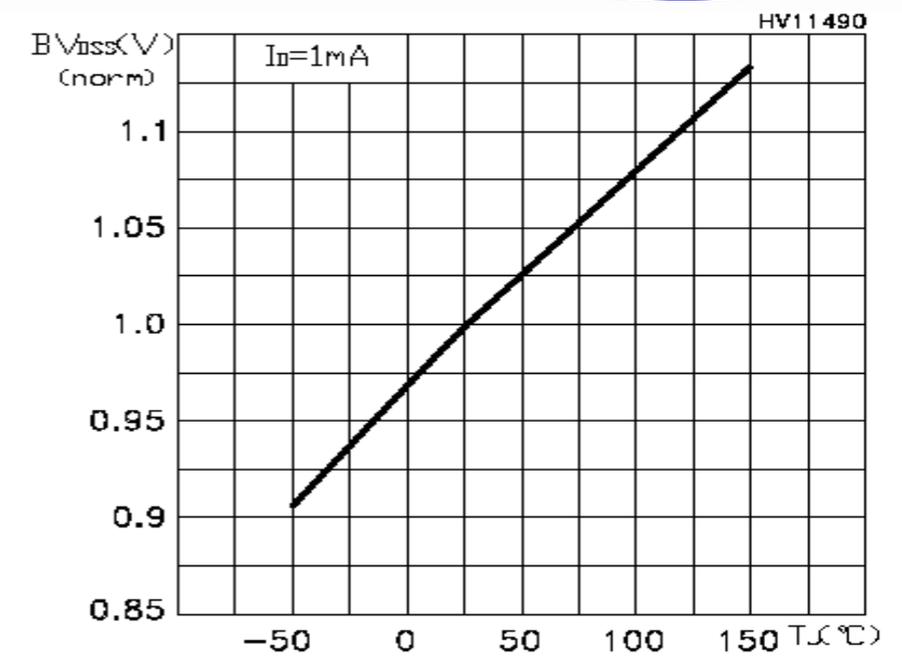
Power MOSFET



Symbol	Parameter	Conditions	Min	Typ	Max	Units
STATIC PARAMETERS						
BV_{DSS}	Drain-Source Breakdown Voltage	$I_D=250\mu A, V_{GS}=0V$	60			V
I_{DSS}	Zero Gate Voltage Drain Current	$V_{DS}=50V, V_{GS}=0V$ $T_J=55^\circ C$			10 50	μA
I_{GSS}	Gate-Body leakage current	$V_{DS}=0V, V_{GS}=\pm 20V$			100	nA
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS}=V_{GS}, I_D=250\mu A$	2	2.95	4	V
$I_{D(ON)}$	On state drain current	$V_{GS}=10V, V_{DS}=5V$	250			A
$R_{DS(ON)}$	Static Drain-Source On-Resistance	$V_{GS}=10V, I_D=30A$		6.3	7.5	m Ω
		$T_J=125^\circ C$		10.5	13	
g_{FS}	Transconductance	$V_{DS}=5V, I_D=30A$		90		S
V_{SD}	Diode Forward Voltage	$I_S=1A, V_{GS}=0V$		0.7	1	V
I_S	Maximum Body-Diode Continuous Current ^G				85	A

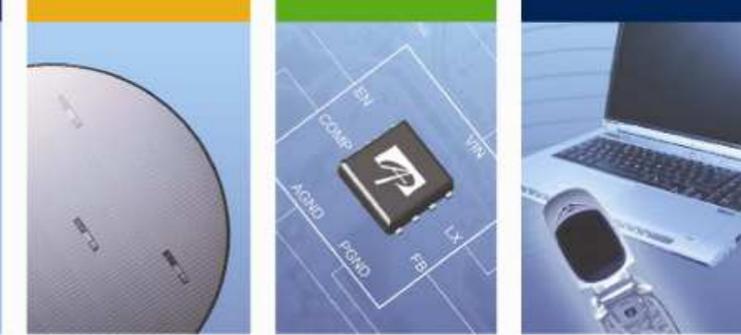


Tracer waveform

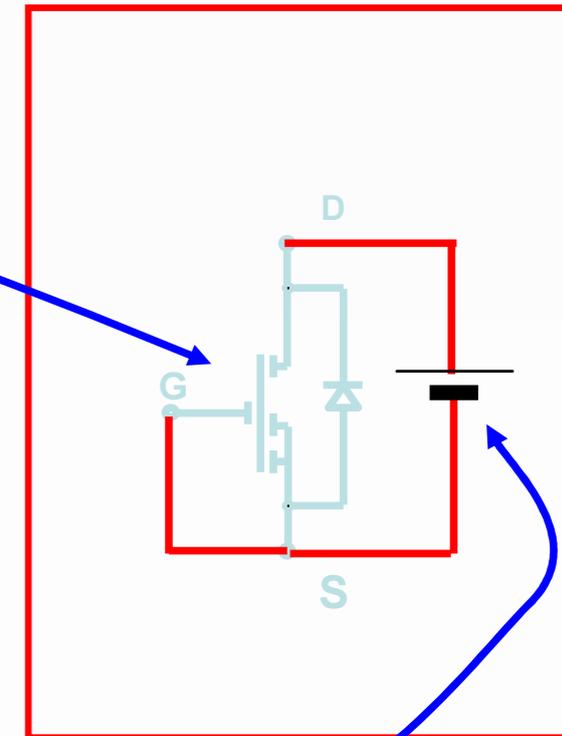


结温升高, BV 线性增加

Power MOSFET

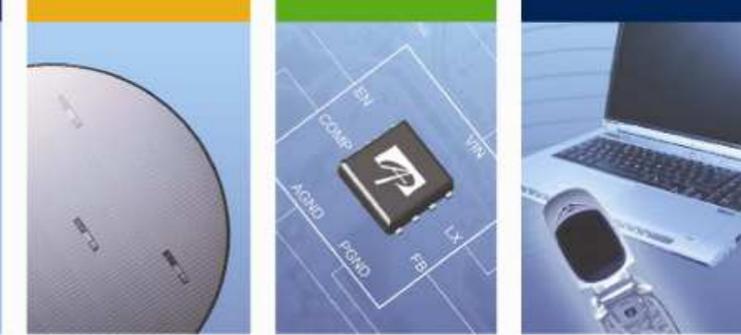


Symbol	Parameter	Conditions	Min	Typ	Max	Units
STATIC PARAMETERS						
BV_{DSS}	Drain-Source Breakdown Voltage	$I_D=250\mu A, V_{GS}=0V$	60			V
I_{DSS}	Zero Gate Voltage Drain Current	$V_{DS}=60V, V_{GS}=0V$ $T_J=55^\circ C$			10 50	μA
I_{GSS}	Gate-Body leakage current	$V_{DS}=0V, V_{GS}=\pm 20V$			100	nA
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS}=V_{GS}, I_D=250\mu A$	2	2.95	4	V
$I_{D(ON)}$	On state drain current	$V_{GS}=10V, V_{DS}=5V$	250			A
$R_{DS(ON)}$	Static Drain-Source On-Resistance	$V_{GS}=10V, I_D=30A$ $T_J=125^\circ C$		6.3 10.5	7.5 13	m Ω
g_{FS}	Transconductance	$V_{DS}=5V, I_D=30A$		90		S
V_{SD}	Diode Forward Voltage	$I_S=1A, V_{GS}=0V$		0.7	1	V
I_S	Maximum Body-Diode Continuous Current ^G				85	A

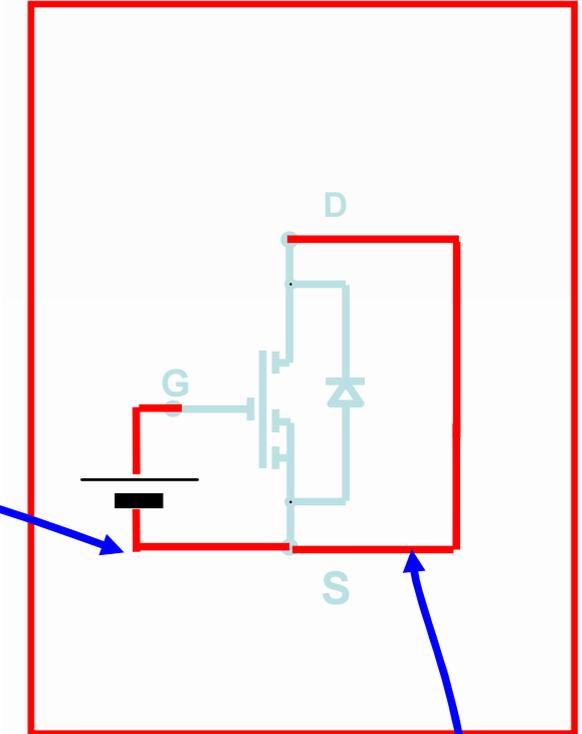


I_{DSS} 对温度十分敏感，有正的温度系数

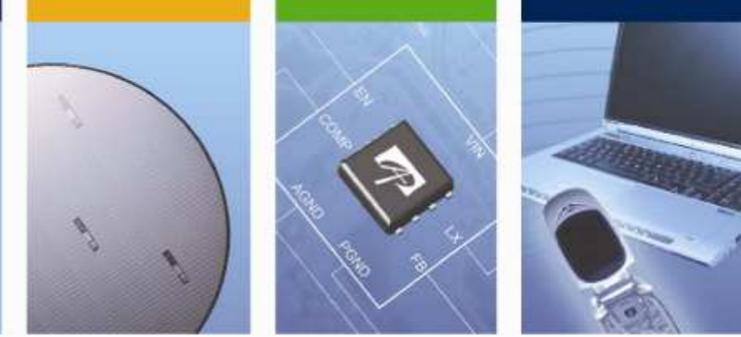
Power MOSFET



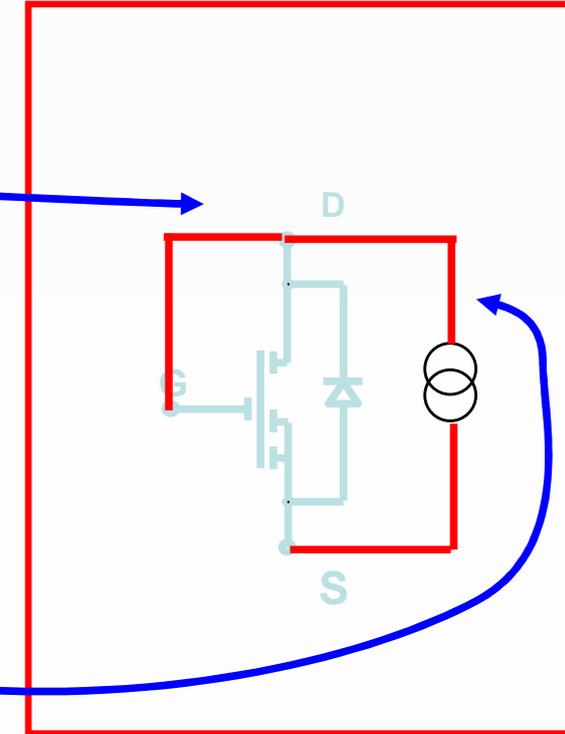
Symbol	Parameter	Conditions	Min	Typ	Max	Units
STATIC PARAMETERS						
BV_{DSS}	Drain-Source Breakdown Voltage	$I_D=250\mu A, V_{GS}=0V$	60			V
I_{DSS}	Zero Gate Voltage Drain Current	$V_{DS}=60V, V_{GS}=0V$ $T_J=55^\circ C$			10 50	μA
I_{GSS}	Gate-Body leakage current	$V_{DS}=0V, V_{GS}=\pm 20V$			100	nA
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS}=V_{GS}, I_D=250\mu A$	2	2.95	4	V
$I_{D(ON)}$	On state drain current	$V_{GS}=10V, V_{DS}=5V$	250			A
$R_{DS(ON)}$	Static Drain-Source On-Resistance	$V_{GS}=10V, I_D=30A$ $T_J=125^\circ C$		6.3 10.5	7.5 13	m Ω
g_{FS}	Transconductance	$V_{DS}=5V, I_D=30A$		90		S
V_{SD}	Diode Forward Voltage	$I_S=1A, V_{GS}=0V$		0.7	1	V
I_S	Maximum Body-Diode Continuous Current ^G				85	A



Power MOSFET



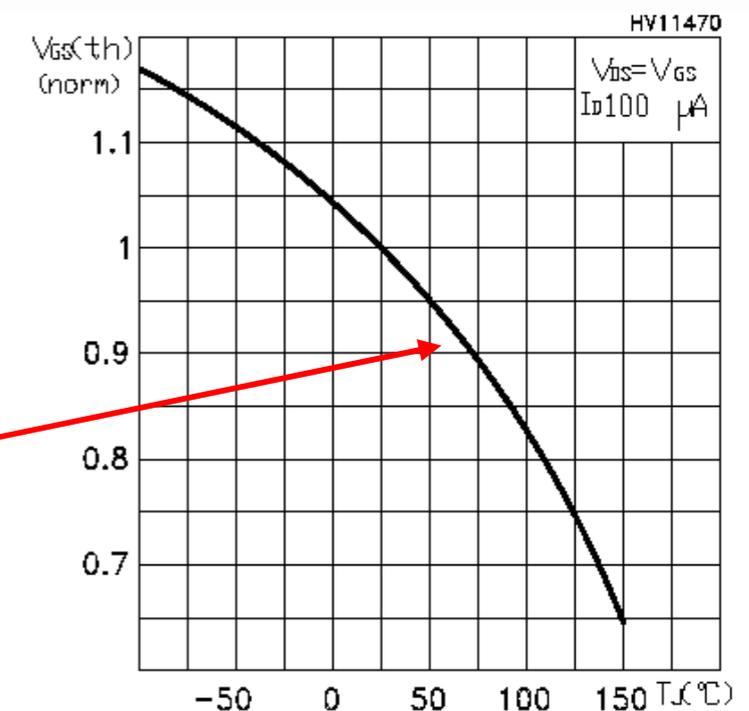
Symbol	Parameter	Conditions	Min	Typ	Max	Units
STATIC PARAMETERS						
BV_{DSS}	Drain-Source Breakdown Voltage	$I_D=250\mu A, V_{GS}=0V$	60			V
I_{DSS}	Zero Gate Voltage Drain Current	$V_{DS}=60V, V_{GS}=0V$ $T_J=55^\circ C$			10 50	μA
I_{GSS}	Gate-Body leakage current	$V_{DS}=0V, V_{GS}=+20V$			100	nA
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS}=V_{GS}, I_D=250\mu A$	2	2.95	4	V
$I_{D(ON)}$	On state drain current	$V_{GS}=10V, V_{DS}=5V$	250			A
$R_{DS(ON)}$	Static Drain-Source On-Resistance	$V_{GS}=10V, I_D=30A$		6.3	7.5	m Ω
		$T_J=125^\circ C$		10.5	13	
g_{FS}	Transconductance	$V_{DS}=5V, I_D=30A$		90		S
V_{SD}	Diode Forward Voltage	$I_S=1A, V_{GS}=0V$		0.7	1	V
I_S	Maximum Body-Diode Continuous Current ^G				85	A



阈值电压 $V_{GS(th)}$

漏极开始流通电流的最小栅极电压

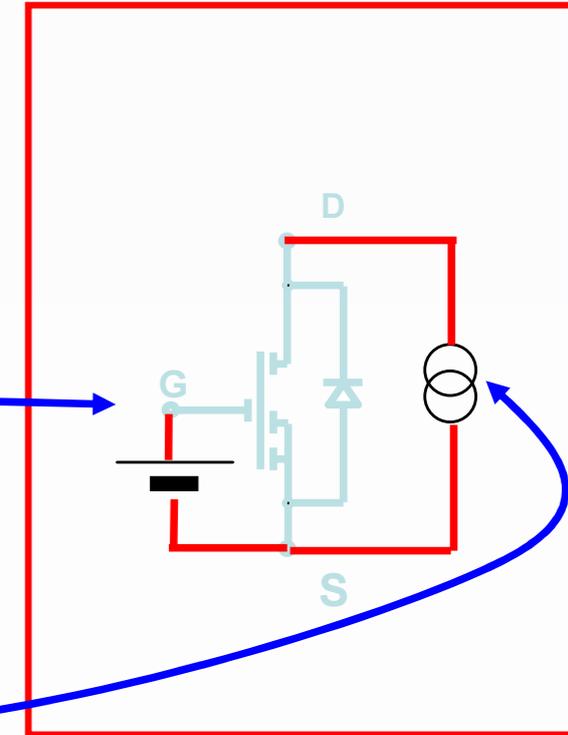
$V_{GS(th)}$ 有负的温度系数



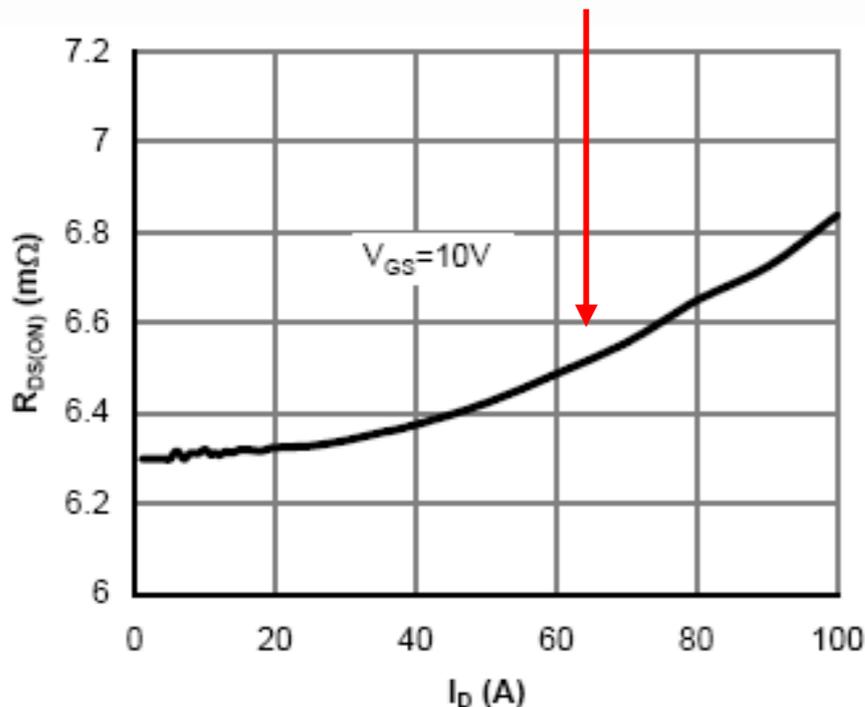
Power MOSFET



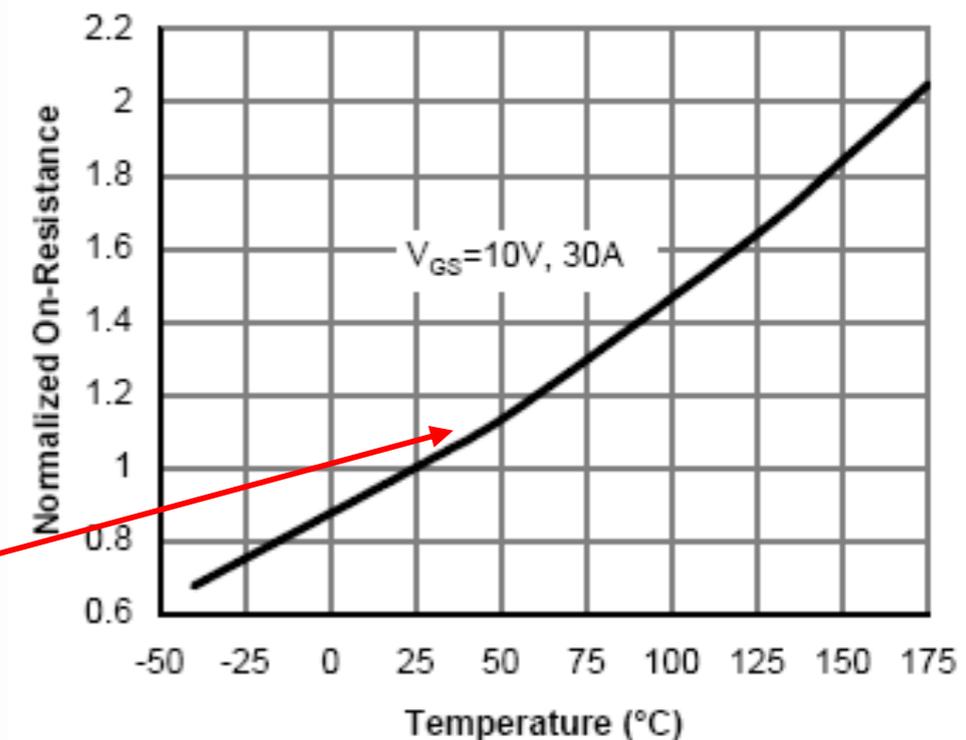
Symbol	Parameter	Conditions	Min	Typ	Max	Units
STATIC PARAMETERS						
BV_{DSS}	Drain-Source Breakdown Voltage	$I_D=250\mu A, V_{GS}=0V$	60			V
I_{DSS}	Zero Gate Voltage Drain Current	$V_{DS}=60V, V_{GS}=0V$ $T_J=55^\circ C$			10 50	μA
I_{GSS}	Gate-Body leakage current	$V_{DS}=0V, V_{GS}=\pm 20V$			100	nA
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS}=V_{GS}, I_D=250\mu A$	2	2.95	4	V
$I_{D(ON)}$	On state drain current	$V_{GS}=10V, V_{DS}=5V$	250			A
$R_{DS(ON)}$	Static Drain-Source On-Resistance	$V_{GS}=10V, I_D=30A$ $T_J=125^\circ C$		6.3 10.5	7.5 13	$m\Omega$
g_{FS}	Transconductance	$V_{DS}=5V, I_D=30A$		90		S
V_{SD}	Diode Forward Voltage	$I_S=1A, V_{GS}=0V$		0.7	1	V
I_S	Maximum Body-Diode Continuous Current ^G				85	A



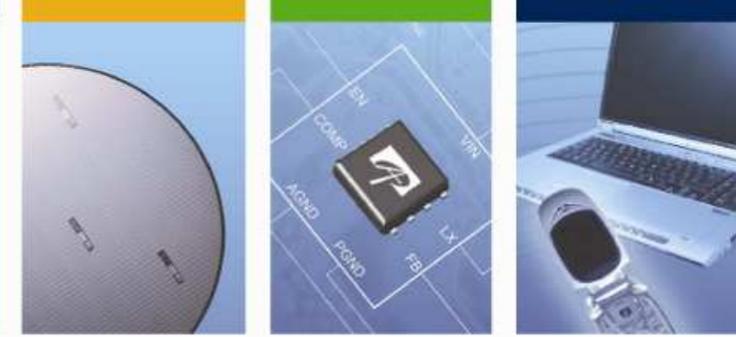
$R_{DS(on)}$ 对于 I_D 并不恒定



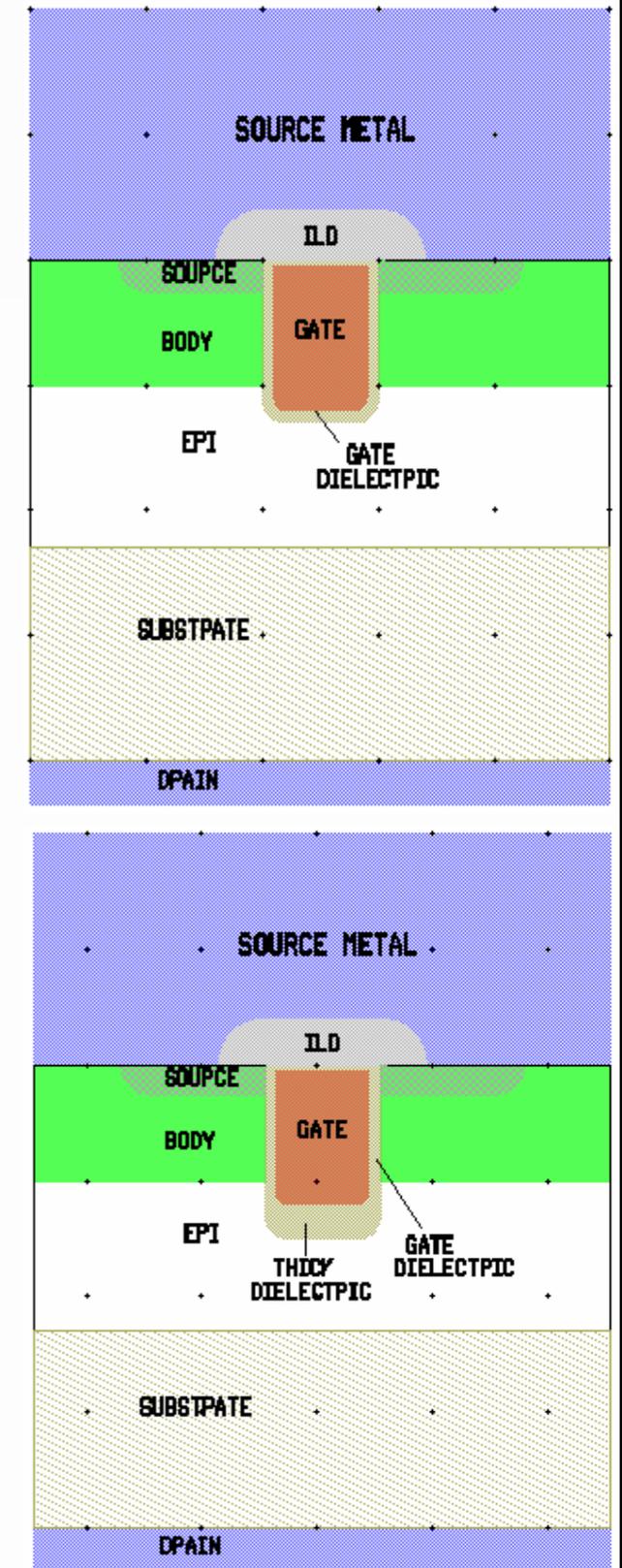
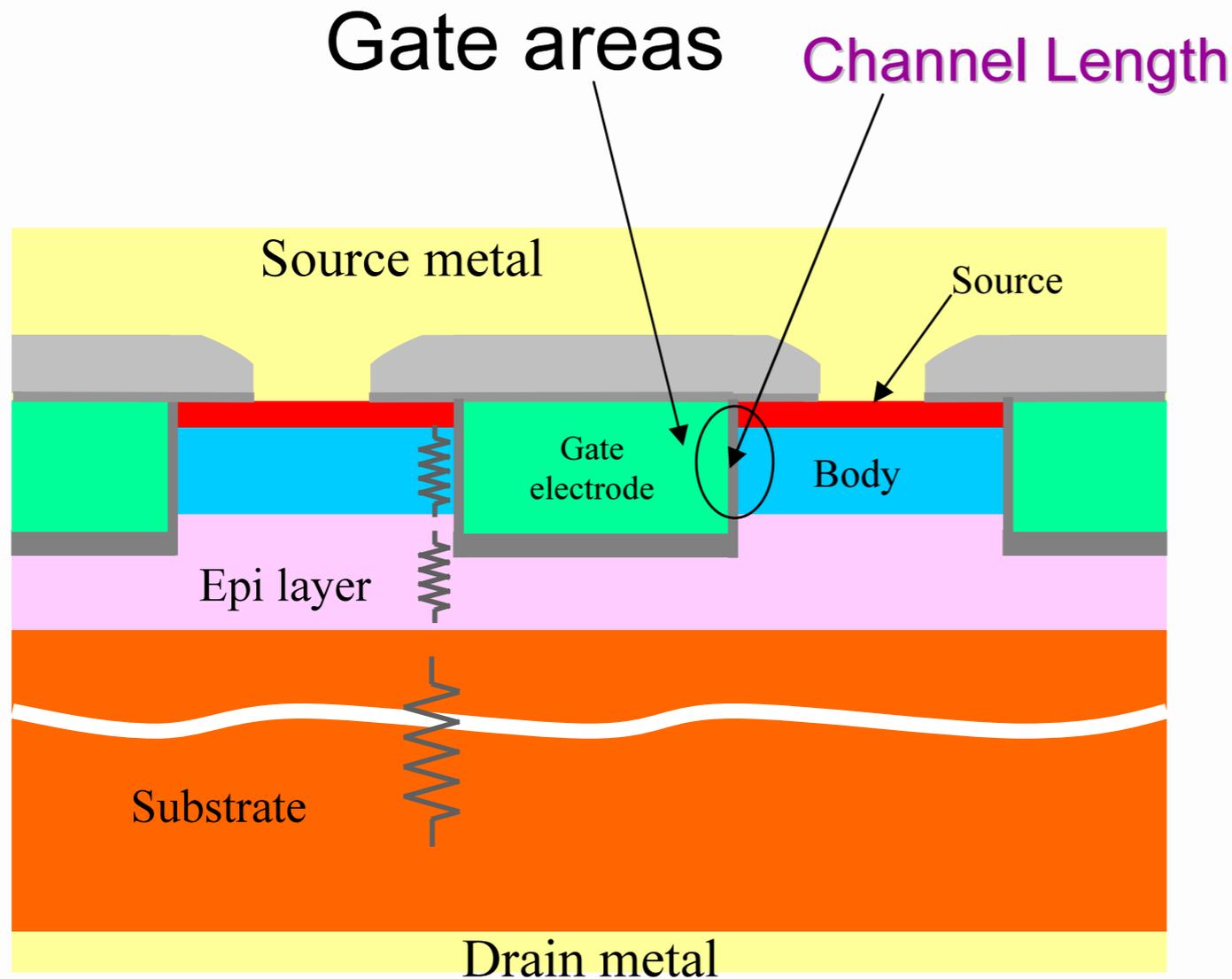
$R_{DS(on)}$ 有正温度系数



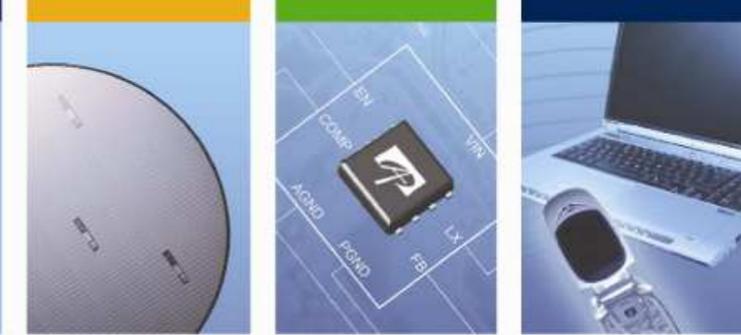
Power MOSFET



◆ Trench MOS工艺

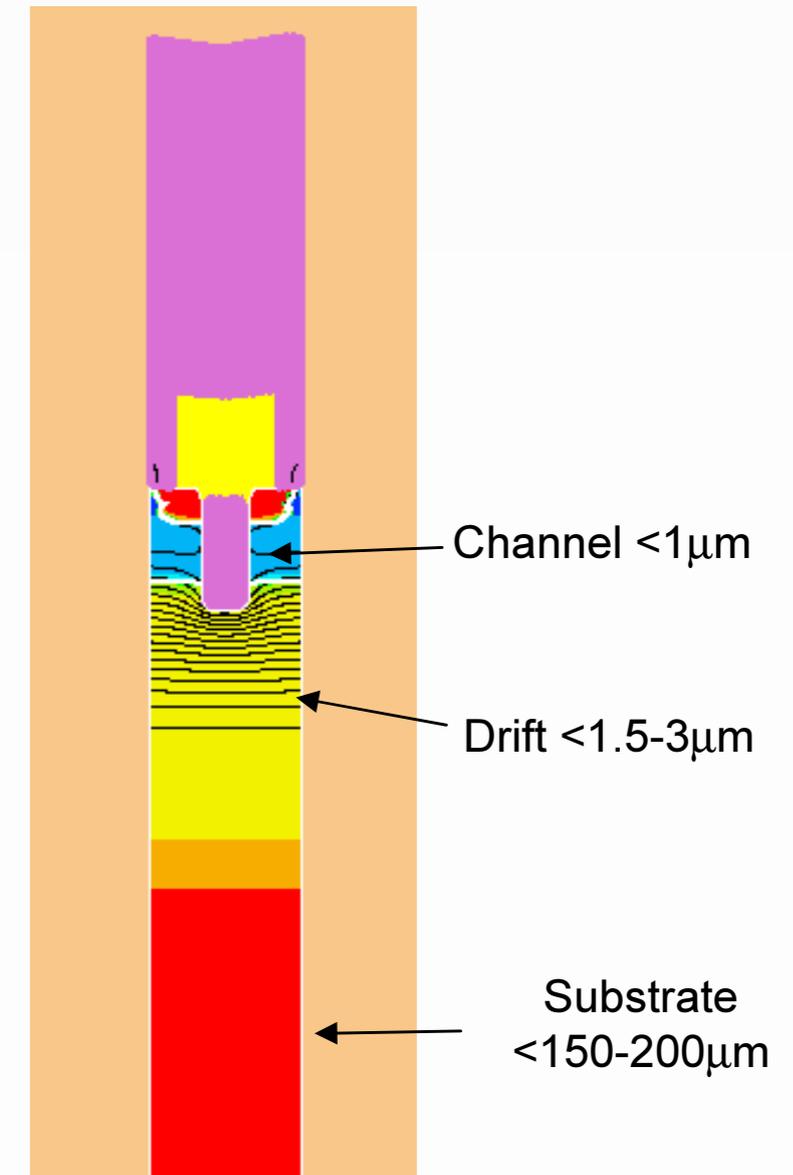


Power MOSFET



- ◆ Power MOSFET Structure
 - Voltage is supported largely in the low doped drift layer
 - This layer is thicker and more resistive at higher voltage ratings
 - Techniques exist to improve this relationship to a linear one

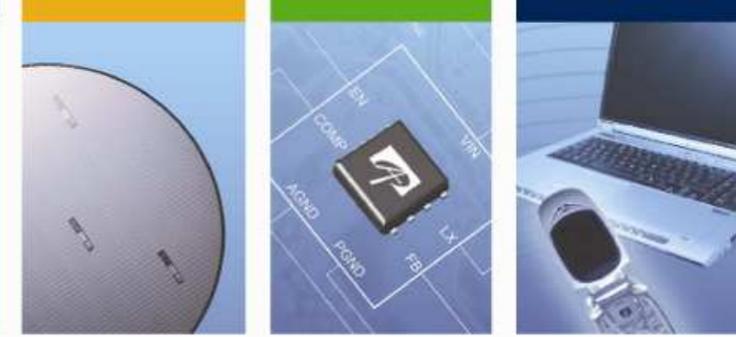
$$R_{ds} \propto BV^{2.5}$$



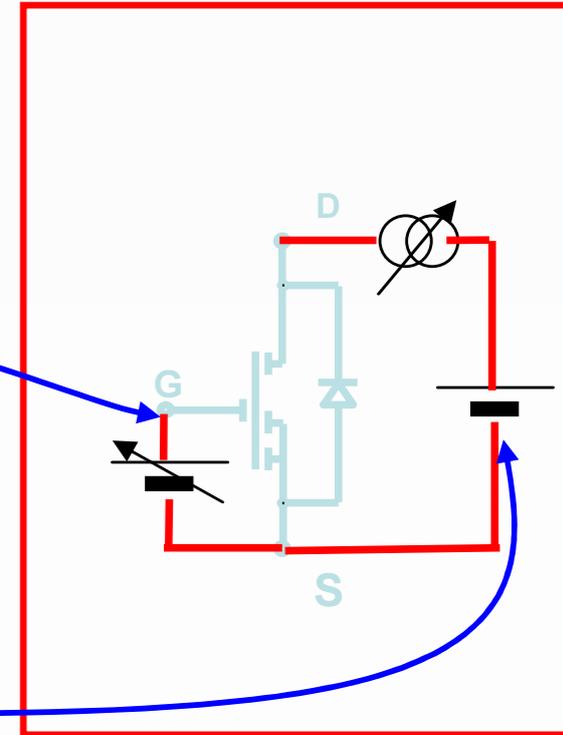
Trench MOSFET

Off-State Potential Contours

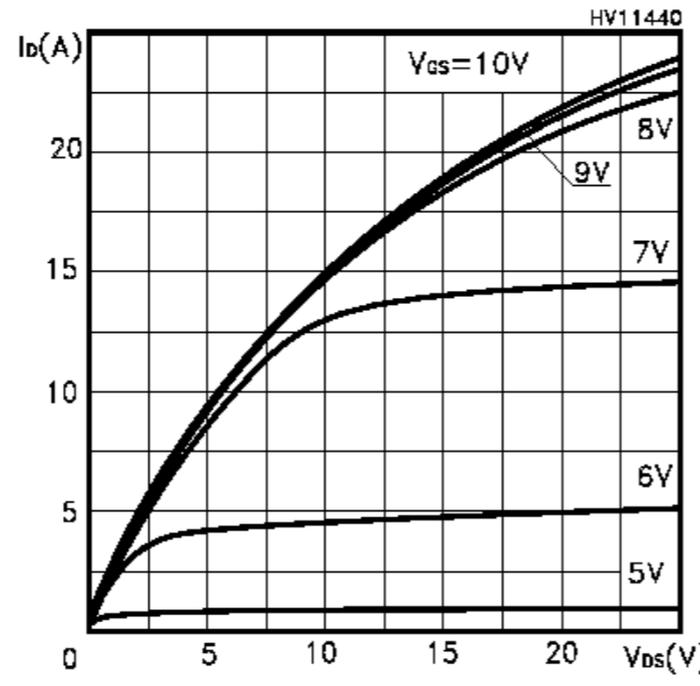
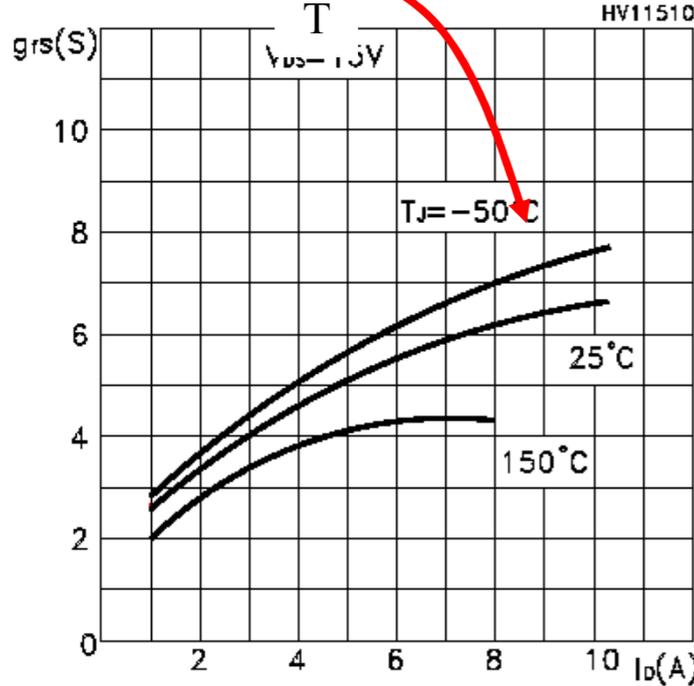
Power MOSFET



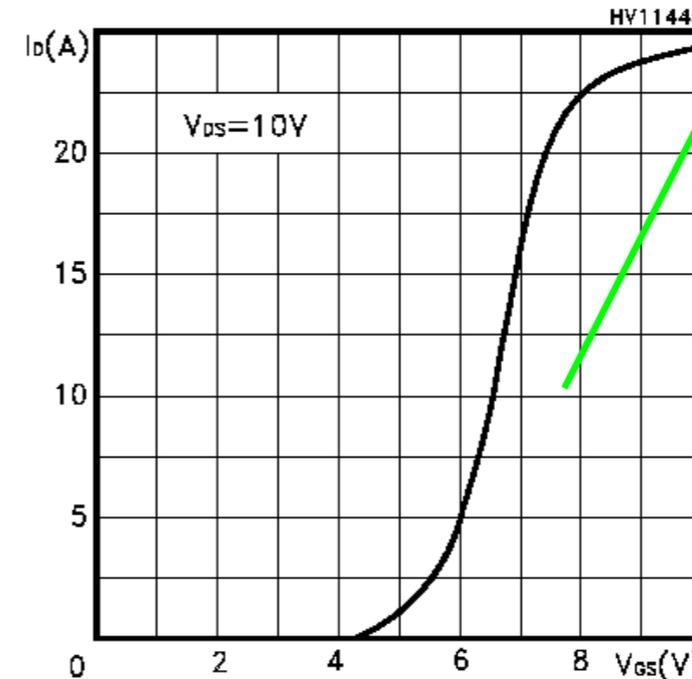
Symbol	Parameter	Conditions	Min	Typ	Max	Units
STATIC PARAMETERS						
BV_{DSS}	Drain-Source Breakdown Voltage	$I_D=250\mu A, V_{GS}=0V$	60			V
I_{DSS}	Zero Gate Voltage Drain Current	$V_{DS}=60V, V_{GS}=0V$ $T_J=55^\circ C$			10 50	μA
I_{GSS}	Gate-Body leakage current	$V_{DS}=0V, V_{GS}=\pm 20V$			100	nA
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS}=V_{GS}, I_D=250\mu A$	2	2.95	4	V
$I_{D(ON)}$	On state drain current	$V_{GS}=10V, V_{DS}=5V$	250			A
$R_{DS(ON)}$	Static Drain-Source On-Resistance	$V_{GS}=10V, I_D=30A$ $T_J=125^\circ C$		6.3 10.5	7.5 13	m Ω
g_{FS}	Transconductance	$V_{DS}=5V, I_D=30A$		90		S
V_{SD}	Diode Forward Voltage	$I_S=1A, V_{GS}=0V$		0.7	1	V
I_S	Maximum Body-Diode Continuous Current ^G				85	A



Transconductance

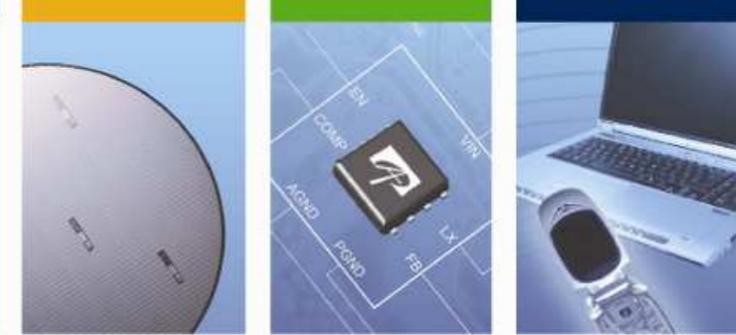


Transfer Characteristics



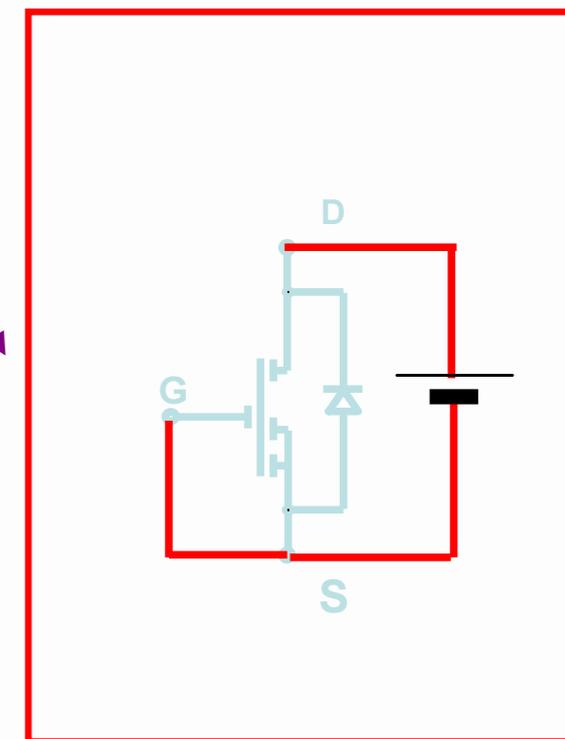
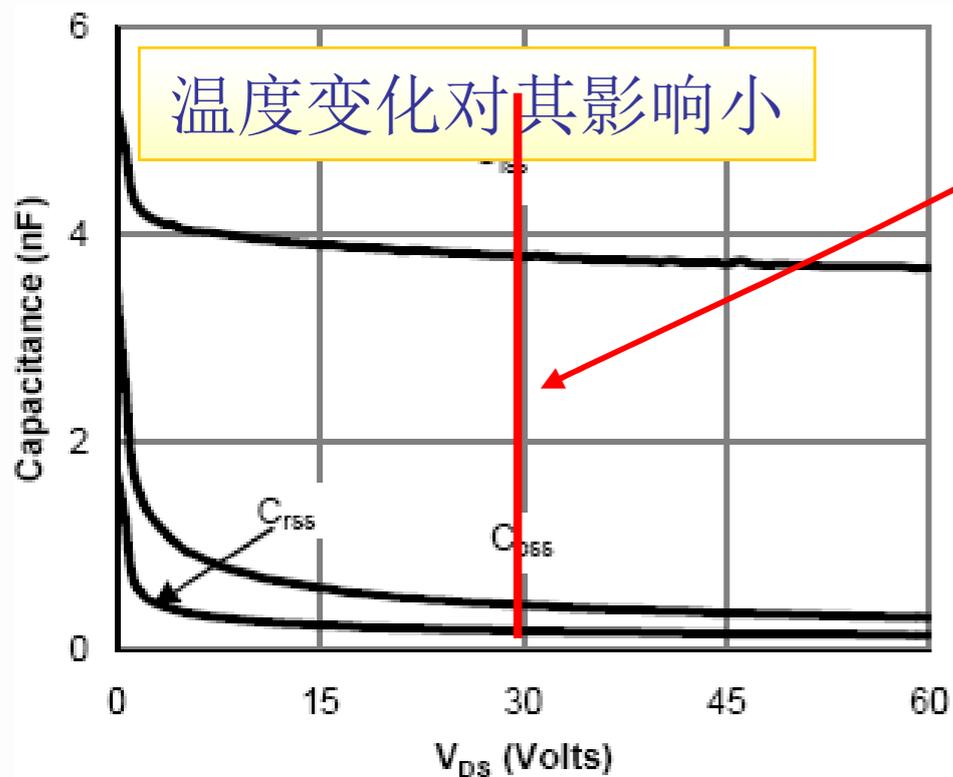
$$G_{fs} = \left. \frac{di_{ds}}{dv_{gs}} \right|_{V_{ds}=\text{const}}$$

Power MOSFET

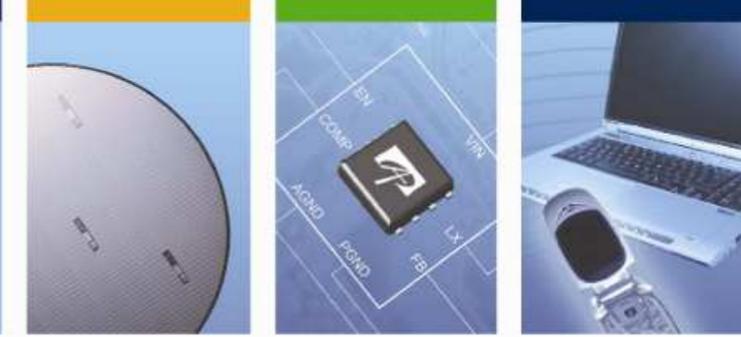


◆ MOSFET工作原理：动态特性

DYNAMIC PARAMETERS						
C_{iss}	Input Capacitance			3800	4560	pF
C_{oss}	Output Capacitance	$V_{GS}=0V, V_{DS}=30V, f=1MHz$		430		pF
C_{rss}	Reverse Transfer Capacitance			190		pF
R_g	Gate resistance	$V_{GS}=0V, V_{DS}=0V, f=1MHz$		1.5	2.3	Ω
SWITCHING PARAMETERS						
$Q_g(10V)$	Total Gate Charge			68	88	nC
$Q_g(4.5V)$	Total Gate Charge	$V_{GS}=10V, V_{DS}=30V, I_D=30A$		33		nC
Q_{gs}	Gate Source Charge			15		nC
Q_{gd}	Gate Drain Charge			19		nC



Power MOSFET



DYNAMIC PARAMETERS

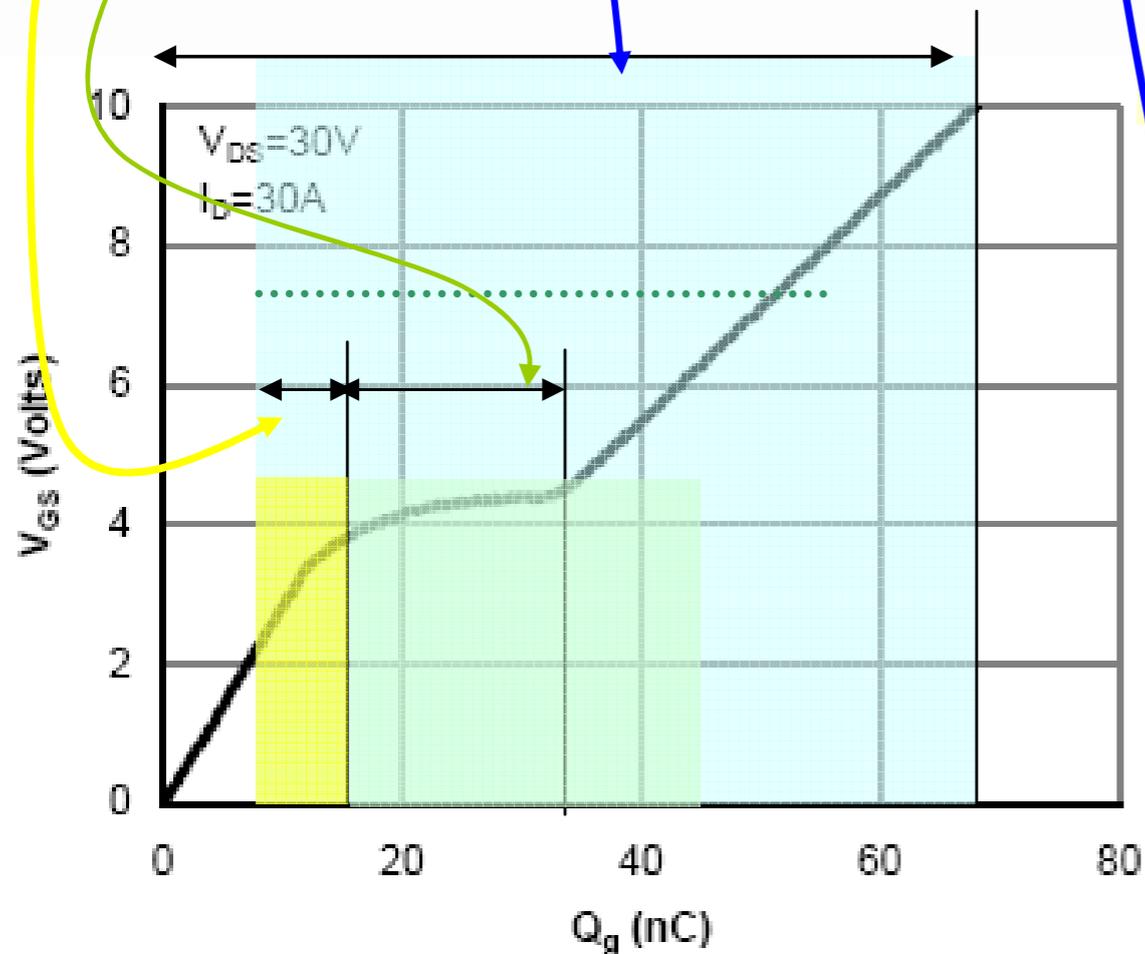
C_{iss}	Input Capacitance		3800	4560	pF
C_{oss}	Output Capacitance	$V_{GS}=0V, V_{DS}=30V, f=1MHz$	430		pF
C_{rss}	Reverse Transfer Capacitance		190		pF
R_g	Gate resistance	$V_{GS}=0V, V_{DS}=0V, f=1MHz$	1.5	2.3	Ω

SWITCHING PARAMETERS

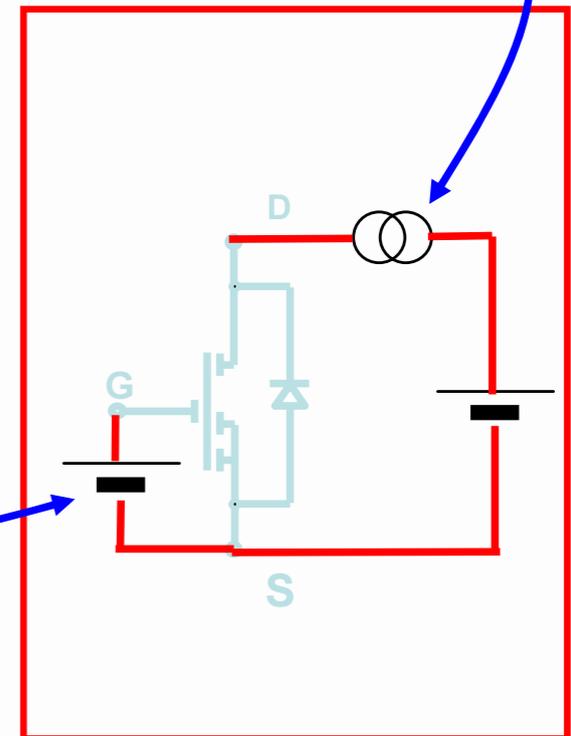
$Q_g(10V)$	Total Gate Charge		68	88	nC
$Q_g(4.5V)$	Total Gate Charge		33		nC
Q_{gs}	Gate Source Charge		15		nC
Q_{gd}	Gate Drain Charge		19		nC

$V_{GS}=10V, V_{DS}=30V, I_D=30A$

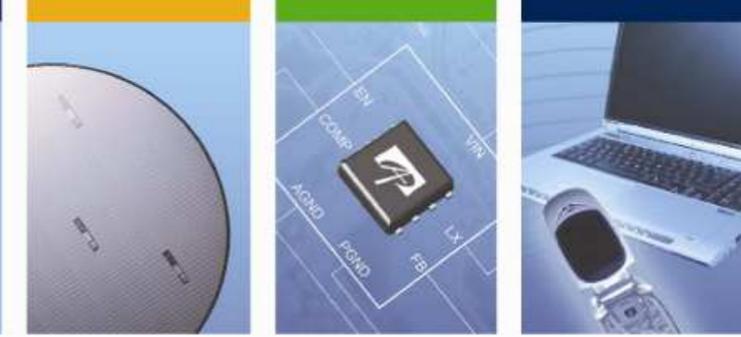
Note: 1. Pulsed: Pulse duration = 300 μs , duty cycle 1.5 %.



用来决定电荷数量 Q_g , 要求将 C_{iss} 从0V充电到10V



Power MOSFET



◆ Parasitic capacitances

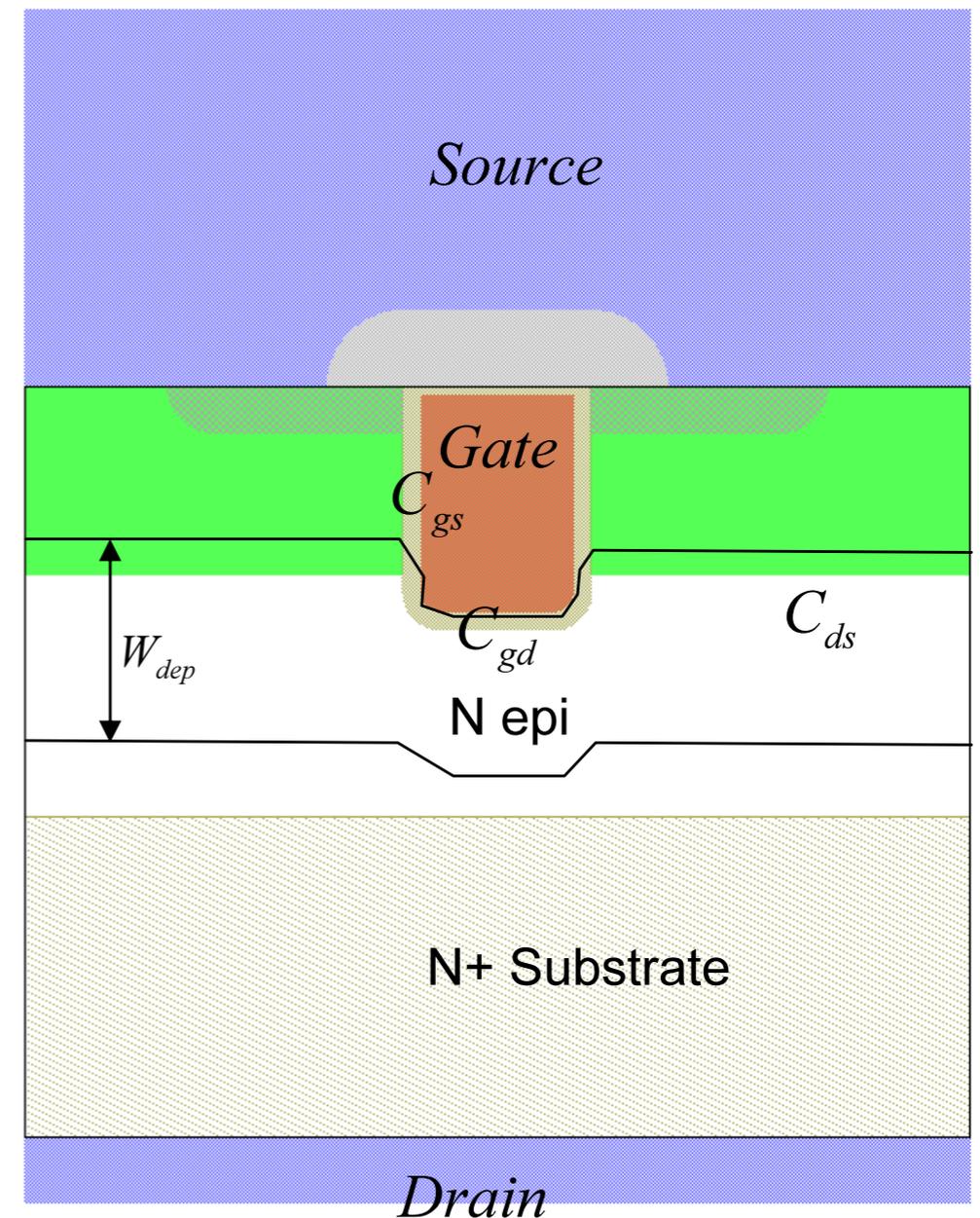
- $C_{iss} = C_{gs} + C_{gd}$
- $C_{rss} = C_{gd}$
- $C_{oss} = C_{gd} + C_{ds}$

$$1/C_{gs} = t_{ox} / (\epsilon_{ox} A_{gs}) + W_{dep,gs} / (\epsilon_{Si} A_{gs})$$

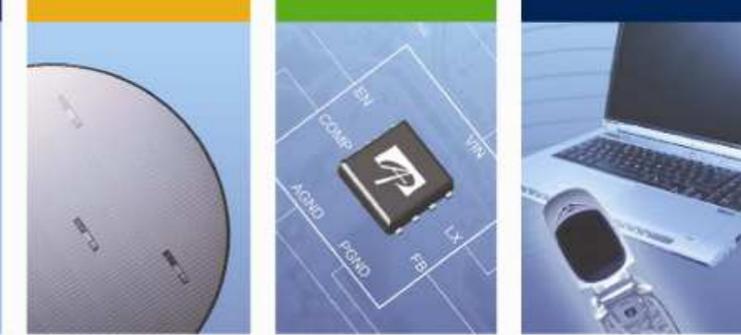
$$1/C_{gd} = t_{ox} / (\epsilon_{ox} A_{gd}) + W_{dep} / (\epsilon_{Si} A_{gd})$$

$$C_{ds} = C_{dep} = \frac{\epsilon_{Si} A_{ds}}{W_{dep}}$$

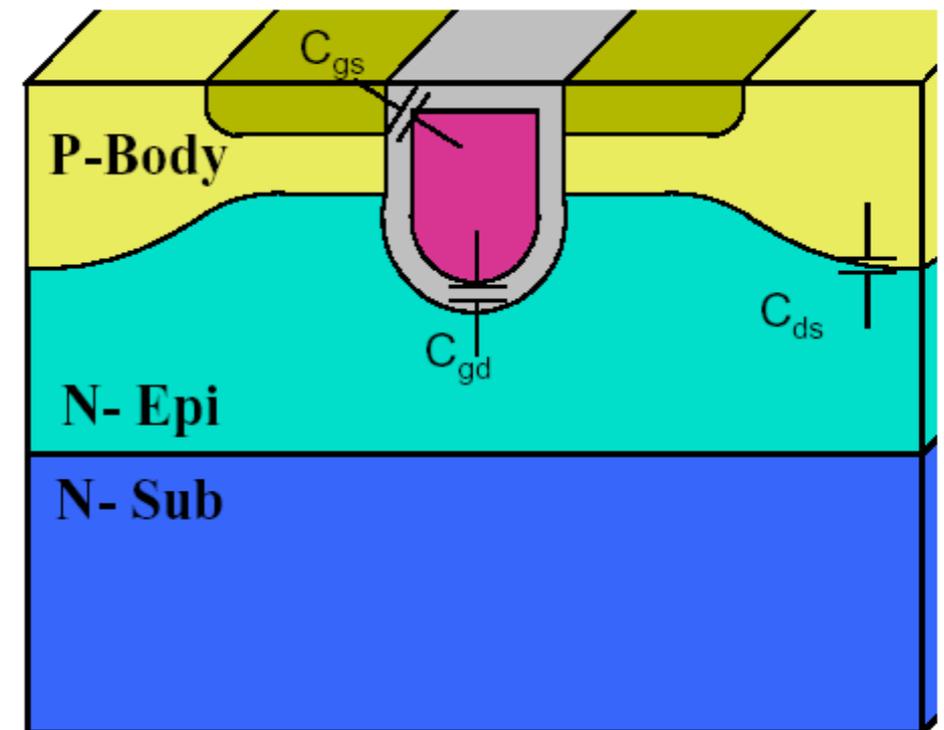
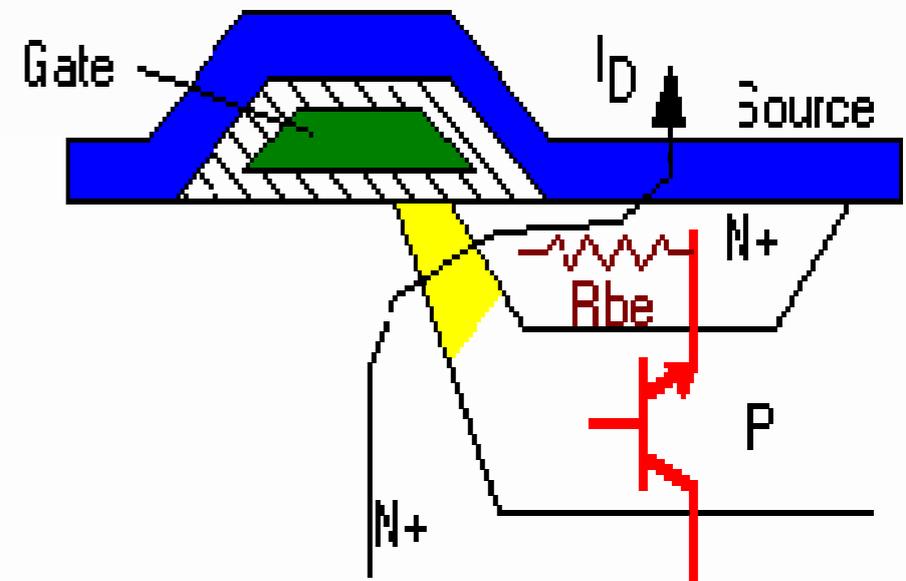
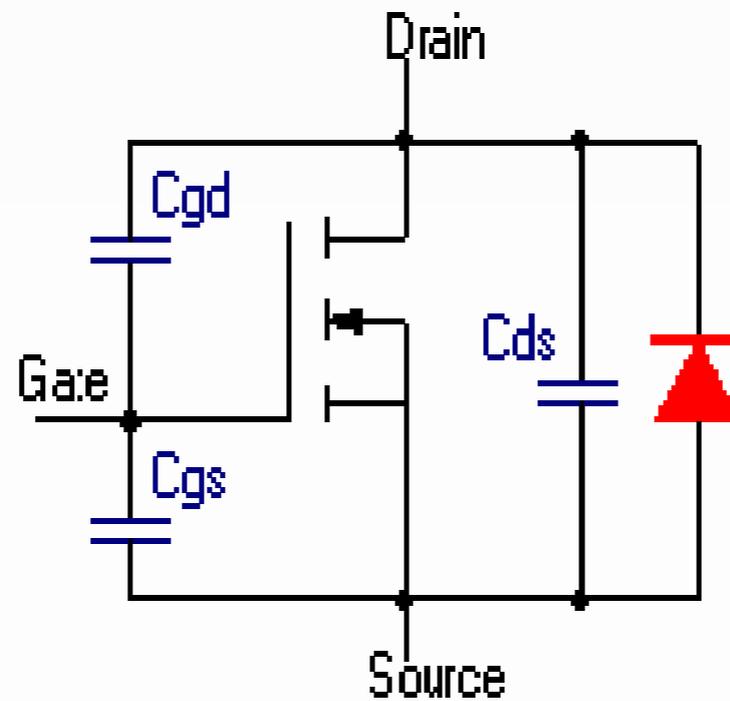
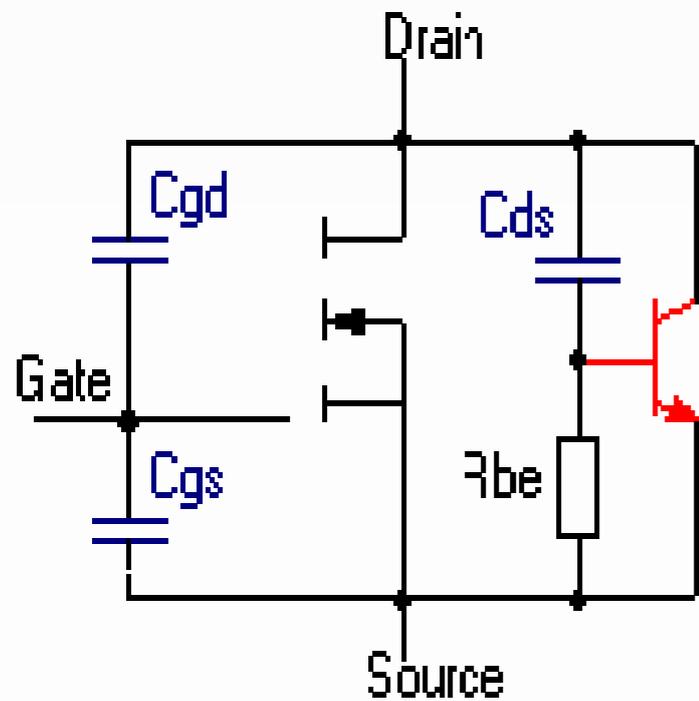
$$W_{dep} \propto \sqrt{\frac{(V_{DS} + V_{bi})}{N_A}}$$



Power MOSFET



◆ N沟道增强型MOSFET中的寄生器件



$$C_{iss} = C_{GD} + C_{GS}$$

$$C_{oss} = C_{DS} + C_{GD}$$

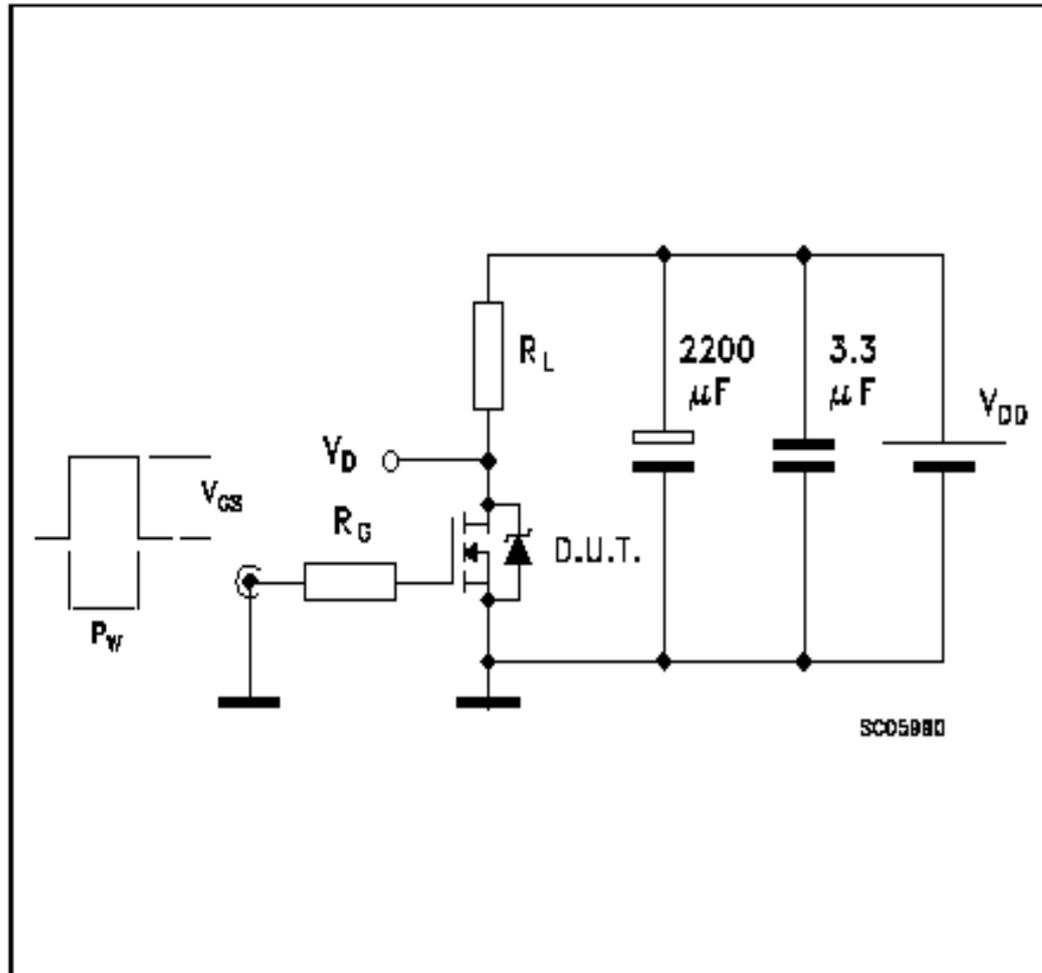
$$C_{rss} = C_{GD}$$

总栅极电荷 : Q_g
 栅-源电荷: Q_{gs}
 栅-漏电荷: Q_{gd}

Power MOSFET

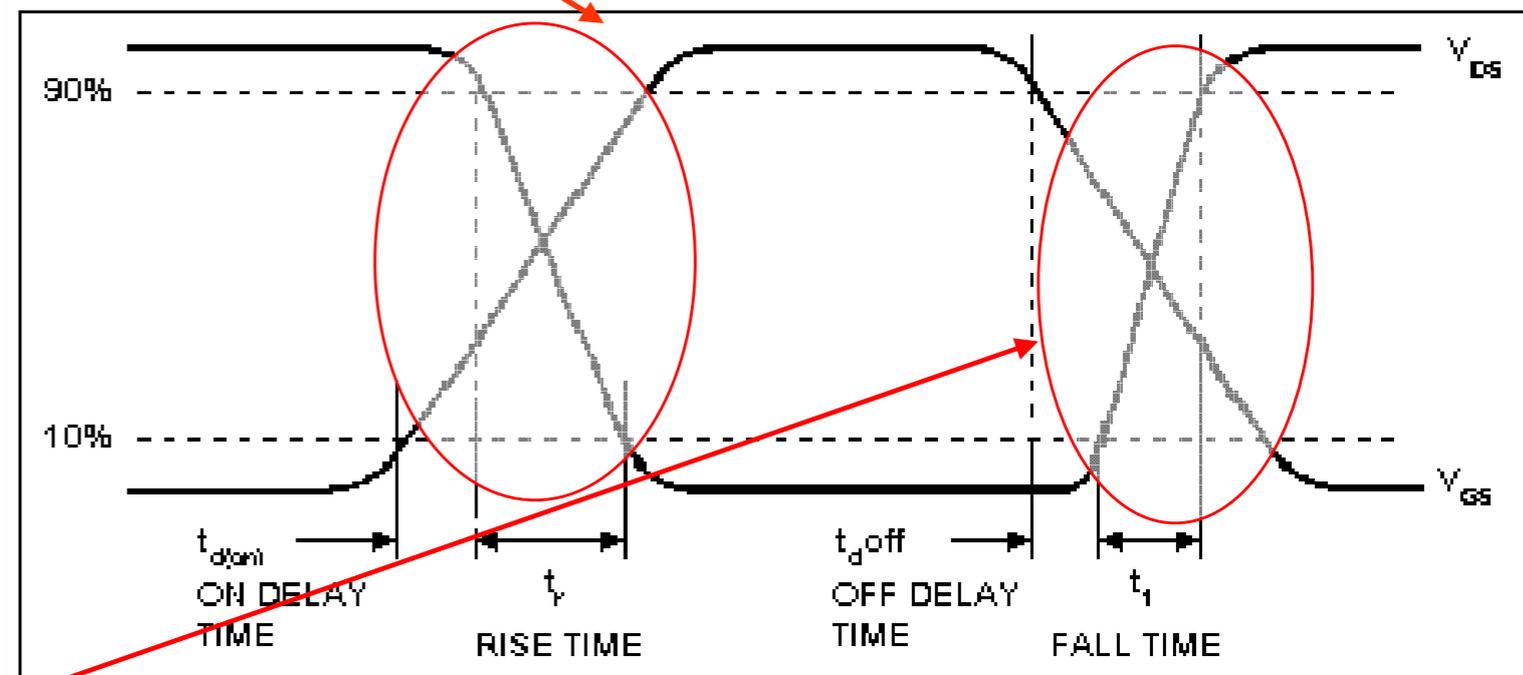


◆ 阻性负载开关



SWITCHING ON

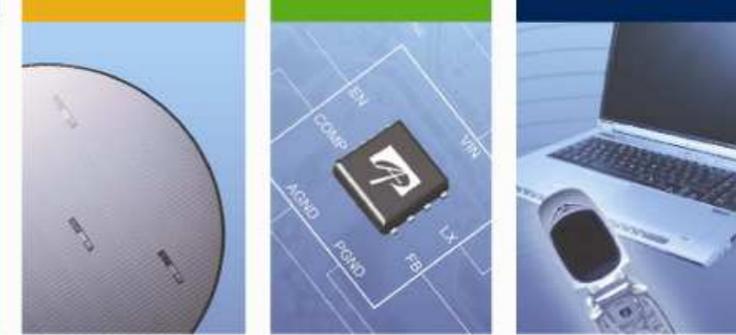
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{d(on)}$	Turn-on Delay Time	$V_{DD} = 200\text{ V}, I_D = 4.5\text{ A}$		20		ns
t_r	Rise Time	$R_G = 4.7\ \Omega, V_{GS} = 10\text{ V}$ (Resistive Load see, Figure 3)		20		ns



SWITCHING OFF

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$t_{d(off)}$	Turn-off Delay Time	$V_{DD} = 200\text{ V}, I_D = 4.5\text{ A}$		40		ns
t_f	Fall Time	$R_G = 4.7\ \Omega, V_{GS} = 10\text{ V}$ (Resistive Load see, Figure 3)		18		ns

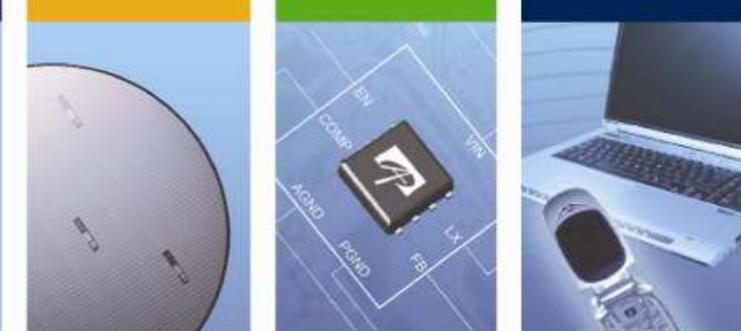
Power MOSFET



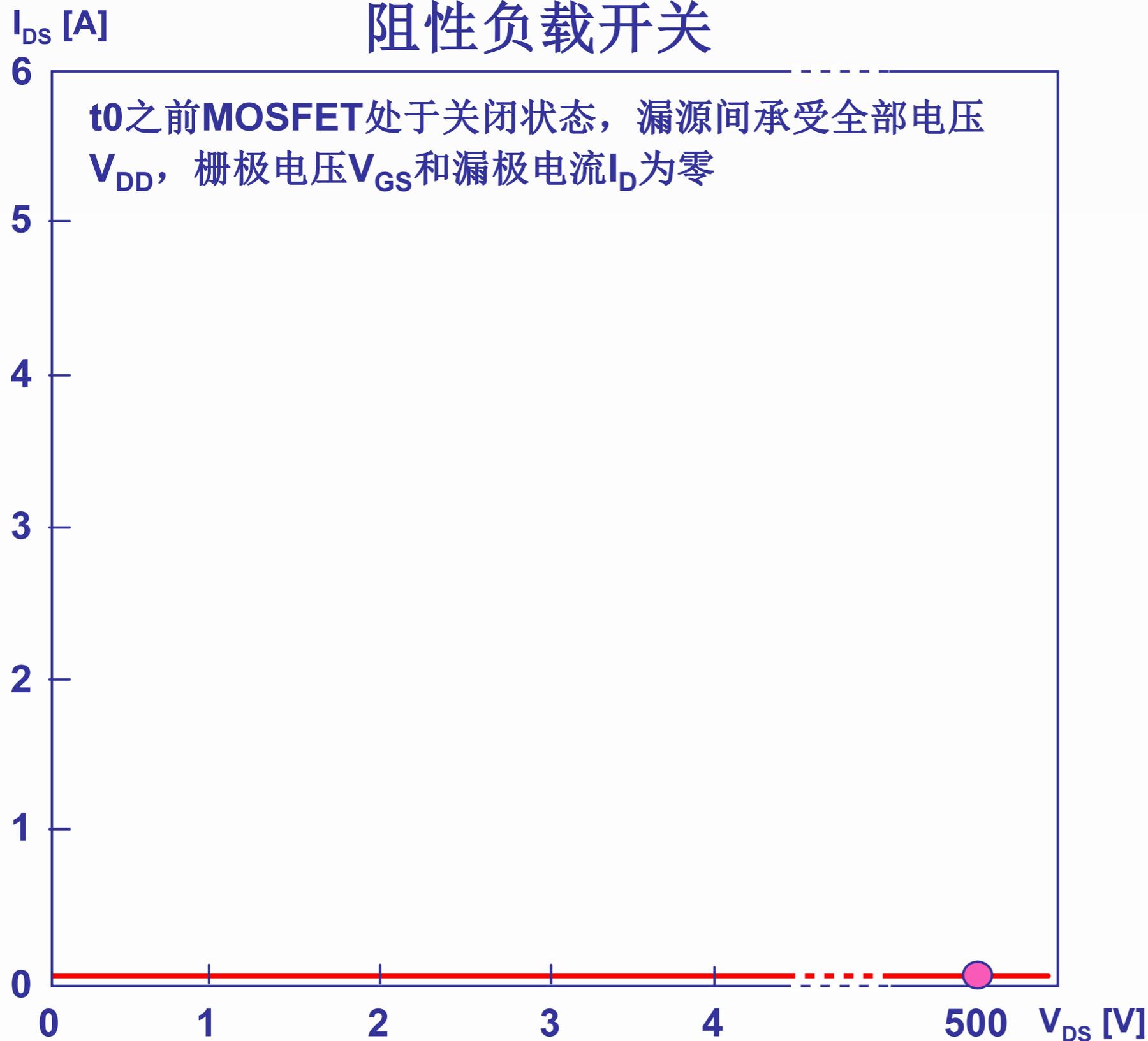
◆ MOSFET动态特性:开通过程

- 开通延迟时间 $t_d(\text{on})$:驱动信号加上 $V_{GS}=0$ 到 $V_{GS}=U_T$ 并开始出现 i_D 的时间段;
- 上升时间 t_r : V_{GS} 从 V_T 上升到MOSFET进入非饱和区的栅压 V_{GSP} (米勒平台)时间段;
 i_D 稳态值由漏极电源电压 U_E 和漏极负载电阻决定。 V_{GSP} 的大小和 i_D 的稳态值有关, V_{GS} 达到 V_{GSP} 后, 在驱动信号作用下继续升高直至达到稳态, 但 i_D 已不变。
- 开通时间 t_{on} : 开通延迟时间与上升时间之和。
- 关断延迟时间 $t_d(\text{off})$:驱动信号关闭起, C_{in} 通过 R_s 和 R_G 放电, V_{GS} 按指数曲线下降到 U_{GSP} 时, i_D 开始减小为零的时间段。
- 下降时间 t_f — V_{GS} 从 V_{GSP} 继续下降起, i_D 减小, 到 V_{GS}
- 关断时间 t_{off} —关断延迟时间和下降时间之和。
- MOSFET的开关速度。
MOSFET的开关速度和 C_{in} 充放电有很大关系, 无法降低 C_{in} 可降低驱动电路内阻 R_s 减小时间常数, 加快开关速度, MOSFET只靠多子导电, 不存在少子储存效应, 因而关断过程非常迅速, 开关时间在10—100ns之间, 工作频率可达100kHz以上, 是主要电力电子器件中最高的。场控器件静态时几乎不需输入电流。但在开关过程中需对输入电容充放电, 仍需一定的驱动功率。开关频率越高, 所需要的驱动功率越大。

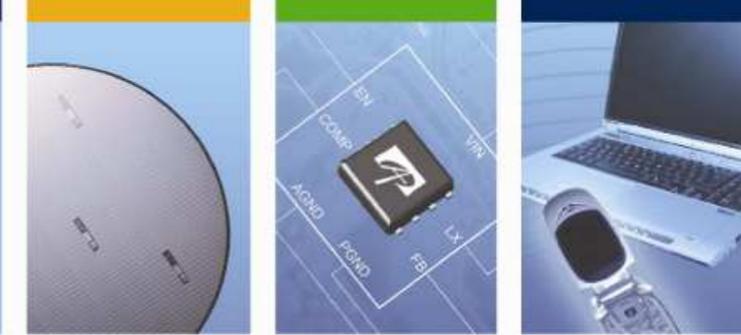
Power MOSFET



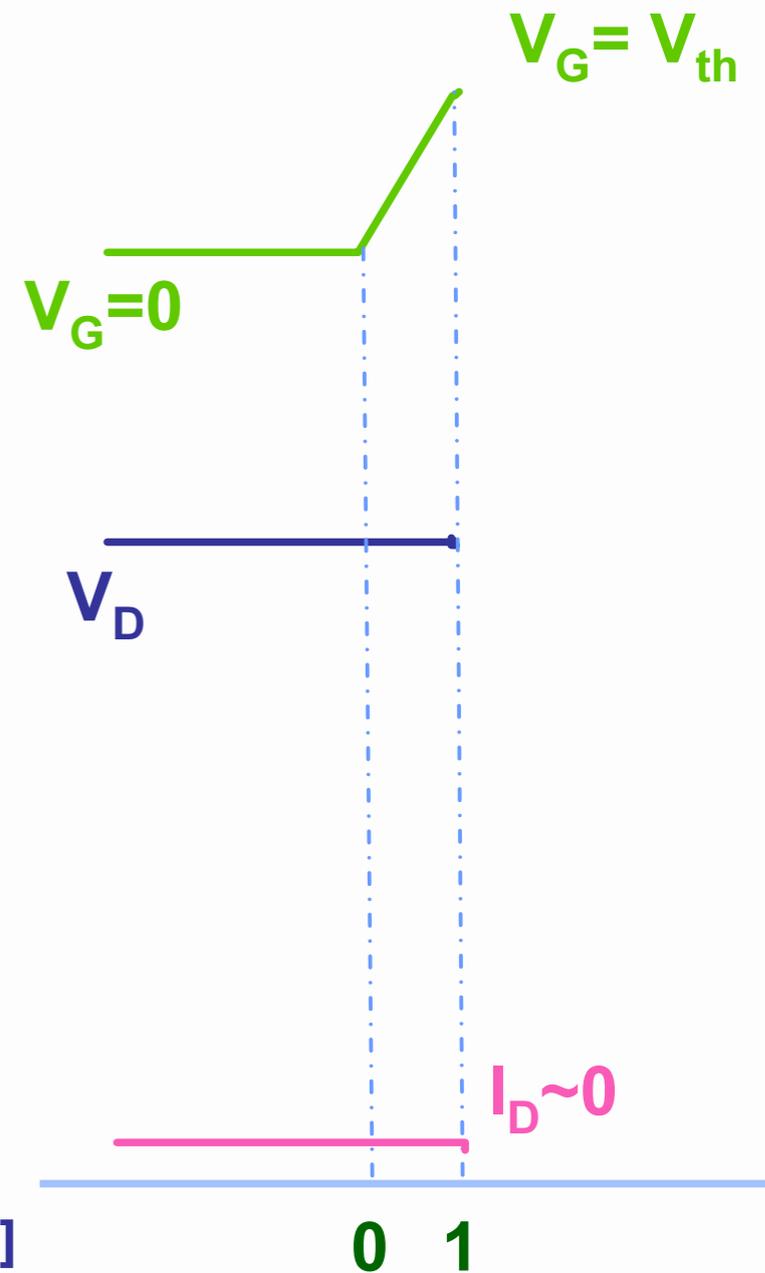
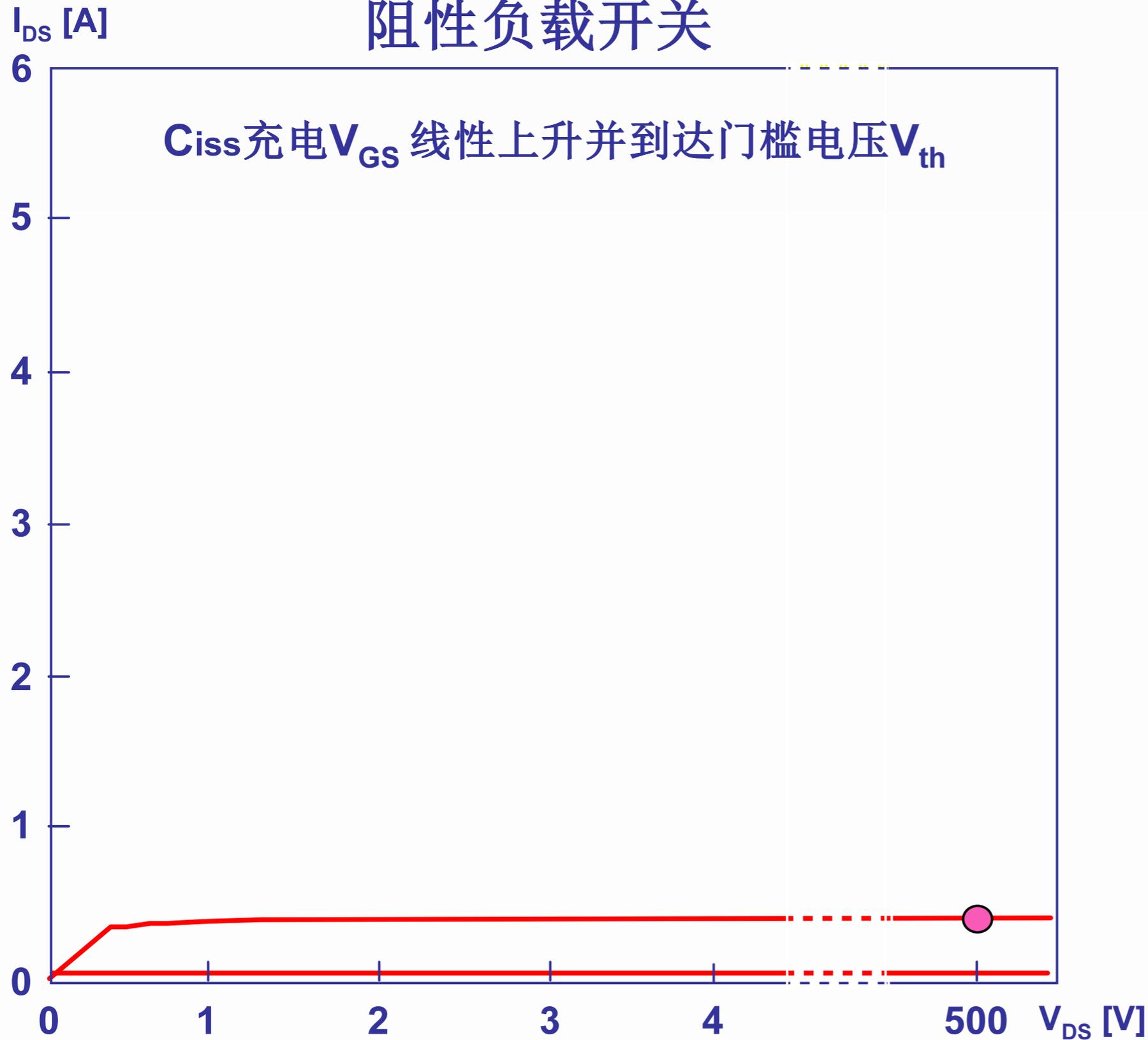
阻性负载开关



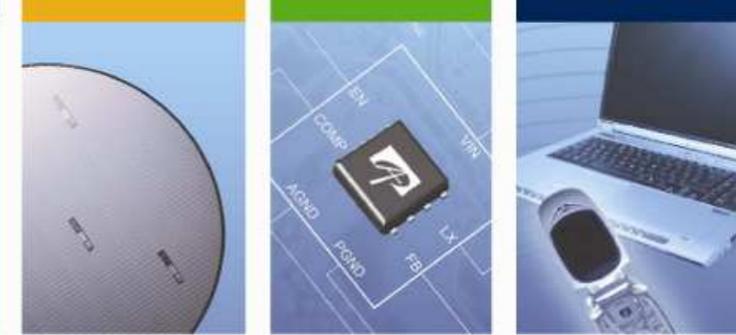
Power MOSFET



阻性负载开关

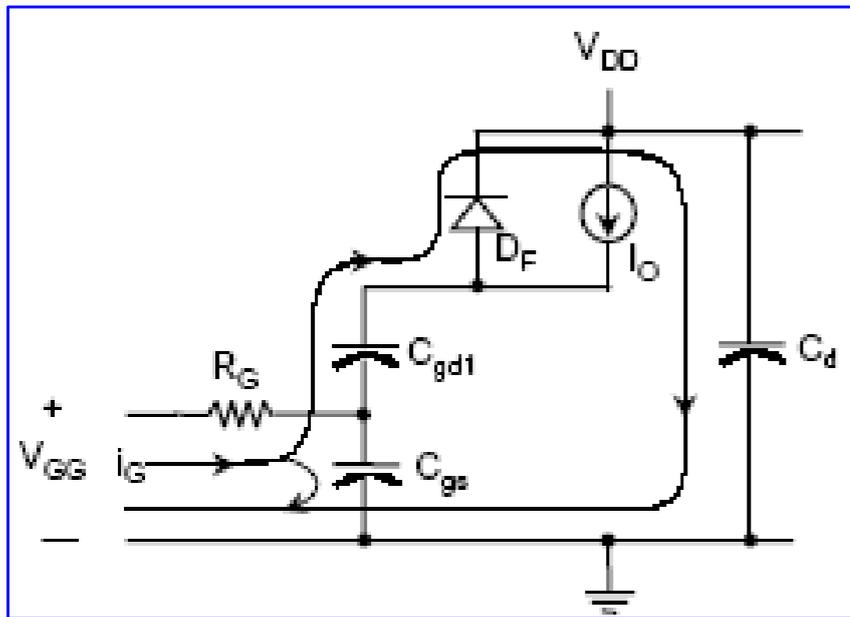


Power MOSFET



◆ t₀-t₁

恒流驱动电源I_G给C_{iss}充电（静态C_{GS} >> C_{GD}故仅考虑V_{GS}已经有足够精确度），C_{iss}充电V_{GS}线性上升并到达门槛电压V_{th}，V_{GS}上升到V_{th}之前漏极电流I_D ≈ 0A，没有漏极电流流过，V_{DS}保持不变



◆ 所需驱动电量:

$$\Delta Q_{t_0-t_1} = (t_1 - t_0) \times I_G = V_{th} \times C_{iss} \approx V_{th} \times C_{GS}$$

所需驱动电流:

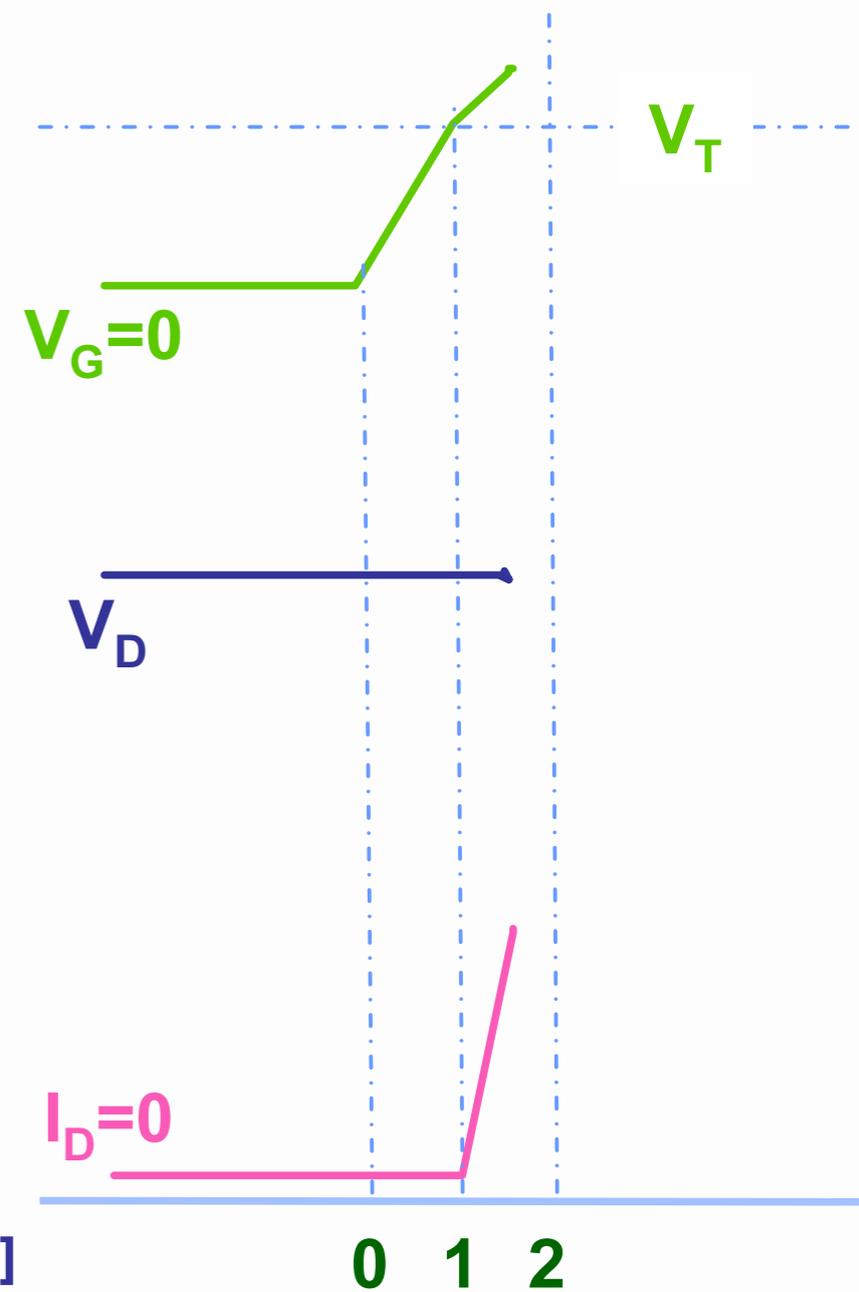
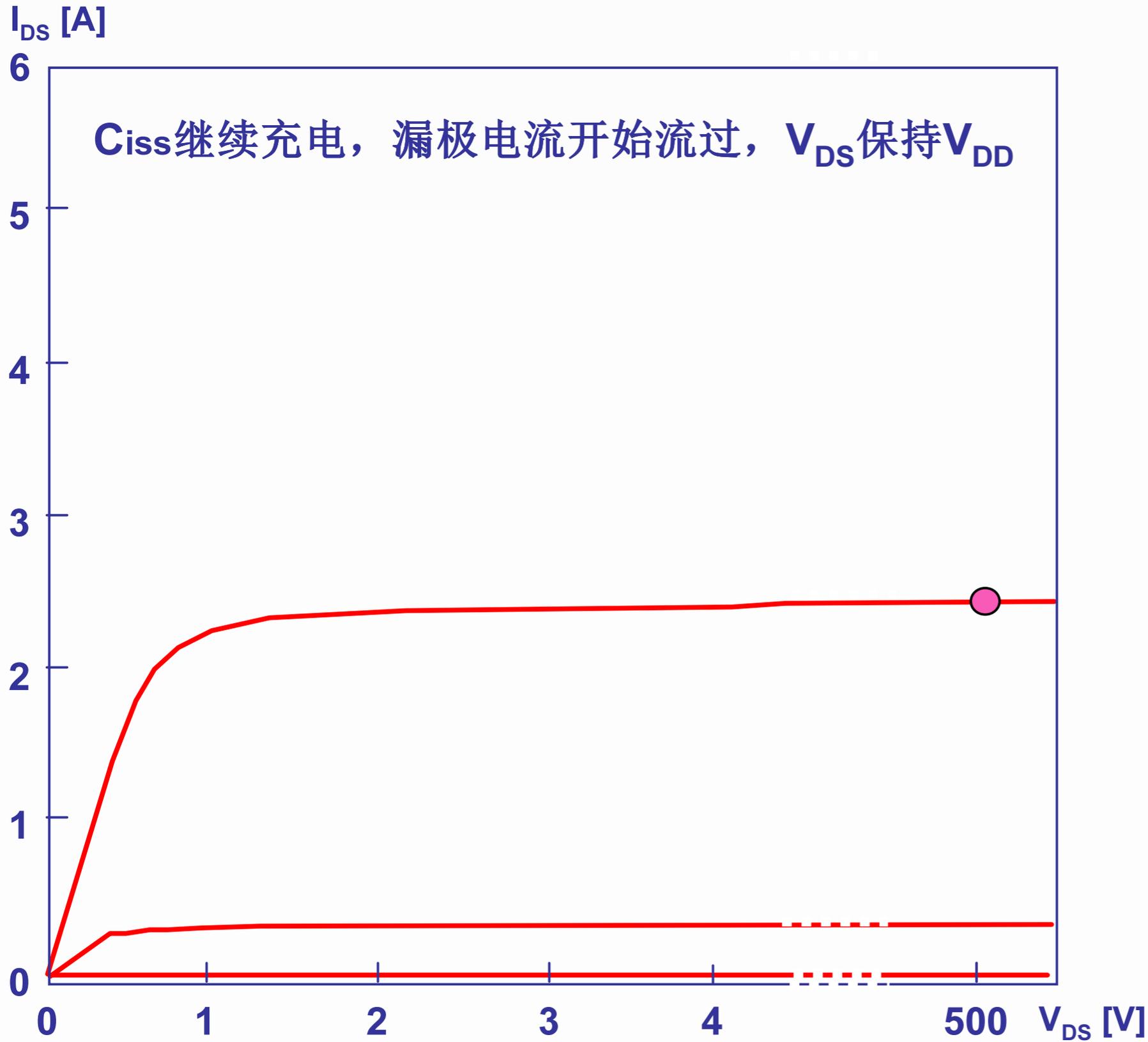
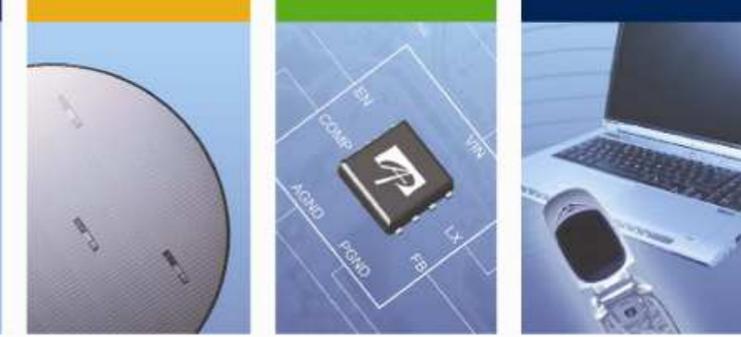
$$I_G = V_{th} \times C_{iss} / (t_1 - t_0)$$

栅极电压上升率:

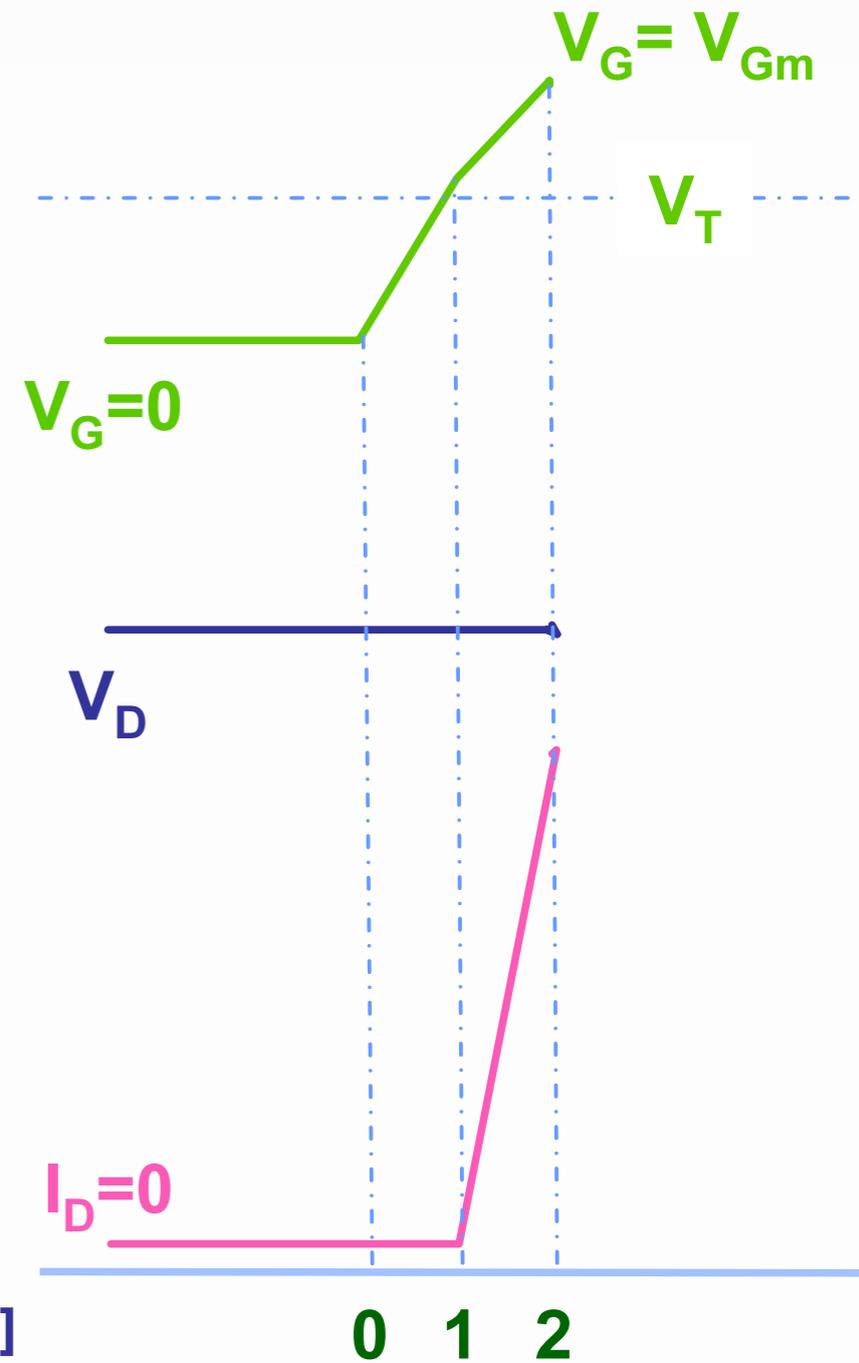
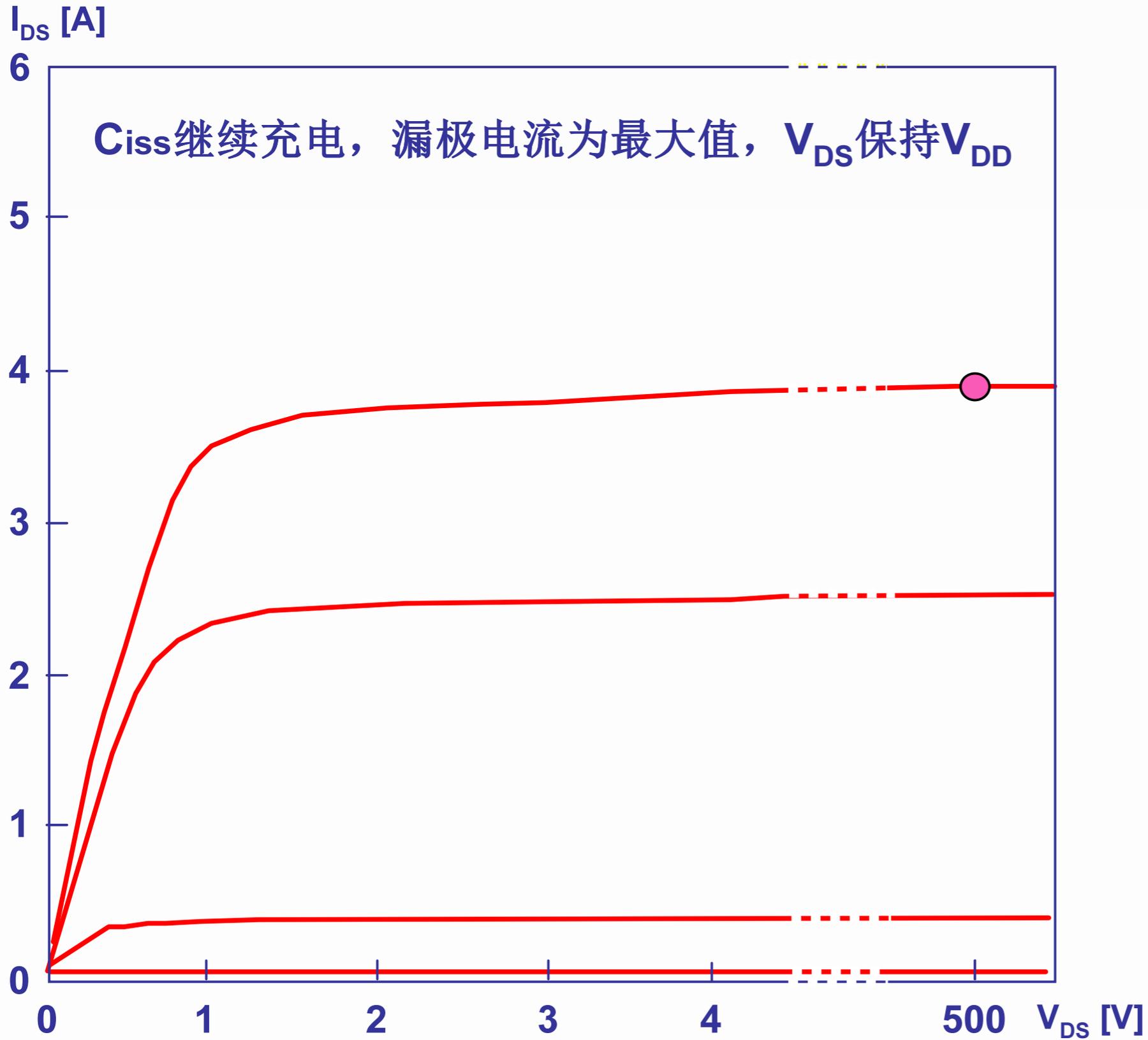
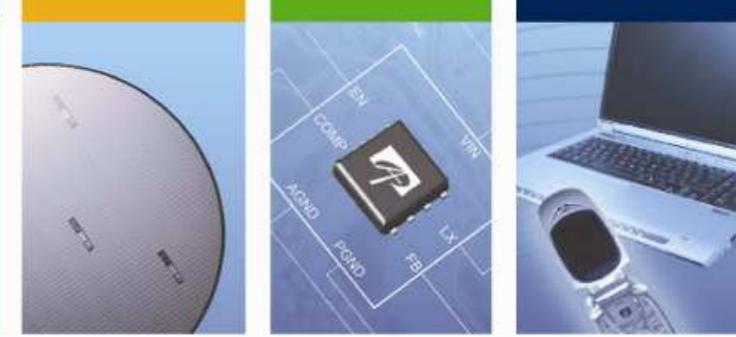
$$dV_{GS} / dt = I_G / C_{iss} \approx I_G / C_{GS}$$

实际上驱动电压近似恒压源V_{GS}呈指数上升，时间常数t₁ = R_G × (C_{GS} + C_{GD1})

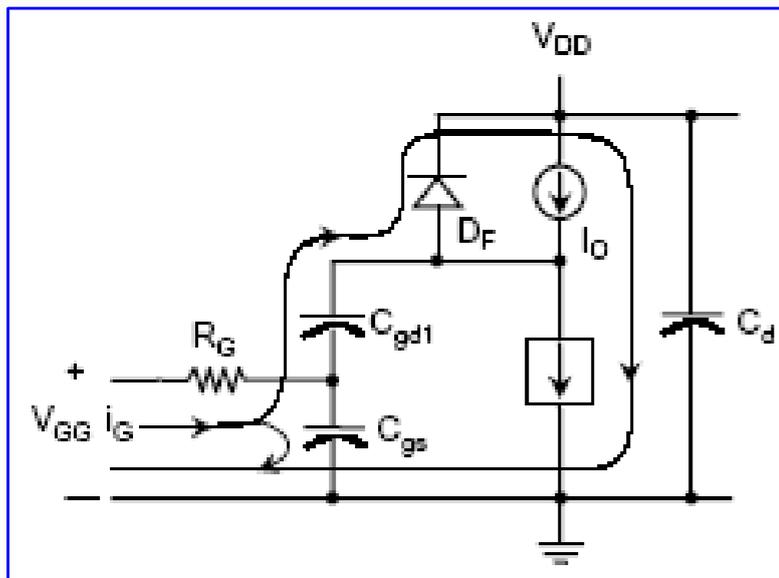
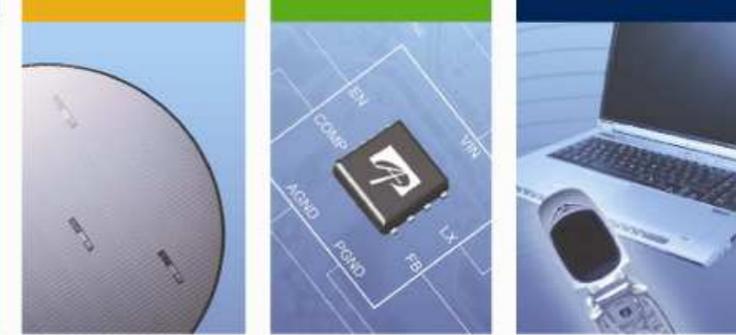
Power MOSFET



Power MOSFET



Power MOSFET



◆ t1-t2

t1时刻MOSFET被打开，在t1-t2期间IG给Ciss继续充电。栅极电压VGS继续上升，机理跟前一阶段完全一样，公式参考如上。此时器件进入了饱和区（进入此区的条件是 $V_{DS} > (V_{DSSat} = V_{GS} - V_{th})$ ，漏极电流ID从t1时刻起依VGS按一定函数关系爬升：

$$i_D = K \times (V_{GS} - V_{th})^2$$

$$K = \mu_n \times C_{ox} \times W / (2 \times L)$$

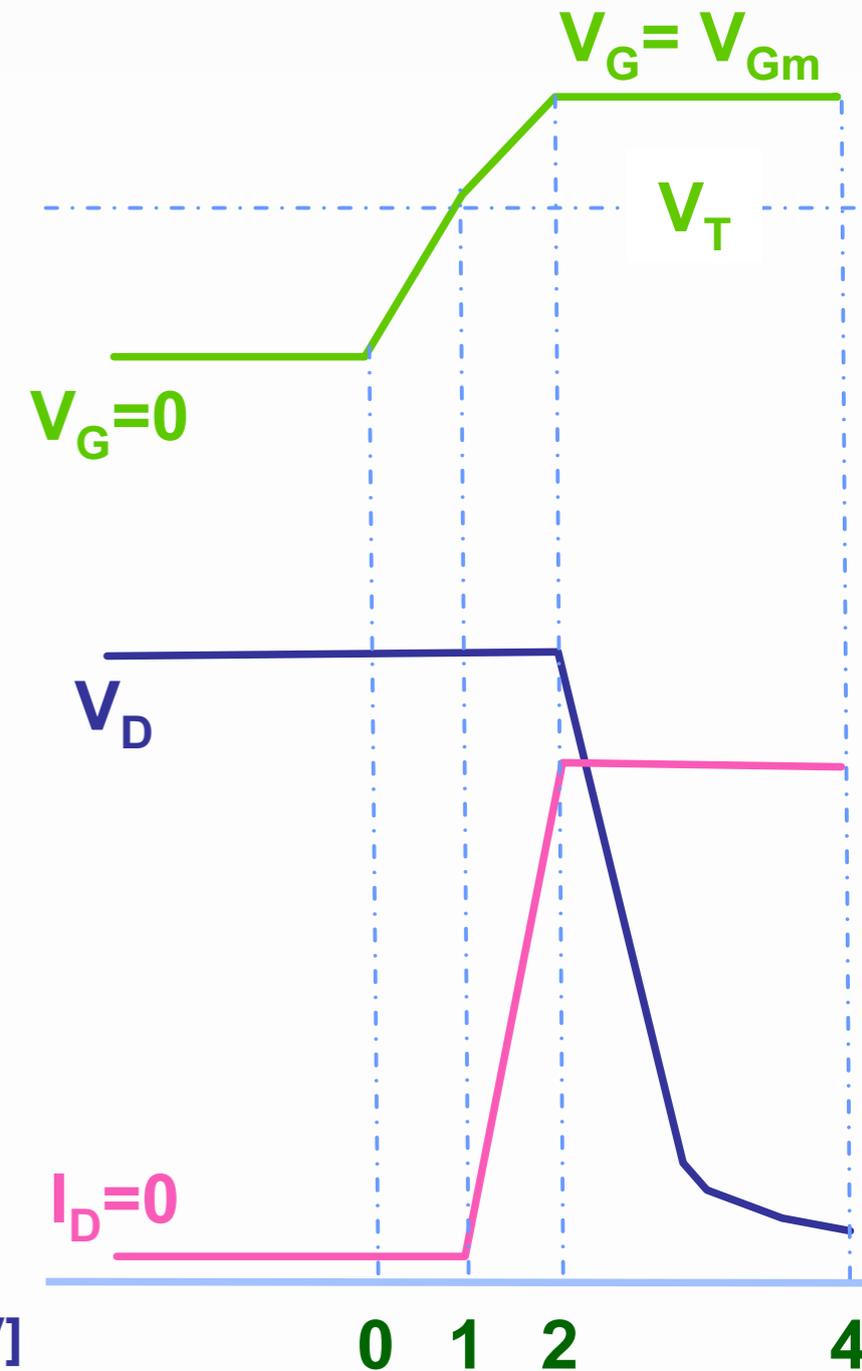
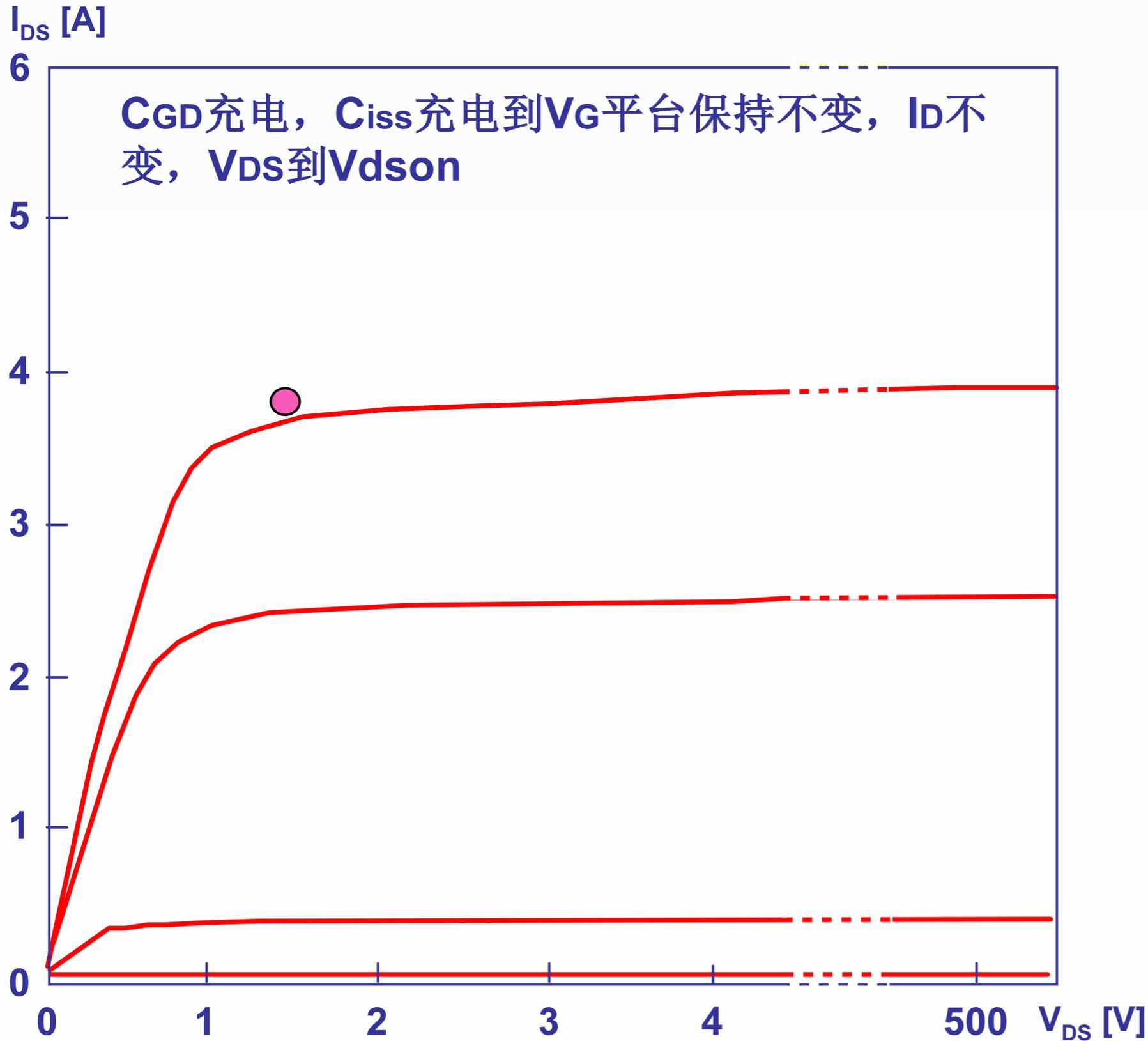
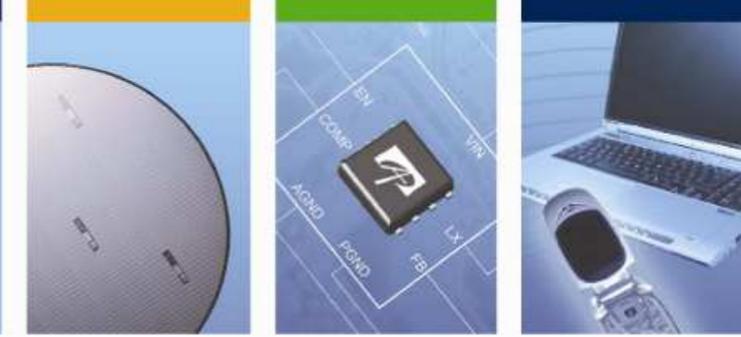
$$C_{ox} = \epsilon_{ox} / t_{ox}$$

其中， μ_n 为反型层中电子的迁移率， ϵ_{ox} 为氧化物介电常数， t_{ox} 为氧化物厚度， W/L 分别为沟道宽度和长度。

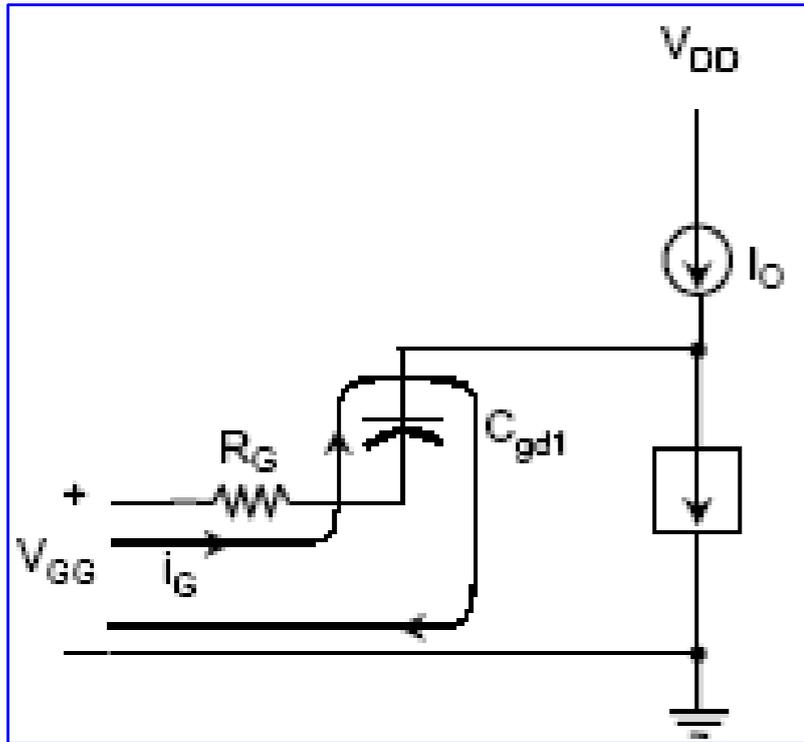
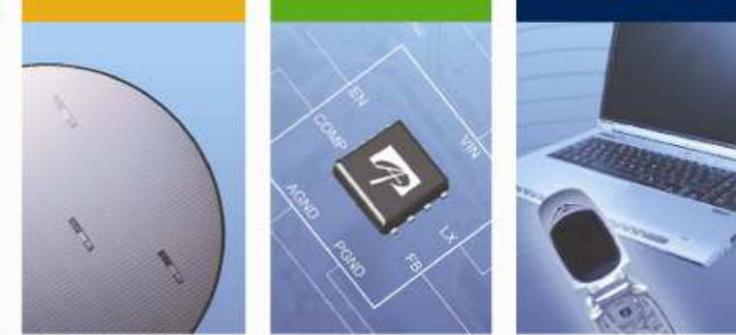
◆ 此上升斜坡持续直至 t2时刻电流ID达到饱和或达到负载最大电流，故VGS的上升到达平台Va随ID（一般为负载最大电流）不同而不同。在此期间漏源极之间依然承受近乎全部电压VDD。

以上所有时期t0-t2，Crss即CGD的上端电位被钳位于VDD，下端则随栅极电压变化而变化。在这个期间Crss的充电电流非常小可以忽略不计，电流大部分流到CGS。

Power MOSFET



Power MOSFET



◆ t2-t3

t2时刻电流 I_D 达到饱和或达到负载最大电流并维持恒定，而漏源电压 V_{DS} 继续下降。在t2-t3时期 MOSFET工作于饱和区， V_{GS} 被限制于一固定值（MOSFET传输特性）。故在此期间 C_{GS} 不再消耗电荷，驱动电流转而流向 C_{rss} （即 C_{GD} ）并给其充电。在此区间由于 V_{DS} 变化很大，虽然相对于 C_{GS} 而言 C_{GD} 很小，但 I_G 在 C_{rss} 上消耗的电荷却是一个不可忽略的数量。随着 V_{DS} 下降，MOSFET逐渐进入于电阻区。 V_{DD} 越大，t2-t3时期（既 V_a 平台持续时间）越长。

◆ 所需驱动电量：

$$\Delta Q_{t2-t3} = (t3 - t2) \times I_G = V_{DD} \times C_{GD}$$

◆ 所需驱动电流：

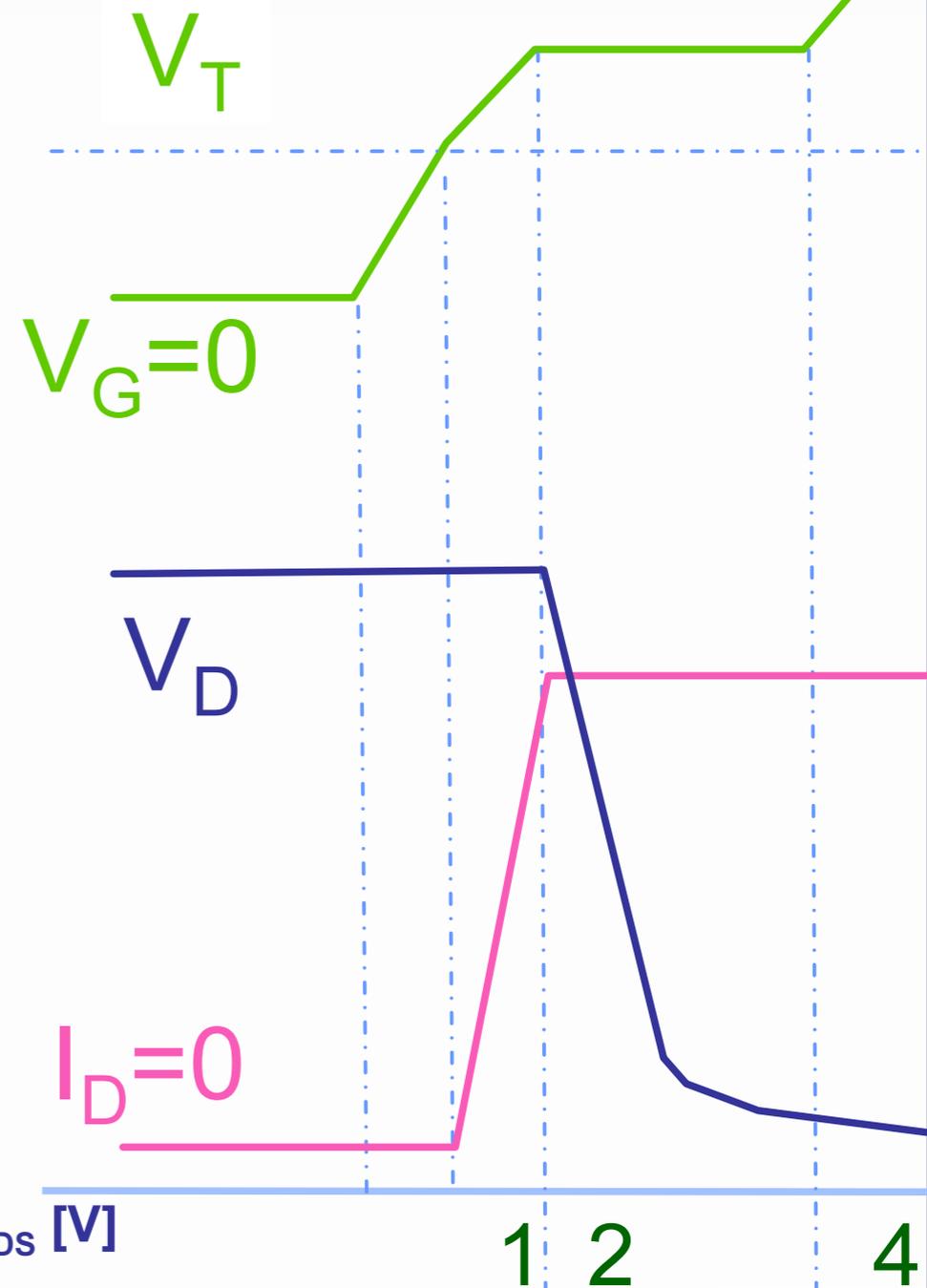
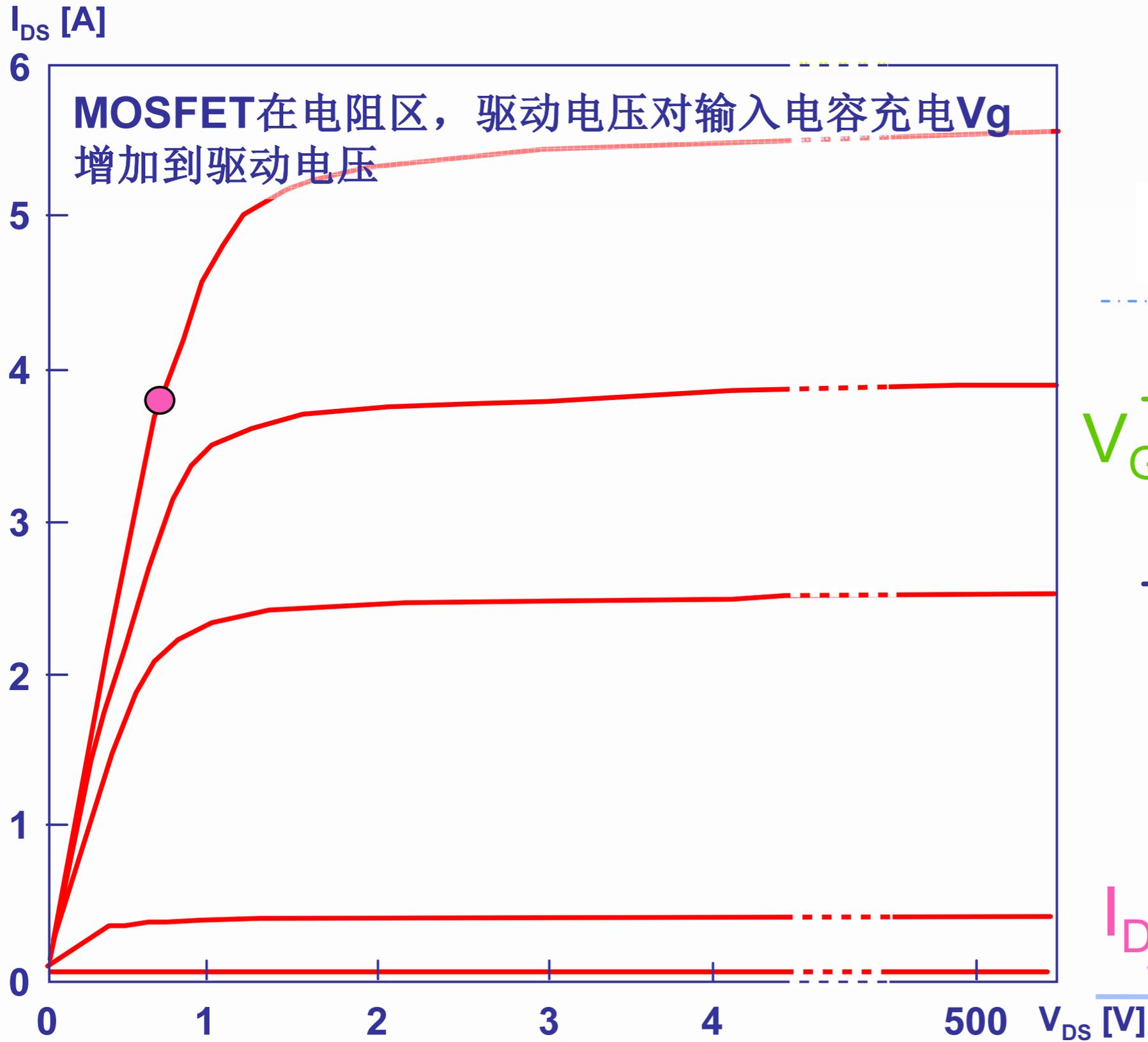
$$I_G = V_{DD} \times C_{GD} / (t3 - t2)$$

现实使用中（驱动电压近似恒压源）：驱动电流 $I_G = (V_{GG} - V_a)/R_G$

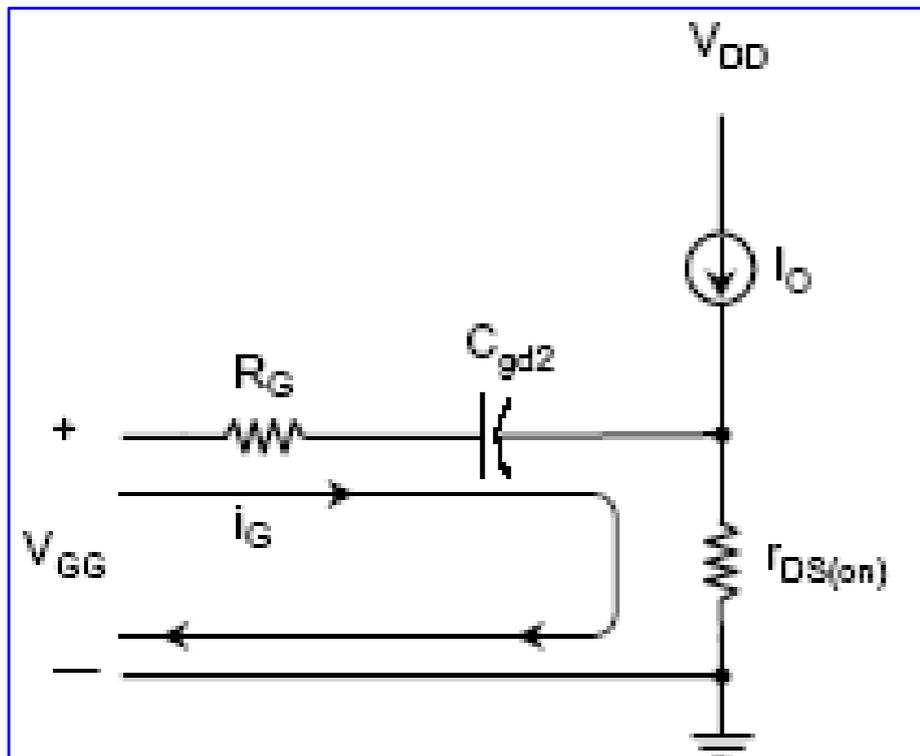
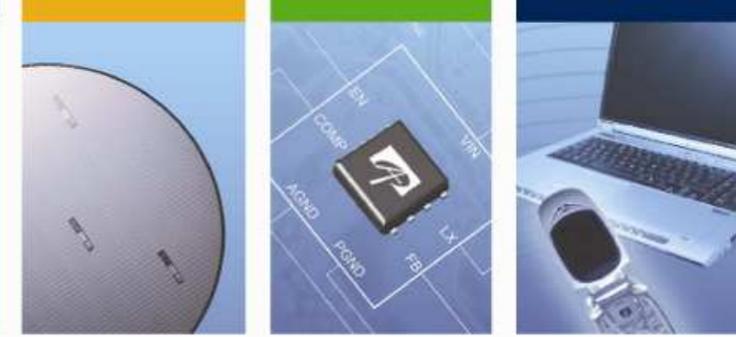
◆ V_{DS} 下降斜率：

$$dV_{DG}/dt = dV_{DS}/dt = I_G/C_{GD} = (V_{GG} - V_a)/(R_G \times C_{GD})$$

Power MOSFET



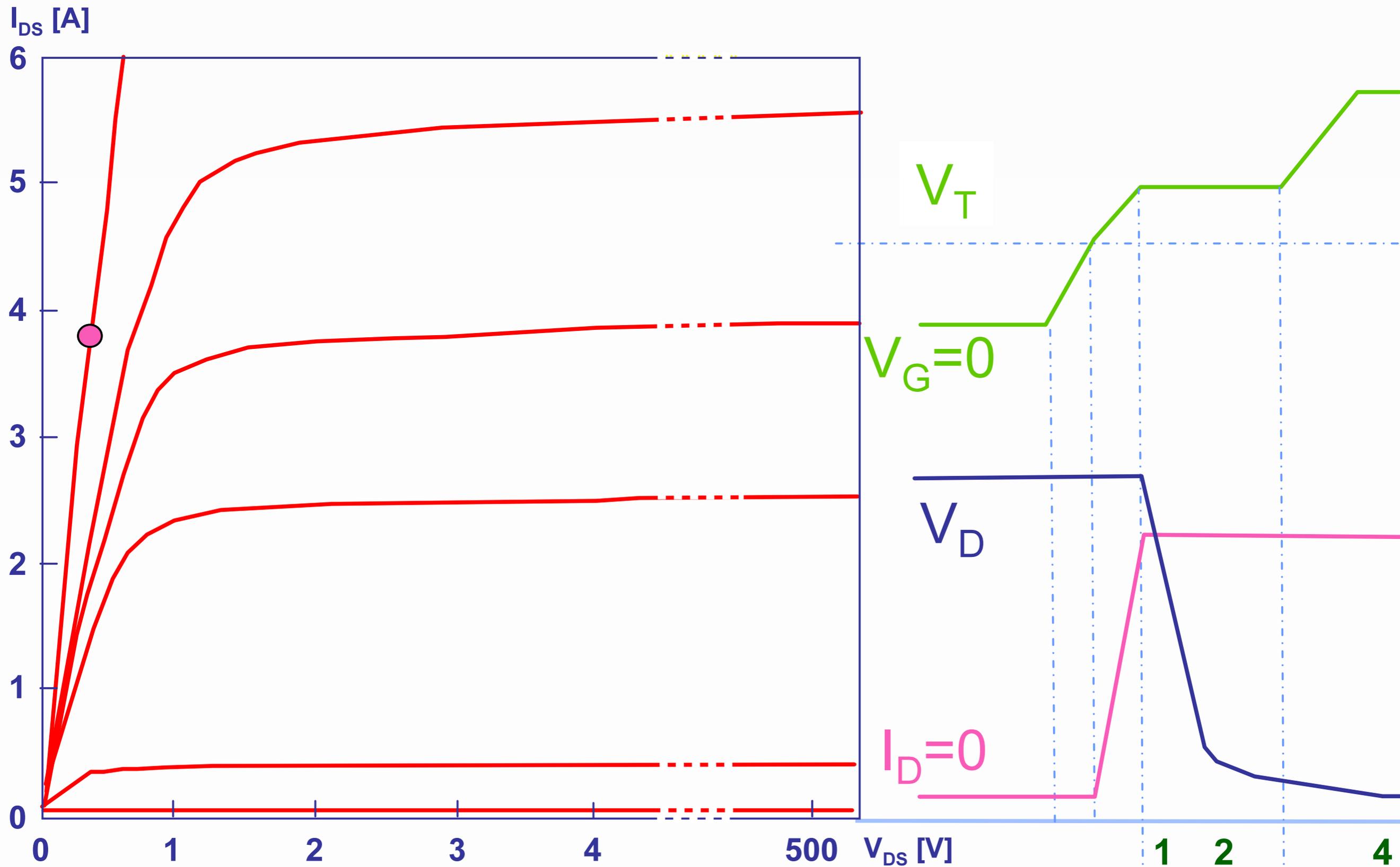
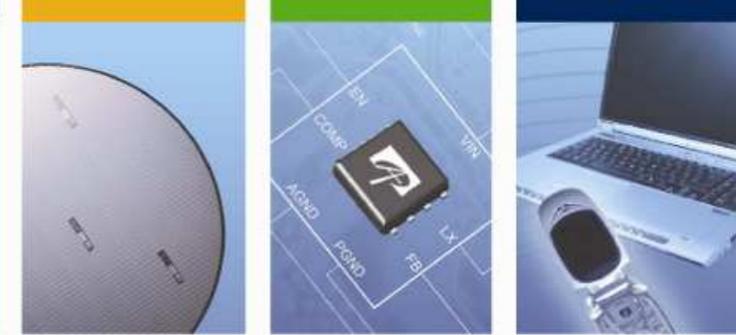
Power MOSFET



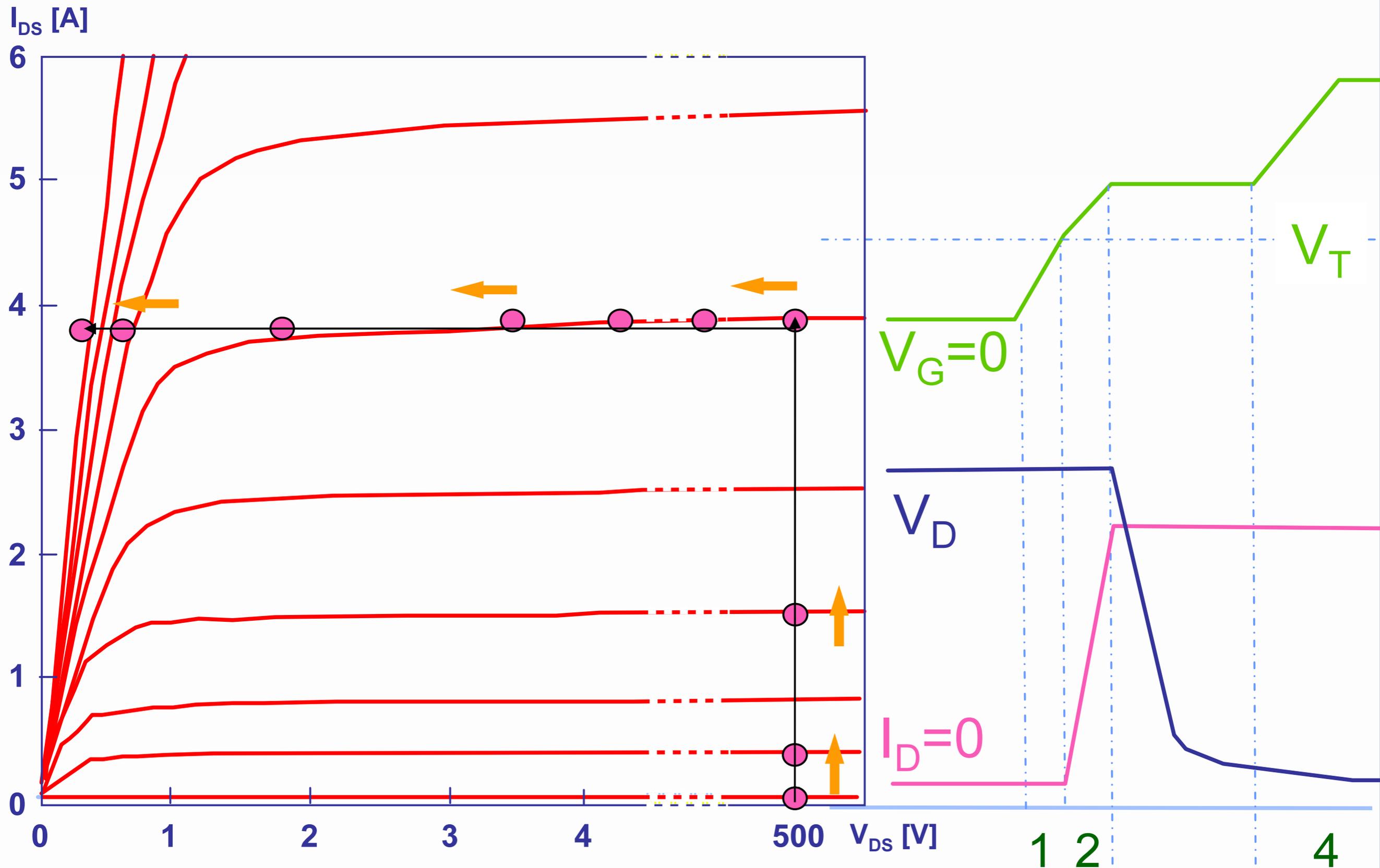
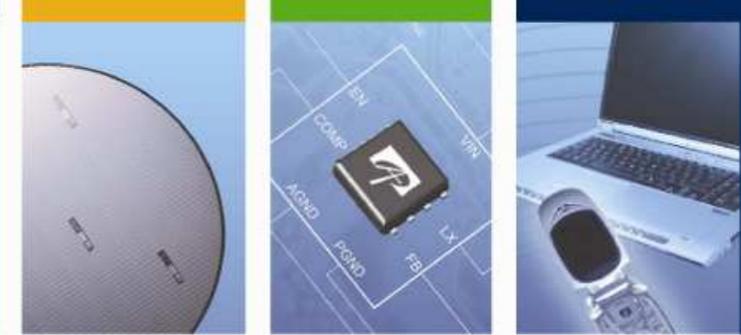
◆ t3-t4

t3时刻，在I_G的继续充电下，V_{GS}又进入线性上升阶段。这时候漏极电压下降至 $V_{DS} = I_d \times R_{ds(on)}$ ，此时MOSFET的工作状态进入了电阻区，栅极电压不再受漏极电流影响自由上升。V_{GS}平台的结束及第二次上升斜坡的开始表明器件在此时已完全开通。t4时栅极电压等于驱动电路提供的电压。T3-t4期间栅极的充电原理、特性及公式表达参考 t0-t1之时期。只是这时的C_{GD}与其它阶段略有不同。

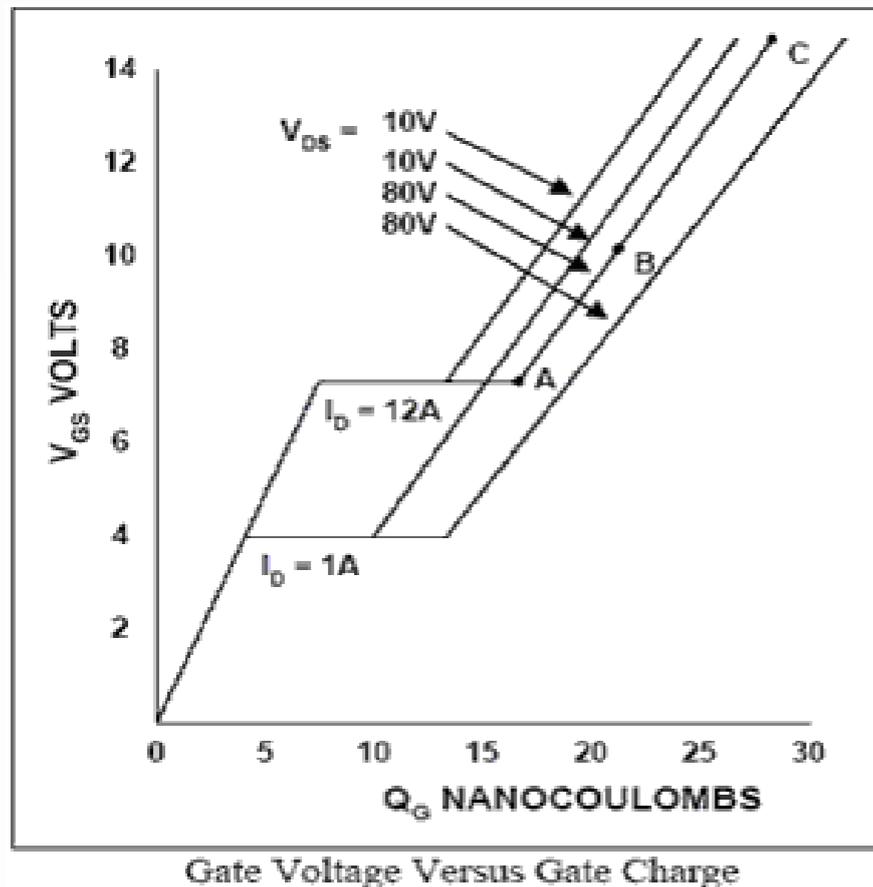
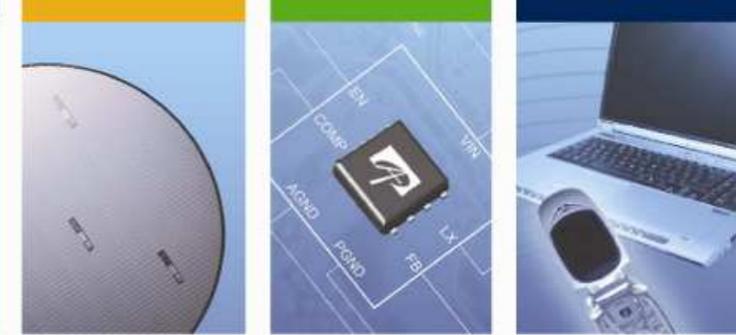
Power MOSFET



Power MOSFET



Power MOSFET



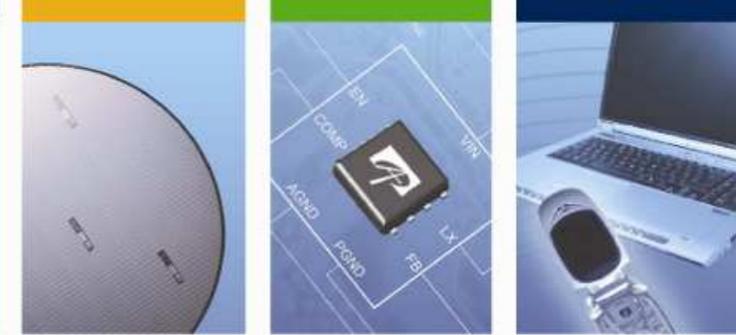
◆ 米勒效应特征

图中曲线为VGS与ID/VDS的关系曲线。从中可以看出VGS的曲线特性（平台的高度及宽度：米勒效应特征）跟ID/VDS有如下关系：ID（一般为负载最大电流）越大，其VGS平台越高，这是因为在饱和区ID与VGS存在在一个函数关系

$$I_d = K \times (V_{GS} - V_{th})^2$$

VDS越大，其VGS平台宽度越大，这是因为VGS平台宽度正比于漏源电压下降过程即t2-t3时期所充的电量 $\Delta Q_{t2-t3} = (t3 - t2) \times I_G = V_{DS} \times C_{GD}$ ，故亦正比于VDS。

Power MOSFET



◆ 栅极驱动总结

V_{gs}各个阶段的时间同栅极消耗电荷成比例： $\Delta Q = I_G \times \Delta T$ ，而**I_G**在此处为恒流源之输出。

t₀-t₂代表**C_{iss}** × (**V_{gs}** + **C_{GD}**) 所消耗的电荷，对应于器件规格书中提供的参数 **Q_{gs}**

t₂-t₃代表**C_{GD}**（或称为米勒电容）消耗的电荷，对应于器件规格书中提供的参数

Q_{ds(Miller)}。在**t₃**时刻前消耗的所有电荷就是驱动电压为**V_{dd}**、电流为**I_d**的**MOSFET**所需要完全开通的最少电荷需求量。**t₃**以后消耗的额外电荷并不表示驱动所必须的电荷，只表示驱动电路提供的多余电荷，所加的驱动电压都会高于管子开通所需的最低电压以获得更低的导通电阻**R_{DS(on)}**以减小导通损耗。

◆ 应用上通常更关注整体的特性表现：

驱动电量要求： $\Delta Q_{t0-t4} = (t4 - t0) \times I_G = V_G \times (C_{GS} + C_{GD}) + V_{DD} \times C_{GD}$

驱动电流要求： $I_G = \Delta Q_{t0-t4} / (t4 - t0) \approx \Delta Q_{t0-t3} / (t3 - t0) \approx Q_g / (T_d(on) + T_r)$

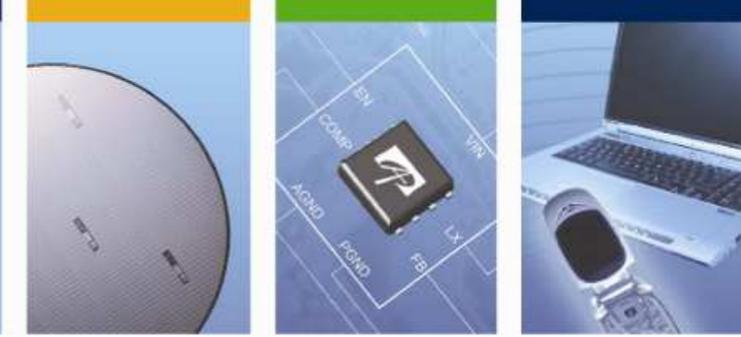
驱动功率要求： $P_{drive} = \int_{t0}^{t4} v_g(t) \times i_g(t) \approx V_G \times \Delta Q$

$$\approx V_G \times (V_G \times (C_{GS} + C_{GD}) + V_{DD} \times C_{GD})$$

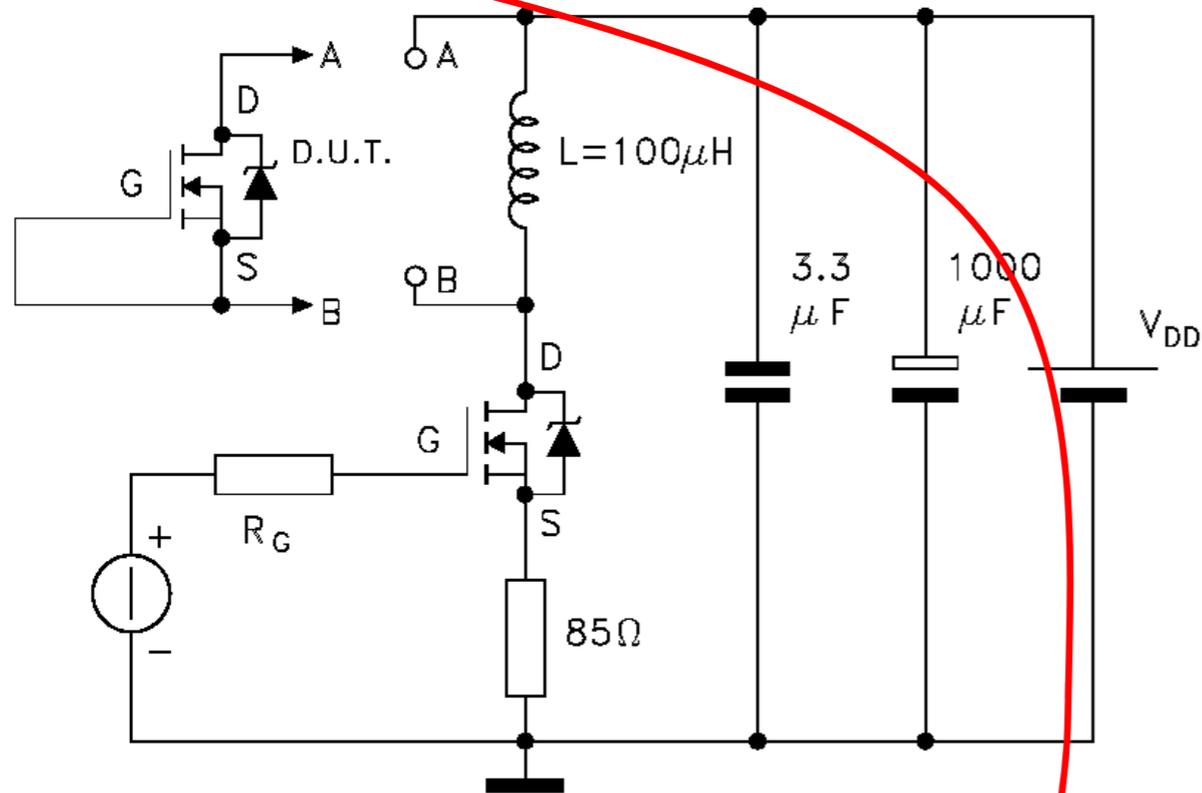
驱动电阻要求： $R_G = V_G / I_G$

从上式可得出比双极型开关管大的**I_G**和**P_{driver}**。需要注意的是**MOSFET**是电压型驱动特性，**I_G**和**P_{driver}**只发生于开关转换过程极短的时间内，而双极型是电流型驱动特性，**I_b**和**P_{drive}**持续整个导通时期。

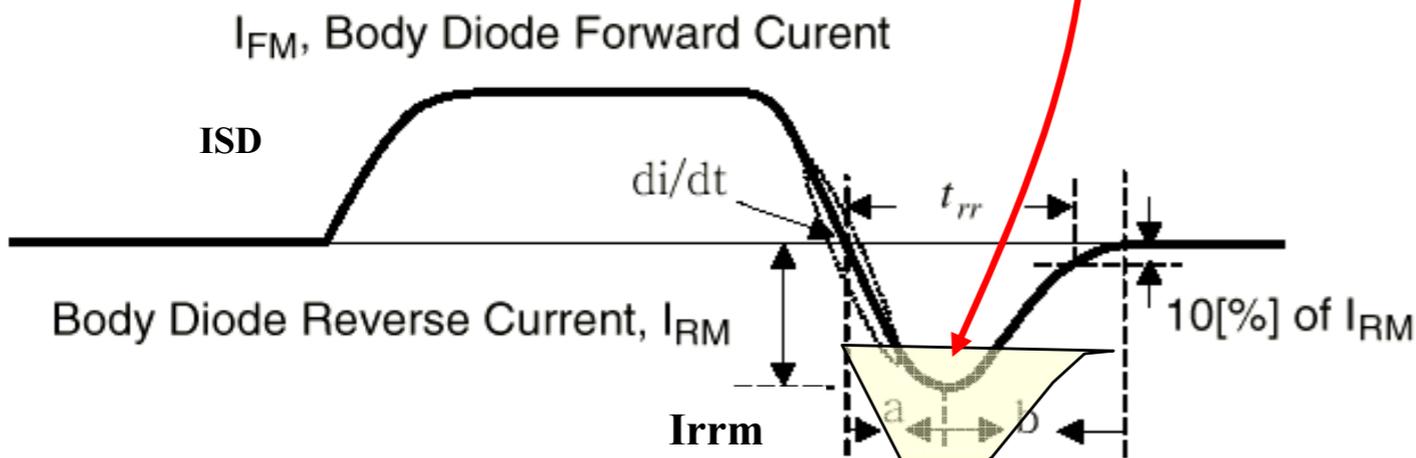
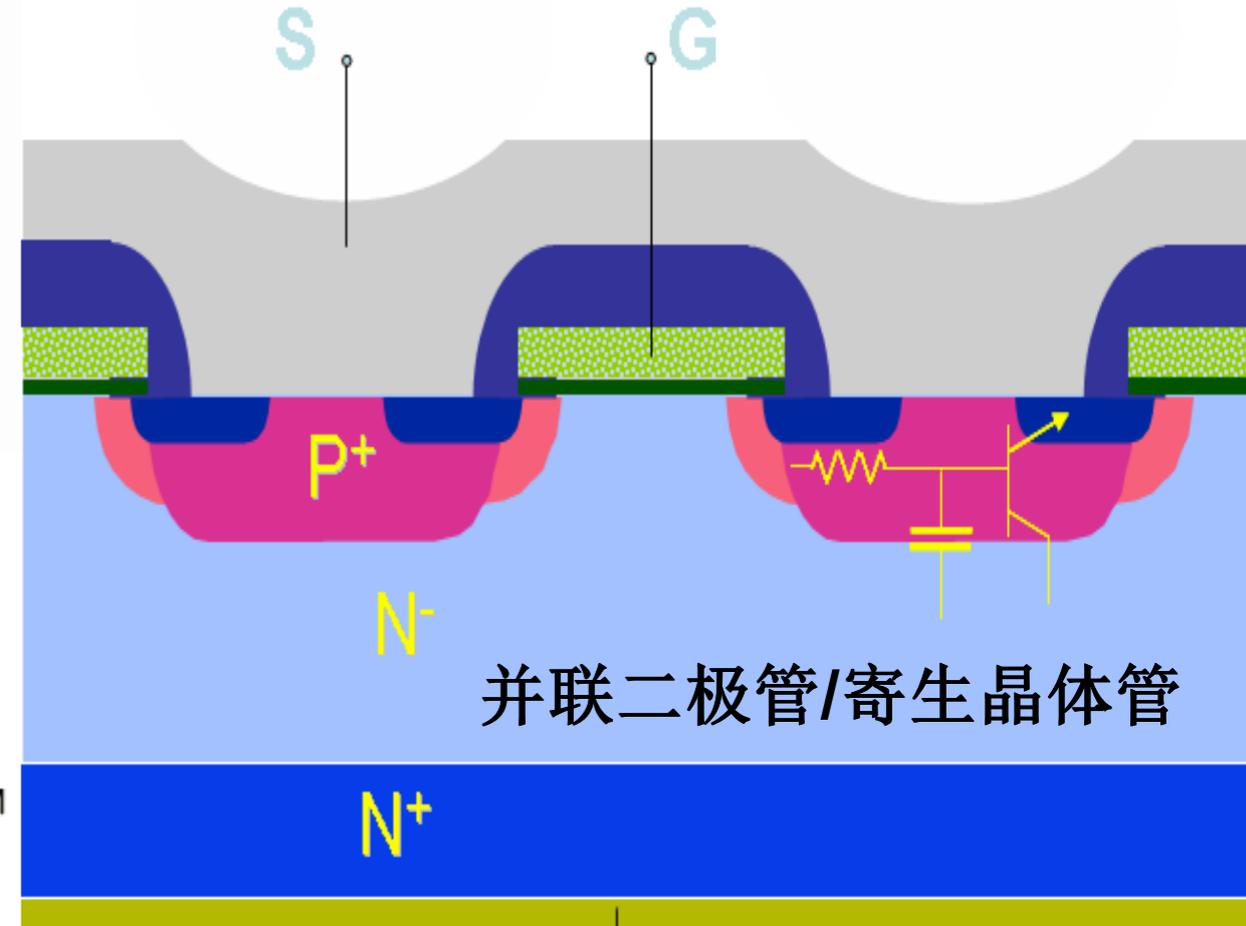
Power MOSFET



t_{rr}	Body Diode Reverse Recovery Time	$I_F=30A, di/dt=100A/\mu s$	53	64	ns
Q_{rr}	Body Diode Reverse Recovery Charge	$I_F=30A, di/dt=100A/\mu s$	98		nC

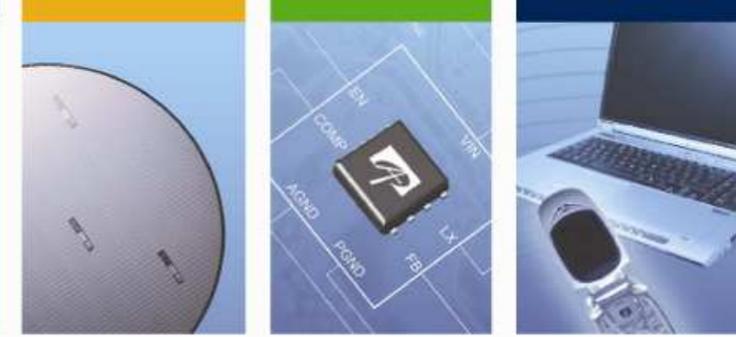


$$Q_{rr} \sim 0.5 t_{rr} * I_{rrm}$$



MOSFET结构所附带的本征二极管具有一定的雪崩能力。通常用单次雪崩能力和重复雪崩能力来表达。当反向 di/dt 很大时，二极管会承受一个速度非常快的脉冲尖刺，它有可能进入雪崩区，一旦超越其雪崩能力就有可能将器件损坏。当电流迅速下降时，二极管有一阶段失去反向阻断能力，即所谓反向恢复时间。PN结要求迅速导通时，也会有一段时间并不显示很低的电阻。

Power MOSFET



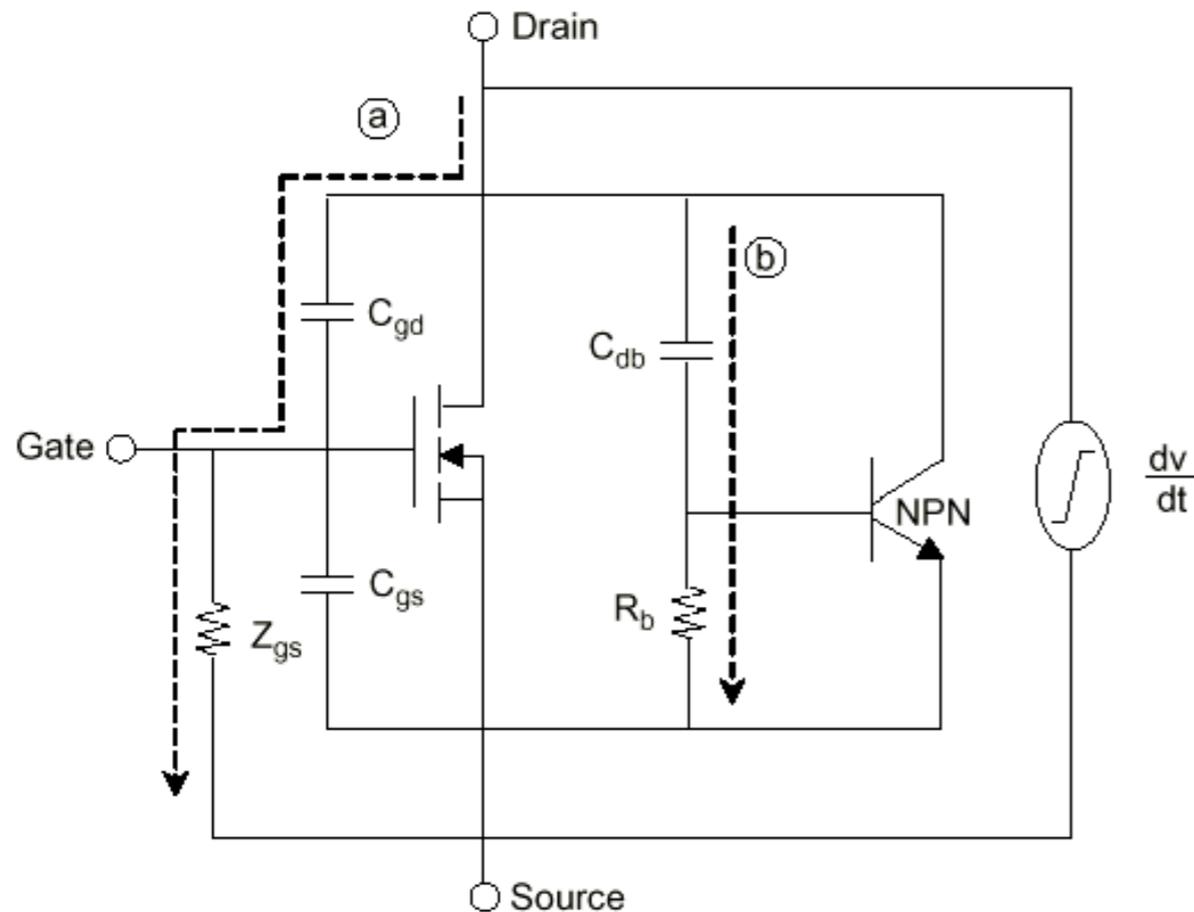
dv/dt (1)	Peak Diode Recovery voltage slope	4.5	V/ns
-----------	-----------------------------------	-----	------

在二极管反向恢复时动态的最大dv/dt能力
静态的dv/dt: 寄生三极管导通/误导通

$$V_{GS} = Z_{gs} C_{gd} \left[\frac{dv}{dt} \right]$$

$$\left[\frac{dv}{dt} \right] = \frac{V_{GS(th)}}{Z_{gs} C_{gd}}$$

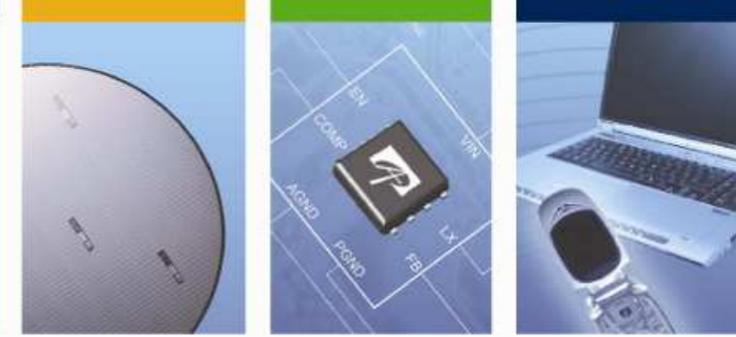
由于误触发导通，器件进入电流导通状态，在恶劣条件下在器件中产生高功率损耗导致破坏性的失效



$$\left[\frac{dv}{dt} \right] = \frac{V_{be}}{R_b C_{db}}$$

寄生三极管导通，栅极失控，器件的击穿电压从BVCBO减小到BVCEO，约为50~60%的BVCBO。如果加在漏极电压高于BVCEO，器件将进入雪崩击穿。如果漏极电流不被外部限制，器件将会被寄生三极管的二次击穿损坏。

Power MOSFET

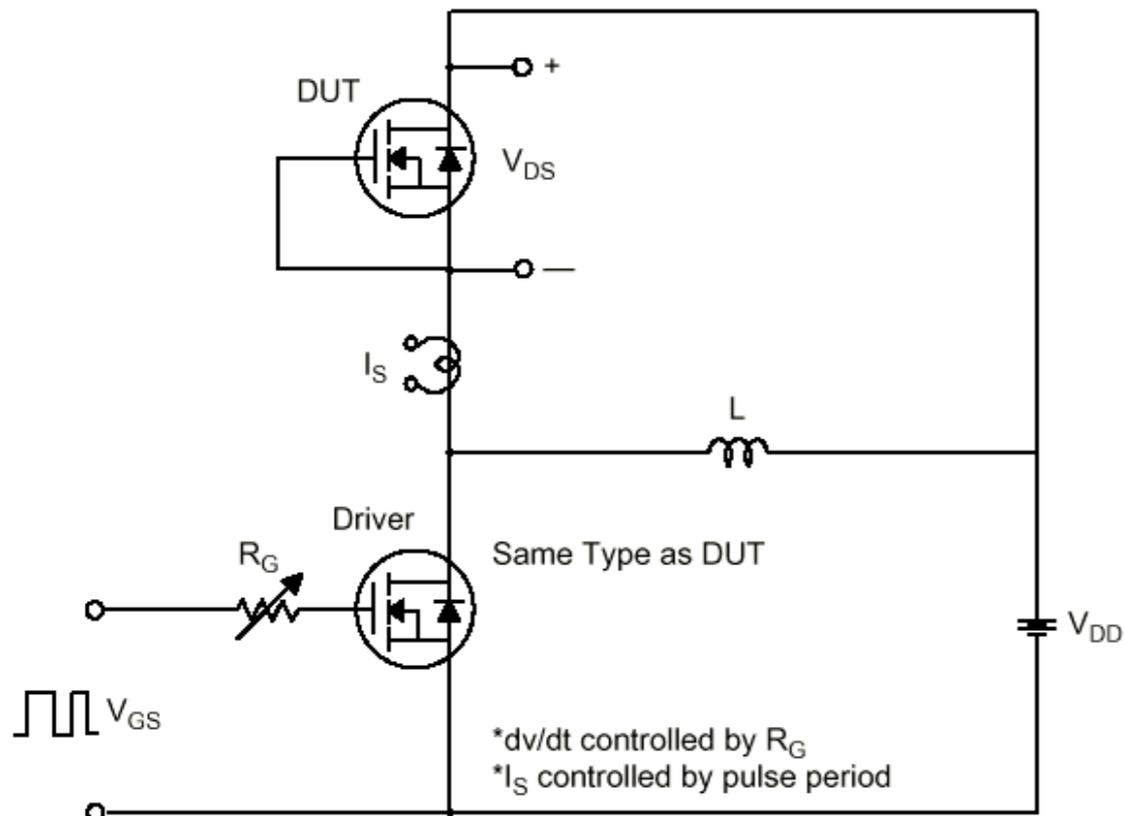
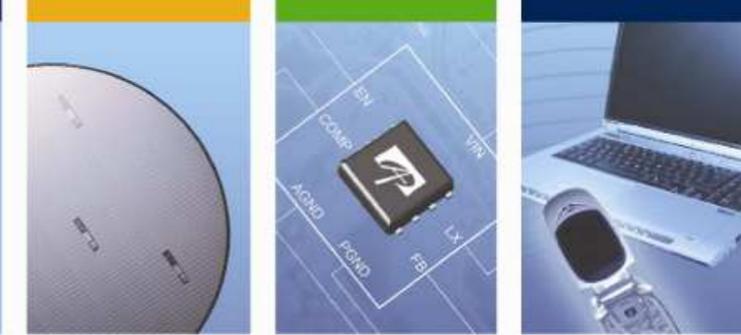


◆ 寄生三极管

- n+/p-体内的结正偏，寄生三极管导通，栅极失控
- 能力由单元尺寸，收缩处电阻 R_p 和结合处电阻 R_c 及NPN增益决定
- 高温导致低的 V_{be} 和高的电阻 M
- MOSFET设计过程中采取措施使寄生晶体管尽量不起作用。不同功率MOSFET措施各有不同，总的原则：使漏极的横向电阻 R_B 尽量小。因为只有在漏极N区的横向电阻流过足够电流为这个N区建立正偏的条件时，寄生的双极晶体管才开始起作用。然而在严峻的动态条件下，因 dv/dt 通过相应电容引起的横向电流有可能足够大，此时寄生双极晶体管就会起动，有可能损坏MOSFET。所以考虑瞬态性能时对功率MOSFET器件内部的各个电容（它是 dv/dt 的通道）都必须予以注意
- 这种现象可以由UIS，二极管的反向恢复，大的 dV/dt 和接触效应所触发。

$$V_{be} \approx I_h (R_P + R_C)$$

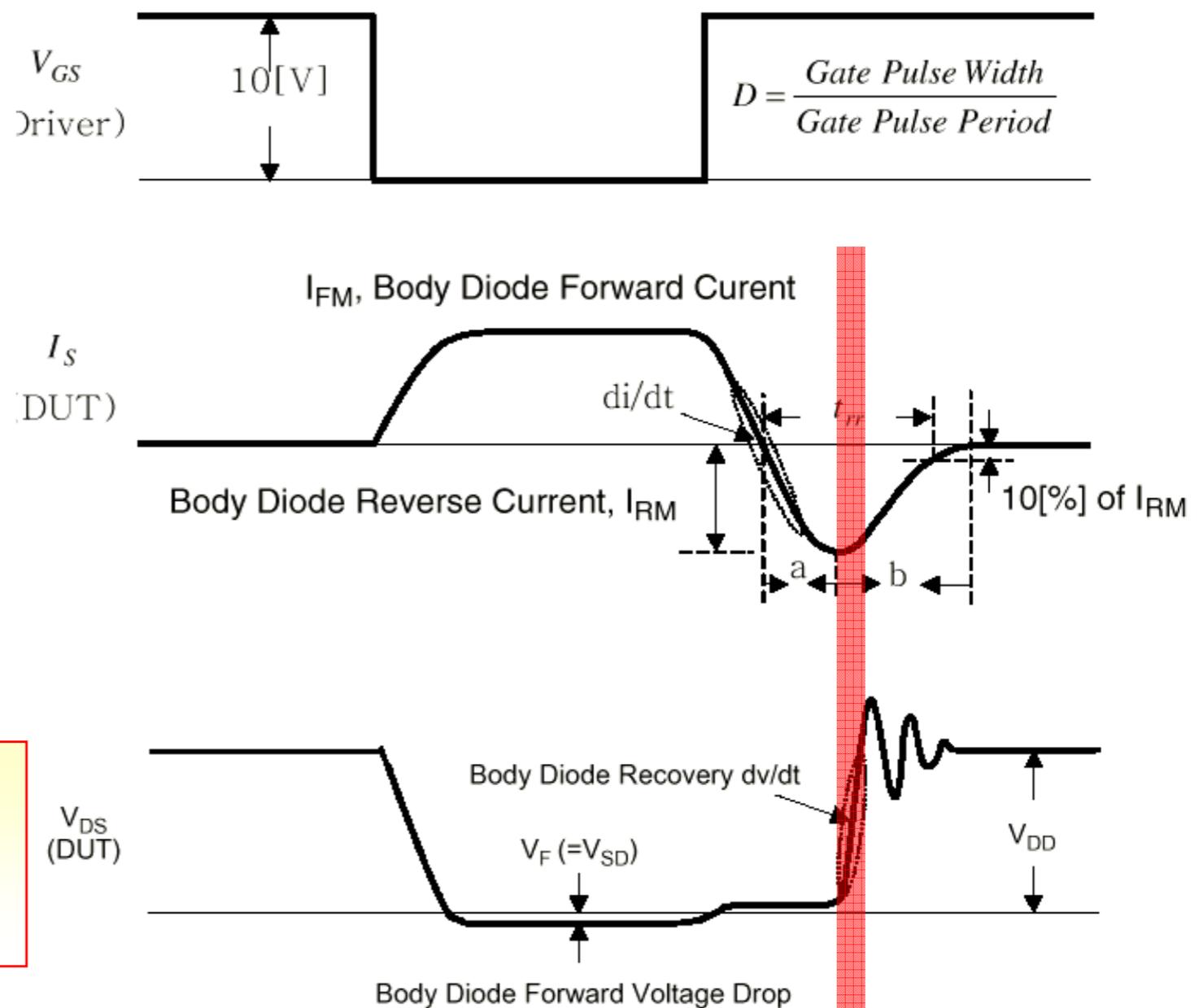
Power MOSFET



Rg减少di/dt和dv/dt变大

器件会被同时所加的各种应力如高的漏极电流高的漏极电压和寄生电容的转移电流所损坏

二极管反向恢复动态的dv/dt



最高的应力点